

硅基光学相控阵芯片相位噪声补偿研究

王晓斌¹,曹阳²,刘春波²,赵旭²,陈敬业^{3,4},韩香娥^{2*},时尧成³ ¹西安电子科技大学通信工程学院,陕西西安 710071;

²西安电子科技大学物理与光电工程学院,陕西西安710071; ³浙江大学现代光学仪器国家重点实验室,浙江杭州310058; ⁴浙江大学宁波研究院,浙江宁波315100

摘要 针对硅基光学相控阵芯片输出的光束质量受波导刻蚀和键合过程中相位噪声的影响,基于随机并行梯度下降算法以高速单点光电探测器为性能评价函数采集器研制相位控制器,构建一维 64 阵元硅基光学相控阵芯片光束优化的原理实验系统,实现硅基光学相控阵芯片的快速相位噪声补偿。接着研究相位控制器性能与硅基光学相控阵芯片响应特性匹配关系对光束优化效果的影响,初始光场强度对随机并行梯度下降算法收敛时间的影响,以及环境温度对相位噪声补偿效果的影响。实验结果表明,系统完成单个角度的光束优化时间为 0.26 s,优化后的光束各项指标与器件设计吻合。

Phase Noise Compensation of Silicon-Based Optical Phased Array Chip

Wang Xiaobin¹, Cao Yang², Liu Chunbo², Zhao Xu², Chen Jingye^{3,4},

Han Xiang' e^{2*}, Shi Yaocheng³

¹School of Telecommunication Engineering, Xidian University, Xi'an, Shaanxi 710071, China;

² School of Physics and Optoelectronic Engineering, Xidian University, Xi'an, Shaanxi 710071, China;

³ State Key Laboratory of Modern Optical Instrumentation, Zhejiang University, Hangzhou, Zhejiang 310058, China; ⁴ Ningbo Research Institute, Zhejiang University, Ningbo, Zhejiang 315100, China

Abstract Aiming at the quality of the light beam output by the silicon-based optical phased array chip affected by the phase noise during the waveguide etching and bonding process, a phase controller is developed based on the stochastic parallel gradient descent algorithm with a high-speed single-point photodetector as the performance evaluation function collector. Construct a one-dimensional 64-element silicon-based optical phased array chip beam optimization principle experimental system, and realize the fast phase noise compensation of silicon-based optical phased array chip. Then, we study the influence of the matching relationship between the performance of the phase controller and the response characteristics of the silicon-based optical phased array chip on the beam optimization effect, the influence of the initial light field intensity on the convergence time of the stochastic parallel gradient descent algorithm, and the influence of the ambient temperature on the phase noise compensation is 0.26 s, and the optimized beam indicators are consistent with the device design.

Key words optical devices; integrated optics; optical phased array; stochastic parallel gradient descent algorithm; beam steering

收稿日期: 2021-05-06; 修回日期: 2021-06-08; 录用日期: 2021-06-18

基金项目:国家自然科学基金(61401341,61905185)、高等学校学科创新引智计划(B17035)、中央高校基本科研业务费专项(JB210509)

通信作者: *xehan@mail. xidian. edu. cn

OCIS codes 230.3120; 280.5110; 140.3298

1 引 言

近些年,光学相控阵(OPA)芯片的研制得到了 快速的发展,因其具有阵元规模大、集成度高以及低 成本等优势,将是未来激光雷达的主要应用材料之 一^[1]。目前,光学相控阵的调相材料主要有液晶、铌 酸锂晶体(LiNbO₃)和半导体(InP和Si等)等。目 前,液晶型光学相控阵技术最为成熟,产品化程度最 高,可实现高空间分辨率的二维扫描^[2-3],但响应速 度慢,限制了其高速扫描的应用。铌酸锂晶体 (LiNbO₃)具有极快的响应速度,但目前多为分立元 件,无法满足高度集成化的应用需求^[4]。SOI (Silicon-On-Insulator)技术因其与 CMOS (Complementary Metal Oxide Semiconductor)工艺 线相兼容,所以为大规模的硅基光学相控阵芯片的 开发提供了技术平台,并可在一定程度上降低器件 的成本和功耗,具有巨大的发展潜力^[5]。

在硅基光学相控阵芯片的研制过程中,因在波 导刻蚀和键合的过程中积累了结构误差以及由环境 影响因素引入的随机相位噪声,导致输出波束并非 理想的相干合成光束,光束质量受损。因此,相位噪 声补偿技术必不可少。2011年,加利福尼亚大学的 Doylend等^[6]首次将相位补偿技术应用在硅基光学 相控阵芯片上,采用基于爬山法的 LabVIEW 和相 机架构来实现,最终输出的光束质量得到明显提高。 近些年,相关报道中也基本沿用 Doylend 等^[6]所提 出的架构^[7-9],但受限于相机的带宽和光灵敏度低等 使系统的运算时间长,只能用于静态噪声补偿和光 场强度较强的环境。2020年,北京大学彭超课题 组^[10]提出了条纹提取法,但相位噪声的补偿效率还 是较低。

本文针对大阵元硅基光学相控阵中相位噪声的 快速补偿,特别是光场强度极为微弱的环境下输出 光束的优化需求,将高速单点光电探测器作为随机 并行梯度下降(SPGD)^[11]算法中的性能评价函数采 集器,设计了一维 64 阵元硅基光学相控阵芯片光束 优化的原理实验系统,该系统可以实现对硅基光学 相控阵芯片的快速相位噪声补偿,可为大规模的芯 片量产提供快速、便捷的波束优化技术。

2 基于 SPGD 算法的相位噪声补偿 系统

2.1 系统组成

基于 SPGD 算法的相位噪声补偿技术属于无 波前传感自适应光学技术^[12],原理框图如图 1 所 示,系统包括波长为 1550 nm 的窄线宽光纤激光 器、光纤偏振控制器、硅基光学相控阵芯片、相位控 制器、高速单点光电探测器和示波器。系统具体的 工作流程:1550 nm 窄线宽光纤激光器出射的激光 光束被光纤偏振控制器调制为横电(TE₀)模,通过 保偏光纤耦合进入硅基光学相控阵芯片中在空间相 干后合成输出,分束器将该光束分为两部分。一束 光经过小孔后被高速单点光电探测器采样,将采样 值作为 SPGD 算法的性能评价函数值,相位控制器 执行 SPGD 算法对硅基光学相控阵芯片进行实时 反馈,从而改变各子光束的相位,直至性能评价函数





Fig. 1 Phase noise compensation scheme based on SPGD algorithm

研究论文

达到极大值,从而实现相位噪声的补偿。另一束光 利用短波近红外相机来观测。其中小孔的孔径小于 主瓣理论光束的束宽,高速单点光电探测器分出一 路与示波器连接,用于监测信号的变化。

2.2 SPGD 算法的原理

SPGD 算法的原理表达式为

 $\boldsymbol{u}^{(k+1)} = \boldsymbol{u}^{(k)} + \gamma \delta \boldsymbol{u}^{(k)} \Delta J^{(k)}, \qquad (1)$

式中:k 为迭代次数;u 为加载在硅基光学相控阵芯 片电极上的电压信号; ΔJ 为性能评价函数的变化 量, $\Delta J^{(k)} = (J^{(k)}_{+} - J^{(k)}_{-})/2$; γ 为增益系数; $\delta u = [\delta u_1 \, \delta u_2 \cdots \, \delta u_N]$ 为随机扰动电压,其中 N 为硅基 光学相控阵芯片的阵元数目。

SPGD 算法的具体实施步骤如下。

1) 生成满足均值为 0 和方差相等的随机扰动 电压 $\delta u^{(k)} = [\delta u_1^{(k)} \delta u_2^{(k)} \cdots \delta u_N^{(k)}].$

2) 对硅基光学相控阵芯片分别施加正向 $\delta u^{(k)}$ 和负向一 $\delta u^{(k)}$ 的随机扰动,从而得到两个性能评价 函数值 $J^{(4)}_{+}$ 和 $J^{(4)}_{-}$ 。

3) 计算目标函数的变化量 $\Delta J^{(k)} = (J_{+}^{(k)} - J_{-}^{(k)})/2$ 。

4) 根据(1)式来更新硅基光学相控阵芯片的施 加电压。 第 41 卷 第 23 期/2021 年 12 月/光学学报

5) 重复步骤 1)~4),直至性能评价函数处于极 大值。

SPGD 算法的性能评价函数一般基于像平面或 接收孔径上的光强而定义,性能评价函数有多种形 式,本文采用常用的环围能量 *J*,表达式为

$$J = \iint F(\xi, \eta) I(\xi, \eta) d\xi d\eta, \qquad (2)$$

式中: $I(\xi,\eta)$ 为远场光强分布; $F(\xi,\eta)$ 为光阑(本文 使用的针孔)的透过率函数。

2.3 相位控制器

为了高效执行 SPGD 算法,本文设计并研制了 基于数字信号处理芯片和现场可编程门阵列(DSP+ FPGA)架构的相位控制器,该控制器可以实现单板 16 路信号的并行输出,结构框图如图 2 所示,通过 4 块单板的级联可将信号拓展为 64 路。DSP 芯片执 行 SPGD 算法的程序,基于 SPI(Serial Peripheral Interface)通信协议来驱动模数转换(ADC)芯片,将 光电探测器所采集的模拟信号转换为数字信号, DSP 与 FPGA 之间的通信采用千兆网协议,FPGA 将 DSP 传输过来的反馈信号通过一系列数模转换 (DAC)芯片转换为模拟信号并加载到硅基光学相 控阵芯片上。



图 2 相位控制器的结构 Fig. 2 Structure of phase controller

为了满足 SPGD 算法中的浮点运算需求,本文 采用 TI 公司生产的 8 核定点/浮点 TMS320C6678 DSP 芯片,主频为 1 GHz,每秒可执行 20 亿次浮点 运算; ADC 芯片采用 ADI 公司生产的 12 位多通道 AD7298,采样率为 1×10⁶ Sa/s; DAC 芯片采用 ADI 公司生产的 12 位双通道 AD5405,更新速率为 21.3×10⁶ Sa/s,输出电压为±10 V,电压控制精度 为 0.005 V,本文设计的硅基光学相控阵芯片的半 波电压约为 5 V,电路相位的控制精度约为 $\lambda/2000$, 其中 λ 为波长。经过测试可知,对于 64 路硅基光学 相控阵芯片,SPGD 算法控制电路执行一次所需的 时间为 56 µs。

3 实验结果

本文以一维 64 阵元非均匀结构硅基光学相控 阵芯片来验证本方案的可行性,芯片实物如图 3 所 示,图 3(a)为芯片嵌入到 PCB(Printed Circuit Board)板上的照片,图 3(b)为芯片的显微照片。该 芯片采用非均匀结构,波导宽度不一致,波导间距相 同,呈周期性排布,芯片由 16 个周期子阵列组成,每 个子阵列的波导宽度依次为 450,550,400,600 nm, 波导间距 d = 750 nm,1550 nm 波长的 TE₀ 模光束



图 3 硅基光学相控阵芯片。(a)芯片嵌入到 PCB 上;(b)芯片的显微照片

 Fig. 3 Silicon based optical phased array chip. (a) Chip is embedded on PCB; (b) micrograph of chip

 通过光栅耦合进入芯片中。

论值为 1. 50°,实验结果约为 1. 62°,主副

本实验中激光器的输出功率为 10 mW,经过硅 基光学相控阵芯片后出射的总功率为 13 μW。利用 短波近红外相机对初始光场进行成像,光场分布如 图 4(a)所示,可以看到相位噪声使合成光场弥散和 主副瓣难以区分,光束质量极差。利用 SPGD 算法 对相位噪声进行补偿,合成的光场如图 4(b)所示, 可以看到合成光束主瓣明显,输出的光束质量明 显得到提高。图 4(c)为图 4(b)的三维光场图。作 为对比,图 4(d)分别给出了一维 64 阵元非均匀结 构硅基光学相控阵芯片在仿真和实验下的一维光 场分布曲线,其中光束的半峰全宽(FWHM)的理 论值为 1.50°,实验结果约为 1.62°,主副瓣抑制比 为 12 dB,其接近于理论极限 13 dB,说明实验结果 与理论设计参数非常接近。上述结果说明基于 SPGD算法的相位控制系统能够有效补偿相位噪 声所带来的干扰,实现硅基光学相控阵芯片的高质 量相干输出。

对硅基光学相控阵芯片在不同光束扫描角度下 得到的相位噪声进行补偿,可通过改变高速单点光 电探测器与芯片之间的相对角度,再利用 SPGD 算 法得到对应角度下的最佳调相电压,在±50°的角度 之间,不同角度下扫描光束的一维光场分布曲线如 图 4(e)所示。



图 4 OPA 合成光束的光场分布。(a)优化前的二维光场分布;(b)优化后的二维光场分布;(c)优化后的三维光场分布; (d) 主瓣一维光场的理论与实验结果;(e)不同角度下扫描光束的一维光场分布曲线



研究论文

第 41 卷 第 23 期/2021 年 12 月/光学学报

在优化过程中,使用高速单点光电探测器对主 瓣光强进行归一化处理,变化曲线如图 5 所示,即性 能评价函数变化曲线。从图 5 可以看到,开启相位 控制器后,主瓣光强的强度快速增大,从初始状态 A 点的 0.06 迅速增大到 B 点的 0.95 左右,B 点之 后的信号强度处于稳定状态,此时算法达到稳定的 收敛状态,说明系统对芯片完成了相位噪声的补偿, A 点和B 点之间的时间间隔为 0.26 s。将所提方 案与已有工作进行对比,结果如表 1 所示,其中 PD 为光电探测器。从表 1 可以看到,在时效上,本文的 相位噪声补偿方案具有一定的优势。利用该相位噪 声补偿系统完成所有角度的光束优化只需几十秒 钟,这将为大规模的芯片量产提供快速、便捷的波束 优化技术。

- 衣 1 小回刀条的相位喋巴শ法效未知[
-----------------------	----------

Table 1 Phase noise compensation effect comparison of different schemes						
Parameter	This work	Ref. [10]	Ref. [6]	Ref. [9]		
Number of elements	1×64	8×8	1×16	1×128		
Phase control type	Thermo-optic	Charge-injection	Thermo-optic+	Thermo-optic+		
			wavelength	wavelength		
System	DSP+FPGA+PD	PC+CCD	LabVIEW+CCD	LabVIEW+CCD		
Algorithm	SPGD	Interference technique	Hill climbing	Gradient-search		
Calibration time at a	0.26 s	Sama 1 minutas	2 E min			
single angle		Several minutes	2. 5 min			



图 5 相位控制器开关切换的情况下性能评价函数随时间 的变化曲线

Fig. 5 Change curve of performance evaluation function with time when phase controller is switched on and off

4 讨 论

为了研究 SPGD 算法在硅基光学相控阵芯片中的性能特点,本文从以下三个方面展开讨论。1)相位控制器性能与硅基光学相控阵芯片响应特性之间的匹配问题;2)初始光场强弱对 SPGD 算法收敛时间的影响;3)环境温度对相位噪声补偿效果的影响。

4.1 相位控制器性能与芯片响应特性的关系

硅基光学相控阵芯片的响应特性是光束扫描速度的重要参数,基于热光效应的硅基光学相控阵芯片的响应时间在 kHz~MHz 量级。利用图 1 的系统结构对本文 64 路硅基光学相控阵芯片的响应时间进行测试,相位控制器为硅基光学相控阵芯片循环施加任意两个角度的最佳调相电压,高速单点光

电探测器位于其中一个角度光场中。当光束照射高 速单点光电探测器时,将有响应输出。图 6 为高速 单点光电探测器输出的电压信号变化曲线,可以看 出硅基光学相控阵芯片的上升时间和下降时间分别 为 13. 29 μs 和 7. 39 μs。





Fig. 6 Voltage signal output from high speed single point photodetector

根据 SPGD 算法的原理,相位控制器为硅基光 学相控阵芯片加载一次电压,性能评价函数采集器 将对变化后的光场进行采样,若相位控制器的电压 加载与光场采样两个过程的切换时间过短,可能存 在加载完电压信号后,硅基光学相控阵芯片未完全 响应,导致性能评价函数采集器采样的光场强度出 现错误,这将影响 SPGD 算法的最终收敛效果。

本文对相位控制器程序进行调整,在电压加载 与光场采样两个过程之间加上不同时长的延时 T_{delay} 。当 SPGD算法以光束扫描角度 $\theta_s = 0^\circ$ 以及延 时 T_{delay} 分别为 0,6,13,20 μ s 执行时,执行时间随性

研究论文

能评价函数归一化值的变化曲线如图 7 所示。从图 7 可以看到,当 $T_{delay} = 0$ 时,SPGD 算法难以收敛;当 $T_{delay} = 6 \mu s$ 和 $T_{delay} = 20 \mu s$ 时,SPGD 算法分别在 C 点和 D 点处收敛,但收敛前光场发生剧烈抖动,而且 延时越长,算法的收敛速度越慢;当延时 $T_{delay} = 13 \mu s$ 时,算法的收敛效果最好,且收敛速度也最快。综上 可见,延时 T_{delay} 与硅基光学相控阵芯片材料响应的 上升时间越匹配,SPGD 算法的收敛速度越快,并且 最终收敛效果也最好。



图 7 不同延时处理下 SPGD 算法的执行时间与性能 评价函数值的关系

Fig. 7 Relationship between SPGD algorithm execution time and performance evaluation function value under different delay treatment

4.2 初始光场强度对 SPGD 算法收敛时间的影响

现有的报道中,在基于 SPGD 算法的硅基光学相 控阵芯片的相位噪声补偿方案中,多采用 LabVIEW 和 相机架构来实现。在不考虑系统运行速度的情况下, 现有相机的探测灵敏度相对于高速单点光电探测器存 在量级的差异,而 SPGD 算法是根据性能评价函数的 变化通过寻优的方式来达到收敛,在微弱信号的条件 下,当性能评价函数采集器难以响应时,其是无法起到 优化补偿的作用。目前,硅基光学相控阵芯片输入功 率的耐受性有限,同时受耦合效率的影响,芯片出射的 光束功率比较微弱,在未补偿相位噪声前,特别是大的 扫描角度下,芯片初始的出射光场强度更加微弱,现有 相机的灵敏度无法满足优化探测的需求。

本文选用的高速单点光电探测器在负载阻抗为 50 Ω 的情况下,其增益可调范围为 0.75×10³ ~ 2.38×10⁶ V/A,满足极微弱光场探测的需求,通过 改变高速单点光电探测器的增益 G,可以实验分析 初始光场强度对 SPGD 算法收敛效果的影响。不 同角度和不同初始光强强度的条件下,SPGD 算法 的执行时间随性能评价函数归一化值的变化曲线如 图 8 所示。从图 8 可以看到,当增益为 0.75×

第 41 卷 第 23 期/2021 年 12 月/光学学报

10⁶ V/A时, θ_s =0°扫描角度下 SPGD 算法的收敛 速度明显比 θ_s =50°扫描角度快;当光束扫描角度为 θ_s =50°时,高速单点光电探测器的增益越大,SPGD 算法的收敛速度越快;当扫描角度 θ_s =50°且增益为 2.38×10⁵ V/A时,SPGD算法难以收敛,说明当初始 光场强度一定时,基于 SPGD算法的硅基光学相控阵 芯片相位噪声补偿方案选择高灵敏度的性能评价函 数采集器,可实现高效且更大角度的相位噪声补偿。



图 8 不同初始光场强度下 SPGD 算法的执行时间与 性能评价函数值的关系

Fig. 8 Relationship between SPGD algorithm execution time and performance evaluation function value under different initial light intensity

4.3 环境温度对相位噪声补偿效果的影响

为热光调制硅基相控阵芯片加载约为5V的电 后,芯片的局部温度最高可达300℃,为此实验分析 了环境温度对相位噪声补偿效果的影响。

实验利用一个加热器来改变芯片的工作环境温 度,温度变化范围为 25~50 ℃。在光束扫描角度 θ_s =0°的情况下,改变芯片的工作环境温度并分别 进行相位噪声的补偿,最后保存对应温度的最佳调 相电压。在室温 25 ℃的环境下,加载不同的环境温 度以获取最佳的调相电压,分析光束的主瓣光强度 及主副瓣抑制比变化。图 9 和图 10 分别为不同温 度对应的光束主瓣光强变化和主副瓣抑制比变化, 可以看出在 25~50 ℃的温度范围内,温度对 OPA 芯片具有一定的影响,但影响较小。

5 结 论

本文基于 SPGD 算法以高速单点光电探测器为 性能评价函数采集器,研制了基于 DSP+FPGA 架构 的相位控制电路,设计并搭建了一维 64 阵元硅基光 学相控阵芯片光束优化的原理实验系统。实验结果 表明,当扫描角度 θ_s=0°时,单个角度的光束优化时 间为 0.26 s,光束的半峰全宽约为 1.62°,主副瓣抑制





Fig. 9 Main lobe intensity of beam at different temperatures





比为12 dB,接近理论极限13 dB,说明实验和理论结 果吻合。通过对相位控制器的程序进行调整,在电压 加载与光场采样的两个过程之间加上 0,6,13,20 µs 的延时,分析相位控制电路性能与硅基光学相控阵芯 片响应特性之间的匹配问题;进一步通过改变高速单 点光电探测器的增益,在 $\theta_s = 0^{\circ} \pi \theta_s = 50^{\circ} \pi \theta_s$ 的扫描角度下,实验分析初始光场强度对 SPGD 算法 收敛效果的影响。实验结果表明,相位控制器性能与 硅基光学相控阵芯片响应特性越匹配,SPGD算法的 收敛速度越快,且最终收敛效果也越好,并且高灵敏 度的性能评价函数采集器可提高相位噪声补偿的时 效和效果。最后简单分析环境温度对相位噪声补偿 效果的影响,当温度变化范围为25~50℃时,温度对 硅基相控阵芯片具有一定的影响,但影响较小。综 上,本文的相位噪声补偿系统简单,优化效率高,能够 有效解决微弱光信号下的光场优化,适用于大阵元光 学相控阵光束优化。

参考文献

[1] Chen J Y, Shi Y C. Research progress in solid-state

第 41 卷 第 23 期/2021 年 12 月/光学学报

LiDAR[J]. Opto-Electronic Engineering, 2019, 46 (7): 190218.

陈敬业,时尧成.固态激光雷达研究进展[J].光电 工程,2019,46(7):190218.

- [2] Wu L, Wang X R, Xiong C D, et al. Polarizationindependent two-dimensional beam steering using liquid crystal optical phased arrays [J]. Chinese Optics Letters, 2017, 15(10): 101601.
- [3] Yan Z Q, Guo T, Wu J, et al. Laser multi-target indication technique based on liquid crystal optical phased array and volume holographic grating [J]. Acta Optica Sinica, 2020, 40(3): 0323001.
 [目宗群,国涛,吴健,等.基于液晶相控阵和体全息光栅的激光多目标指示技术[J].光学学报, 2020, 40(3): 0323001.
- [4] Huang W R, Montoya J, Kansky J E, et al. High speed, high power one-dimensional beam steering from a 6-element optical phased array [J]. Optics Express, 2012, 20(16): 17311-17318.
- [5] Yan Y W, An J M, Zhang J S, et al. Research progress of optical phased array technology[J]. Laser & Optoelectronics Progress, 2018, 55(2): 020006.
 颜跃武,安俊明,张家顺,等.光学相控阵技术研究进展[J]. 激光与光电子学进展, 2018, 55(2): 020006.
- [6] Doylend J K, Heck M J R, Bovington J T, et al. Two-dimensional free-space beam steering with an optical phased array on silicon-on-insulator [J]. Optics Express, 2011, 19(22): 21595-21604.
- [7] Doylend J K, Heck M J R, Bovington J T, et al. Hybrid III/V silicon photonic source with integrated 1D free-space beam steering [J]. Optics Letters, 2012, 37(20): 4257-4259.
- [8] Kwong D, Hosseini A, Covey J, et al. On-chip silicon optical phased array for two-dimensional beam steering[J]. Optics Letters, 2014, 39(4): 941-944.
- [9] Hutchison D N, Sun J, Doylend J K, et al. Highresolution aliasing-free optical beam steering [J]. Optica, 2016, 3(8): 887-890.
- [10] Zhang H Y, Zhang Z X, Peng C, et al. Phase calibration of on-chip optical phased arrays via interference technique [J]. IEEE Photonics Journal, 2020, 12(2): 19426746.
- [11] Vorontsov M A, Sivokon V P. Stochastic parallelgradient-descent technique for high-resolution wavefront phase-distortion correction [J]. Journal of the Optical Society of America A, 1998, 15(10): 2745-2758.
- [12] Muller R A, Buffington A. Real-time correction of atmospherically degraded telescope images through image sharpening[J]. Journal of the Optical Society of America, 1974, 64(9): 1200-1210.