

基于逆设计的新型垂直耦合器

陈毅腾, 邱吉芳*, 董振理, 潘宥西, 陈玉琛, 郭宏翔, 伍剑

北京邮电大学电子工程学院, 北京 100876

摘要 针对光栅垂直耦合器耦合效率低, 仿真耗时长的问題, 搭建了具有多层异质结构的逆设计仿真平台。将以逆设计功能为导向的思想及高性能计算的优势相结合, 只需构建初始结构和设定目标功能, 即可利用凸优化算法设计具有复杂多层异质结构的微纳光子器件。基于此平台, 设计并实现了高性能垂直耦合器。此外, 利用 Al 反射镜可极大地提高该垂直耦合器的耦合效率。仿真结果表明, 该新型垂直耦合器在 1550 nm 处的耦合效率为 88.42% (没有加 Al 反射镜时, 耦合效率为 32.45%), 3 dB 带宽为 103 nm (1500~1603 nm) 且具有良好的带宽特性和低损耗特性。

关键词 集成光学; 垂直耦合器; 多层异质结构; 逆设计; 耦合效率

中图分类号 TN256

文献标志码 A

doi: 10.3788/AOS202141.1713001

Inverse Design and Demonstration of Vertical Couplers

Chen Yiteng, Qiu Jifang*, Dong Zhenli, Pan Youxi, Chen Yuchen,

Guo Hongxiang, Wu Jian

School of Electronic Engineering, Beijing University of Posts and Telecommunication, Beijing 100876, China

Abstract In view of the low coupling efficiency and long simulation time of vertical couplers, an inverse design simulation platform of multi-layer heterostructures is built. With the help of the function-oriented idea of the inverse design and the advantages of high-performance computing, micro/nano-photonic devices with complex multi-layer heterostructures can be generated automatically by convex optimization algorithms after the initial structures are built and the target functions are set. A high-performance vertical coupler based on this inverse design simulation platform is proposed in this paper. The coupling efficiency improves greatly after an Al mirror is integrated into the coupler. The simulation results show that the coupling efficiency of the coupler is 88.42% at 1550 nm wavelength (coupling efficiency is 32.45% without an Al mirror), and the coupler has a 3 dB bandwidth of 103 nm (1500–1603 nm) with good bandwidth and low loss characteristics.

Key words integrated optics; vertical coupler; multi-layer heterostructure; inverse design; coupling efficiency

OCIS codes 130.3120; 060.1810; 050.6875

1 引言

绝缘衬底上的硅(SOI)^[1]其制备工艺与传统的互补金属氧化物半导体(CMOS)工艺兼容, 具有可大规模生产的潜力。此外, 硅和二氧化硅之间较大的折射率差可以进一步缩小器件尺寸, 提高集成度, 进而硅光子技术可用于解决集成电路中的功耗和带

宽问题。硅光子技术的一个重要挑战是将传统器件尾纤(单模光纤)有效地耦合到硅光子器件中^[2]。由于单模光纤纤芯直径约为 10 μm, 硅基单模波导的截面约为 500 nm×220 nm, 二者尺寸相差较大, 因此二者之间存在较大的模式不匹配, 进而使得耦合效率很低。

为了解决光纤与波导模式不匹配的问题, 目前

收稿日期: 2021-01-15; 修回日期: 2021-03-01; 录用日期: 2021-03-23

基金项目: 国家自然科学基金(61875020, 61935003)

通信作者: *jifangqiu@bupt.edu.cn

有两种典型的耦合方案。一种是基于模场扩散原理实现的端面耦合器,改变波导的宽度使得模式匹配,进而达到较高的耦合效率和较宽的带宽。最新研究表明,在 100 nm 带宽范围内,其耦合效率大于 90%。但是端面耦合器的输入端口和输出端口的位置被限制在芯片端面,不易于面上测试。并且,端面耦合器尺寸较小,对耦合精度要求较高。另一种是基于光栅的光栅耦合器,其提供了芯片表面解决方案。其可在芯片表面任何地方实现光信号的输入,增强了光路设计的灵活性,同时支持面上测试,对耦合精度要求较低。但相较于端面耦合器,光栅耦合器还存在耦合效率低、带宽窄、偏振敏感等问题。因此,Ding 等^[3]提出基于 SOI 的切趾光栅,基于底部集成金属与切趾光栅的设计,其耦合损耗为 -0.58 dB。Sánchez-Postigo 等^[4]提出新型的零级光栅耦合器,其耦合效率为 91%,1 dB 带宽为 126 nm。Michaels 等^[5]通过对双层光栅的刻蚀实现了 99.2% 的耦合效率。现有光栅耦合器的设计方式通常都先基于布拉格衍射原理和先验知识,设计出满足功能的器件的初步结构。然后,不断优化和调整光栅结构参数(周期、刻蚀比、占空比等)以得到器件的目标结构。这种设计方法耗时长,器件尺寸较大且设计出的光子器件存在种类有限、功能受限、不易制备等问题,其既不能充分发挥利用微纳结构操控光场的能力,也没有充分利用当前高精度微纳制造工艺的优势。自 2015 年两篇关于硅基器件逆设计的研究被报道以来^[6-7],逆设计便成为硅基光子领域的研究热点。逆设计是以器件功能为目标,利用机器学习类算法自动优化生成的目标结构,设计方式灵活且扩展性强。因此,利用逆设计方式^[8-13]进行新型微纳垂直耦合器的设计,进而实现具有更好性能、更小体积、更多功能的垂直耦合器是本文的研究重点。

在本文中,搭建了具有多层异质结构的逆设计仿真平台,将以逆设计功能为导向的思想与高性能计算的优势相结合,可设计出具有复杂多层异质结构的微纳光子器件。以此平台为基础,通过优化埋氧层厚度以及集成底部金属 Al 的方式,设计并实现了高性能垂直耦合器。利用商业软件对光场特性和损耗进行分析,仿真结果表明,该新型垂直耦合器在 1550 nm 处的耦合效率为 88.42%,其 3 dB 带宽为 103 nm(1500~1603 nm)且具有良好的带宽特性和低损耗特性。

2 垂直耦合器的智能设计

2.1 多层异质结构逆设计仿真平台的搭建

相较于传统垂直耦合器的设计方式,采用逆设计平台可以实现光子芯片的高效自动化设计。逆设计是以功能为导向的光器件设计方式,可以灵活地定义优化的区域空间大小、网格精度、以及优化层的形状和位置,用不同频率的光在不同输入输出波导里的模式转换效率来定义目标器件的性能。假设输入频率为 $\omega_i (i=1, \dots, M)$,不同输入模式 i 对应的等效位移电流密度分布可以表示为 \mathbf{J}_i ,则由输入模式激发而产生的电场分布 \mathbf{E}_i 满足频域下的麦克斯韦方程

$$\nabla \times \mu_0^{-1} \nabla \times \mathbf{E}_i - \omega_i^2 \epsilon \mathbf{E}_i = -i\omega_i \mathbf{J}_i. \quad (1)$$

式中: μ_0 代表磁导率, ϵ 代表介电常数分布。

假设一个输入模式 i 对应 N_i 个输出模式,限制输出平面 $S_{ij} (j=1, \dots, N_i)$ 处的电场分布 \mathbf{E}_i 和每个输出模式场分布 $\boldsymbol{\psi}_{ij}$ 之间的耦合系数范围在最小值 α_{ij} 和最大值 β_{ij} 间,则目标器件的性能可以表示为

$$\alpha_{ij} \leq \left| \iint_{S_{ij}} \boldsymbol{\psi}_{ij}^* \cdot \mathbf{E}_i \, dS \right| \leq \beta_{ij}. \quad (2)$$

这样就可以把器件设计的问题转换成求解合适的介电常数分布 ϵ ,使得激发场 \mathbf{E}_i 满足麦克斯韦方程并达到器件的目标性能的问题。其在数学优化问题里等价于带约束的最优化问题,待优化的函数形式为

$$\min \sum_i^N f_i(x_i) + g(z)$$

subject to physical residual value of 0,

$$\text{for } i=1, \dots, N \quad (3)$$

$$I_+(u) = \begin{cases} 0 & , u \geq 0 \\ \infty & , u < 0 \end{cases}, \quad (4)$$

$$f_i(x_i) = \sum_j \left[I_+ \left(\left| \iint_{S_{ij}} \boldsymbol{\psi}_{ij}^* \cdot \mathbf{E}_i \, dS \right| - \alpha_{ij} \right) + I_+ \left(\beta_{ij} - \left| \iint_{S_{ij}} \boldsymbol{\psi}_{ij}^* \cdot \mathbf{E}_i \, dS \right| \right) \right], \quad (5)$$

式中: $f_i(x_i)$ 表示器件的目标性能,由(2)式通过(4)式转换得到; z 表示器件的相对介电常数分布; $g(z)$ 表示结构优化参数的限制。在约束条件下,采用全局梯度智能设计算法包括交替方向乘子法(ADMM)、牛顿梯度下降法、水平集算法,求解该优化问题。采用逆设计方法设计器件可以在满足器件耦合效率等指标的前提下,使得仿真器件的尺寸更加小型化,进而加快仿真速度、降低仿真的复杂度。

传统的逆设计平台主要集中在 X-Y 平面入射光器件的智能设计,我们通过对输入光场电流源平面的改变、刻蚀比例的控制以及不同角度的波导设计搭建出了一个支持多角度垂直入射的逆设计仿真平台。同时,考虑到高斯光在垂直耦合的过程中大部分的光会透射到基底下,进而造成能量损耗。因此,采用多层异质结构进行仿真,该结构由表面耦合基元和底部金属反射镜组成。利用金属 Al 反射镜,可以对衍射至衬底方向的光进行高反射,进而提高耦合效率,同时该仿真结构与丹麦的高精度芯片工艺制造平台工艺相兼容。

2.2 垂直耦合器的设计研究

利用上述的逆设计平台实现将垂直入射高斯光束转换成平面波导横电 (TE) 基模输出的器件仿真设计。首先,利用逆设计平台构建待优化器件的初

始结构并设定该器件的目标功能。图 1 为带金属反射镜的垂直耦合器的初始化结构示意图,垂直耦合器中需要设计的结构组件主要包括圆柱型入射光纤波导、包层、正方体结构的优化层、埋氧层、金属 Al 反射镜以及出射波导结构,其中 θ 为入射高斯光束的倾斜角,BCB 为苯并环丁烯,TE₀ 为 TE 基模。在逆设计平台中指定材料对应的介电常数、大小、位置以及需要优化的区域即可完成器件初始结构的构建。器件的优化目标函数主要是通过定义输入输出场的模式类型和强度大小来确定的。该器件指定入射光为 Y 偏振模式的高斯光束,其中心波长为 1550 nm,直径为 2 μm ,能量为 1;指定下层输出波导的输出模式为中心波长为 1550 nm,能量为 0.95 的 TE 基模。利用程序内置的波导求解器,可以计算出目标输入输出波导的光场分布,从而完成目标函数的初始化。

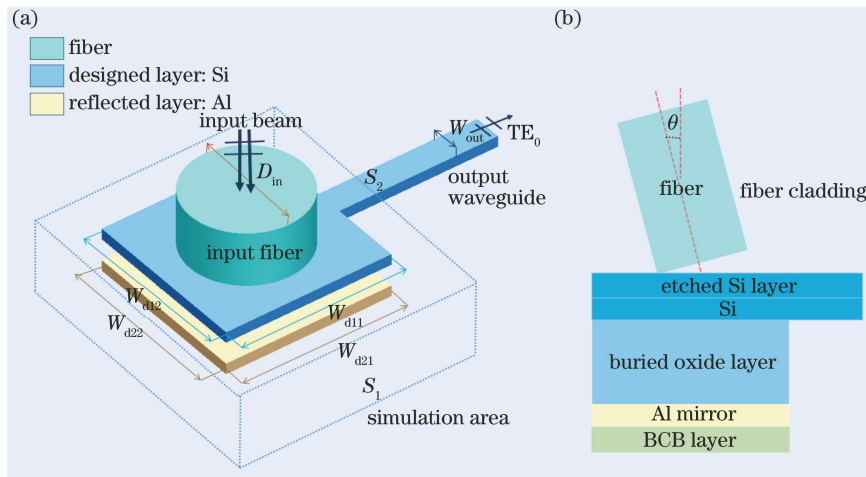


图 1 带金属反射镜的垂直耦合器初始化结构示意图。(a)三维效果图;(b)横截面图

Fig. 1 Schematic diagram of initialized structure of vertical coupler with metal mirror. (a) Diagram of three-dimensional rendering; (b) diagram of cross section

该垂直耦合器的初始化参数如表 1 所示,整个仿真空间大小设定为 4 μm \times 4 μm \times 2.4 μm ,网格精度设定为 0.04 μm ,因此整个仿真空间被离散为 100 \times 100 \times 60 的网格分布。整个仿真空间被 SiO₂ (折射率为 1.45)包围,边界条件设定为 40 nm 的完美匹配层(PML,用于吸收所有光,避免反射造成的干扰)。仿真器件的大小设定为 2.8 μm \times 2.8 μm ,高度设定为 0.22 μm 。入射高斯光束对应的波导模型设定为直径为 2 μm 的圆柱体,其中心与单晶 Si (折射率为 3.45)的中心对齐。输出波导的厚度设定为 0.22 μm ,位于 Si 层平面右端口的中心,其宽度设定为 0.55 μm 。

构建初始物理结构和设定目标功能后,整个待设计区域被划分成多个空间基元,利用机器学习相

表 1 垂直耦合器的初始化参数

Table 1 Initialized parameters of vertical coupler		
Parameter	Value / μm	Specification
G	0.04	Grid of space
D_{in}	2	Diameter of Gaussian beam
W_{out}	0.55	Width of output waveguide
W_{d11}	2.8	Length of designed layer
W_{d12}	2.8	Width of designed layer
W_{d21}	2.8	Length of reflected layer
W_{d22}	2.8	Width of reflected layer
S_1	4	Length of simulated area
S_2	4	Width of simulated area
S_h	2.4	Height of simulated area
H_1	0.22	Height of designed layer
H_2	0.48	Distance of two layers

关优化算法,将目标器件功能转换成待优化算法。并将器件在光场中需要满足的电磁场麦克斯韦方程组作为约束条件,在该约束条件下不断优化各参数进而得到器件的具体结构,即空间二进制基元的空间分布情况。由于器件优化所使用的最小网格精度为 $0.04 \mu\text{m}$,因此参数数目将达到 10^4 个。由于直接采用二值化求解全局最优解难度较大,并且初始化结构分布对器件性能影响较大,因此需要将整个优化算法分成三部分进行:

1) 全局优化算法(采用 ADMM)

在该步骤中,相对介电常数被设定为 $[1, 45, 3.45]$ 内的任意值,在光场分布满足目标性能的条件下,使用 ADMM 不断优化器件结构参数,逐步减小物理残差,初步估计器件的结构参数。在数学上使用该算法可以在全参数空间里找到一个最优解的领域,但是该算法生成的器件结构的物理参数是个连续值,如图 2(a)所示,不具有实际物理意义,故需要进一步优化。

2) 局部优化算法(采用牛顿梯度下降法)

在 1) 步优化结果的基础上,在最优解的领域内

沿着梯度方向进一步搜索,使得物理残差进一步下降,进而得到最优解。但此时对应的相对介电常数分布仍是连续值,如图 2(b)所示。

3) 二值化优化(采用水平集方法)

由 1)、2) 步得到的器件结构可同时满足麦克斯韦物理方程和目标器件的性能定义方程,但无法实际制备,因此需要进一步采用水平集算法将连续相对介电常数离散为完全二值化的结果(最小单元大小为 $0.04 \mu\text{m}$),使得仿真区域完全由 SiO_2 和 Si 构成,如图 2(c)所示。此外,该器件结构可用于流片制备。

采用三步优化器件可以降低初始化结构参数对器件性能的影响,加快算法收敛速度,大大缩短器件的设计时间。优化过程中垂直耦合器的结构变化如图 2 所示,将经过 1)、2)、3) 步优化之后的结构置于扩大的仿真区域内进行耦合效率的验证。通过计算可得,在目标输入模式下,输出模式的耦合效率为 92.2%。整个仿真优化在高性能 GPU 并行计算平台中进行,整个优化过程需 13 h。

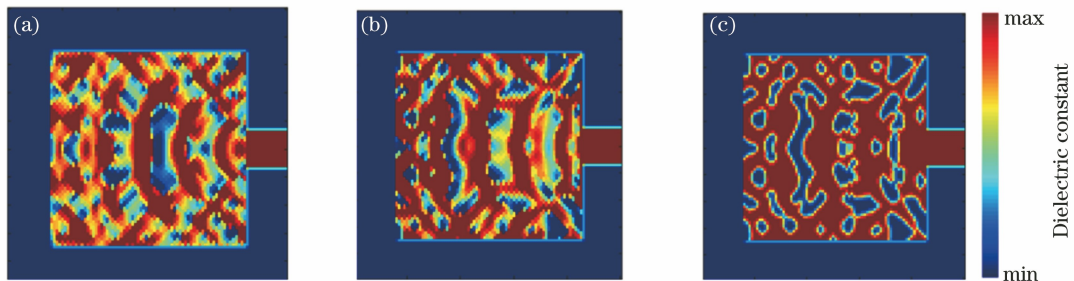


图 2 优化过程中垂直耦合器的结构变化图。(a)全局优化;(b)局部优化;(c)二值化优化

Fig. 2 Structural change diagrams of vertical coupler in process of optimization. (a) Global optimization; (b) local optimization; (c) binarized optimization

3 垂直耦合器的性能分析

3.1 埋氧层厚度对仿真性能的影响

金属 Al 反射镜的引入可以使透射到基底的光被反射回耦合波导内从而提高耦合效率。在逆设计的仿真过程中需要不断调整初始化结构参数以得到最优的仿真结构,故需要进一步探究金属 Al 反射镜与耦合波导中间间隔层的距离对器件仿真性能的影响。选取 SiO_2 的厚度范围为 $300 \sim 2000 \text{ nm}$,以 10 nm 为步长对其优化,最终得到垂直耦合效率与 SiO_2 厚度的关系图如图 3 所示。

从仿真结果来看,垂直耦合器的耦合效率与 SiO_2 厚度间呈现先增大后减小的周期性变化关系。

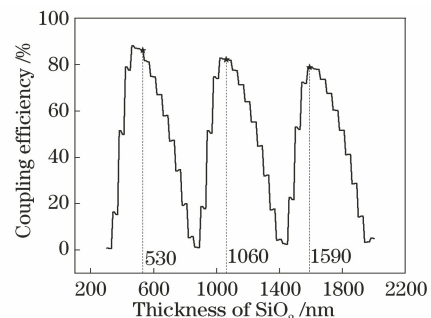


图 3 当中心波长为 1550 nm 时, SiO_2 厚度对垂直耦合器耦合效率的影响

Fig. 3 Effect of thickness of SiO_2 on coupling efficiency of vertical coupler when central wavelength is 1550 nm

当 SiO₂ 厚度在 530, 1060, 1590 nm 时, 耦合效率接近峰值。当 Si 层表面的入射光与金属 Al 反射镜反射回来的反射光的光程差 d 等于入射波长 λ 的整数倍时, 耦合效率将最大, 其表达式为

$$d = \frac{k\lambda}{2n}, k = 1, \dots, N, \quad (6)$$

式中: n 为相对介电常数; k 为阶数; N 为最大阶数。通过理论分析可得, 当 SiO₂ 厚度为 530 nm 的整数倍时, 耦合效率最大, 其值与仿真结果中最高耦合效

率对应的波长基本吻合。

3.2 光场特性分析

垂直耦合器最终的三维(3D)结构图如图 4 所示, 相较于初始结构图, 优化层表面被刻蚀出许多 40 nm × 40 nm 的微纳孔洞, 并用 SiO₂ 对其进行填充。将仿真得到的器件结构导入商业软件 Lumerical 的有限时域差分(FDTD)模块中对其进行仿真验证与性能分析。

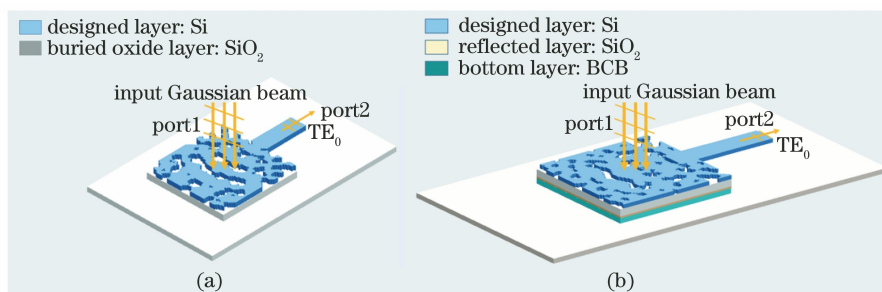


图 4 垂直耦合器最终的 3D 结构图。(a)无 Al 反射镜; (b)有 Al 反射镜

Fig. 4 Final 3D-structure diagram of vertical coupler. (a) without Al mirror; (b) with Al mirror

图 5 是 FDTD 模块中垂直耦合器的仿真结果。从图 5(a)中可以看出, 当不加 Al 反射镜时, 入射进光纤波导中的高斯光束的一小部分能量耦合进了矩形波导中, 且 TE 基模的模场分布不变。由仿真结果可知, 在该情况下当入射的高斯光束的中心波长为 1550 nm 时, 耦合效率为 32.45%, 即垂直耦合器的插入损耗为 4.88 dB。从透射的能量和光斑分布

可知, 单纯用单基 Si 层对入射的高斯光束进行耦合, 耦合效率较低。从图 5(b)可知, 当添加 Al 反射镜时, 入射进光纤波导中的高斯光束的大部分能量耦合进了矩形波导中, 耦合效率较高同时能够维持 TE 基模的模场分布。仿真结果表明: 在该情况下当入射的高斯光束的中心波长为 1550 nm 时, 耦合效率为 88.42%, 即垂直耦合器的插入损耗为 0.53 dB。

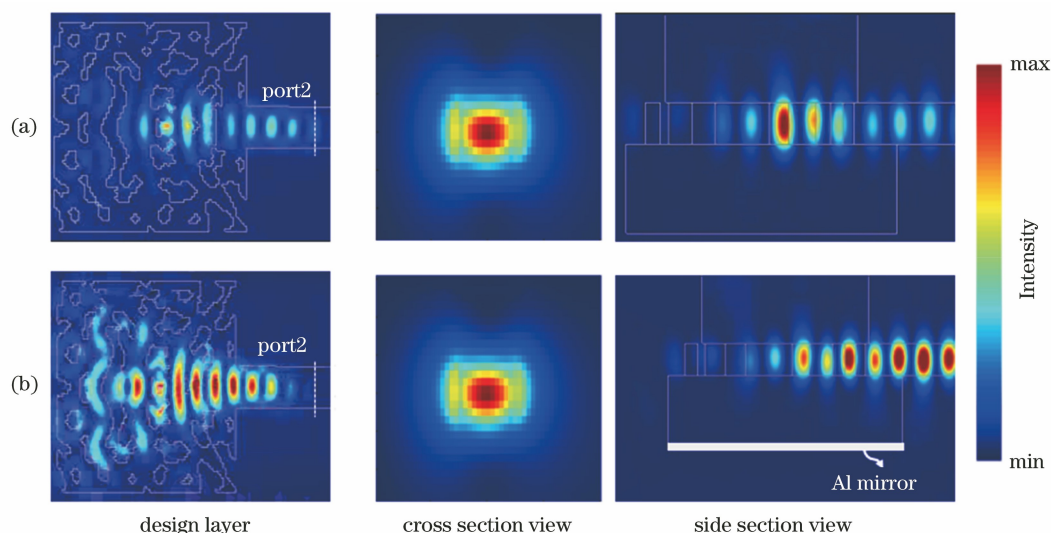


图 5 FDTD 模块中垂直耦合器的仿真结果。(a) 无 Al 反射镜时优化层与输出波导的光强分布;

(b)加 Al 反射镜时优化层与输出波导的光强分布

Fig. 5 Simulation results of vertical coupler in FDTD module. (a) Intensity distributions of optimized layer and output waveguide without Al mirror; (b) intensity distributions of optimized layer and output waveguide with Al mirror

3.3 损耗分析

对比有无 Al 反射镜的透射能量和光斑分布结果可知 Al 反射镜对器件的性能影响较大,故需要进行损耗分析,进一步探究有无 Al 反射镜对器件性能的影响。图 6 是垂直耦合器的损耗图,由图可知,光束垂直入射时,一部分能量将耦合进右侧出射的波导内,一部分能量向左散射而造成损耗,一部分能量将向下散射而造成损耗,还有一部分能量将向上反射,因此需要在 FDTD 模块中对器件进行损耗分析。

图 7 是垂直耦合器的损耗分析图,从图 7(a)中可以看出,当不加 Al 反射镜时,仅用单基 Si 层对入射的高斯光束进行耦合,耦合效率较低,大部分能量都散射到 Si 层下面,损耗值大小为 44.23%。当添

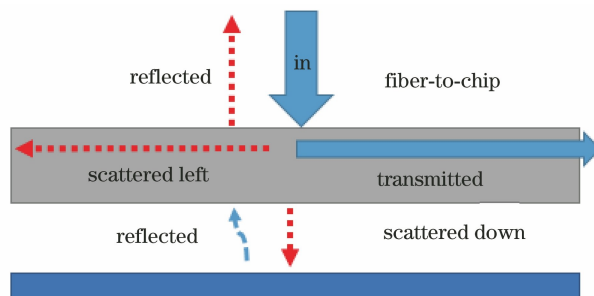


图 6 垂直耦合器的损耗图

Fig. 6 Loss diagram of vertical coupler

加 Al 反射镜后,向下透射的损耗值接近于 0,如图 7 (b)。该仿真结果表明 Al 反射镜的引入将向下散射的光向上反射,重新耦合进矩形波导,从而进一步提高了耦合效率。

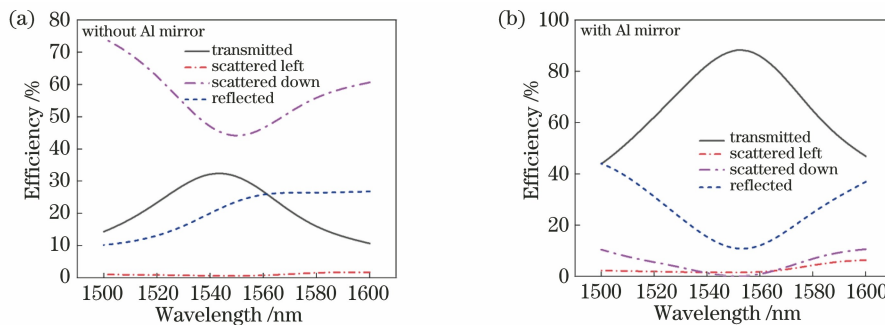


图 7 垂直耦合器的损耗分析结果。(a)无 Al 反射镜的损耗分析结果;(b)加 Al 反射镜的损耗分析结果

Fig. 7 Loss analysis results of vertical coupler. (a) Loss analysis result of vertical coupler without Al mirror;
(b) loss analysis result of vertical coupler with Al mirror

此外,还进一步研究了该垂直耦合器的带宽特性,在 FDTD 模块中对波长为 1480~1620 nm 的入射高斯光束的耦合性能进行分析。由图 8 可知,在波长为 1500~1603 nm 内,该垂直耦合器的 3 dB 带宽为 103 nm。在波长为 1550 nm 处,器件的耦合效率接近最高值,达到 88.42%。该器件的中心波长

位于 1552 nm,对应耦合效率为 89.12%。结果表明:底部添加 Al 反射镜能提高垂直耦合器的耦合效率,该垂直耦合器在通信 C 波段具有较高的耦合效率,以及用逆设计方法设计出的垂直耦合器具有较好的带宽特性。

3.4 偏振特性分析

基于相同的器件结构的 X 偏振和 Y 偏振高斯光束的插入损耗对比如图 9 所示。FDTD 模块中的仿真结果表明,当输入光源为 X 偏振光时,在中心波长处器件插入损耗为 -14.36 dB,此时相应的耦合效率几乎为 0,进一步表明该器件具有良好的偏振特性。

3.5 容差分析

器件在生产制备过程中往往会存在一些尺寸参数误差^[14]。器件对尺寸的误差容限较高,能够降低加工工艺难度和成本^[15-16]。该器件的制备工序如图 10 所示,首先对 SOI 晶圆进行清洗,接着在顶层 Si 上涂上一层光刻胶体,然后通过曝光显影,最后刻蚀

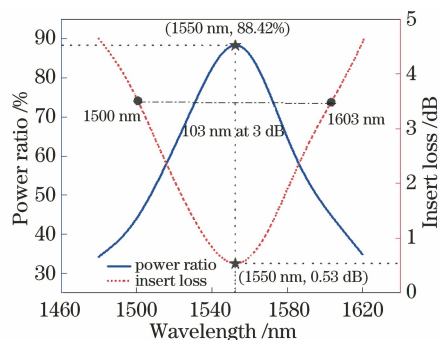


图 8 加 Al 反射镜时垂直耦合器带宽性能仿真结果

Fig. 8 Simulation result of bandwidth performance of vertical coupler with Al reflected mirror

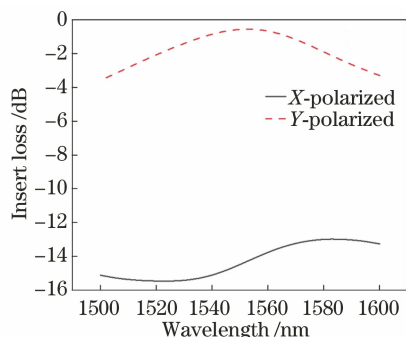


图 9 基于相同的器件结构的 X 偏振和 Y 偏振高斯光束的插入损耗对比

Fig. 9 Comparison of insert losses of X-polarized and Y-polarized Gaussian beams based on the same device structure

形成相应的器件结构。

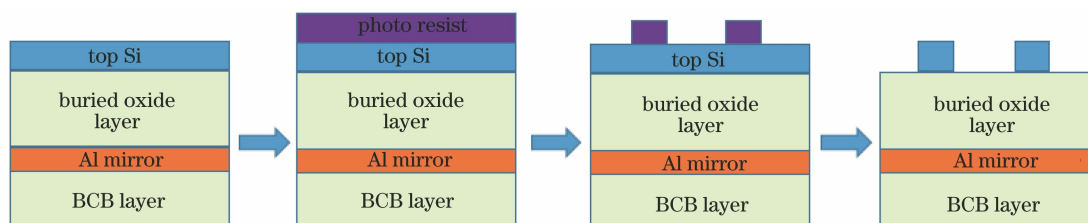


图 10 加 Al 反射镜的垂直耦合器的制备工序

Fig. 10 Fabricated process of vertical coupler with Al mirror

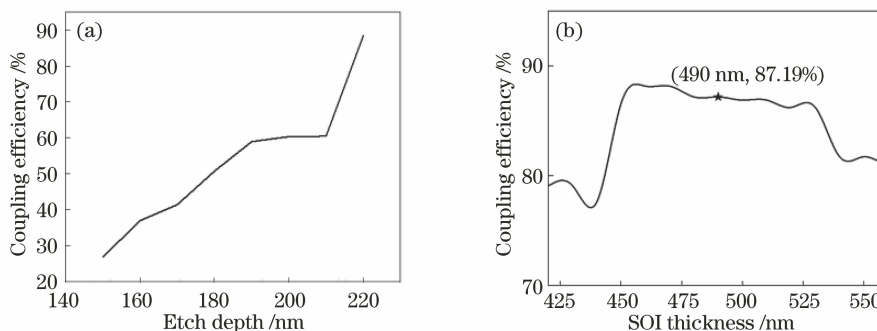


图 11 工艺误差容限分析。(a)耦合效率与刻蚀深度的关系；(b)耦合效率和 SOI 厚度的关系

Fig. 11 Tolerance analysis of process errors. (a) Coupling efficiency versus etch depth; (b) Coupling efficiency versus SOI thickness

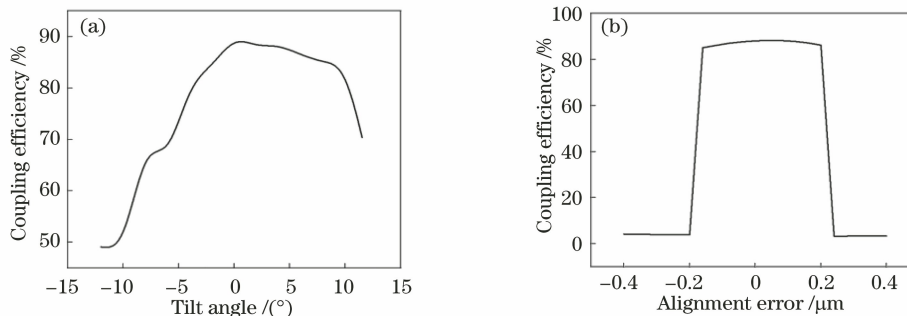


图 12 测试误差容限分析。(a)耦合效率与倾斜角的关系；(b)耦合效率与对齐误差的关系

Fig. 12 Tolerance analysis of test errors. (a) Coupling efficiency versus tilt angle; (b) coupling efficiency versus alignment error

接着,对制备过程中影响垂直耦合器性能的两个关键参数即 Si 的刻蚀深度、SOI 厚度进行容错仿真分析,仿真结果如图 11 所示。图 11(a)为耦合效率与 Si 的刻蚀深度的关系图,从图可以看出刻蚀深度对耦合性能的影响较大,耦合效率随刻蚀深度的减小而减小。图 11(b)为耦合效率与 SOI 层厚度的关系图,结果表明:当层间距离在 (490 ± 40) nm 时,耦合效率维持在 85% 以上。

由于该器件尺寸为 μm 量级,因此测试过程中对校准精度要求较高。器件对测试校准误差的容限较高,可以降低测试难度。选取测试过程中两个影响垂直耦合器性能的关键指标即入射的高斯光束的倾斜角、垂直耦合器与入射高斯光束的相对位置进行容错仿真分析,仿真结果如图 12 所示。图 12(a)

为入射的高斯光束的倾斜角与耦合效率的关系图,可以发现,当倾斜角的范围为 $0^{\circ}\sim 8^{\circ}$ 时,耦合效率可达 85%以上。图 12(b)为垂直耦合器与入射高斯光束的相对位置和耦合效率的关系图,可以发现:当所设计的垂直耦合器的耦合效率为 85%时,对齐误差的范围为 $-0.16\sim 0.16\ \mu\text{m}$ 。

4 结 论

搭建了一种具有多层异质结构的逆设计仿真平台,可适用于新型垂直耦合器的设计。定义初始结构与输入输出光场的关系特性后,利用 ADMM 算法即可生成满足目标功能的器件结构,进而实现该器件与入射高斯光束的垂直耦合。通过优化 SOI 层厚度和集成 Al 反射镜的方式可以让透射到衬底方向的光被反射并耦合到出射波导中,进而提高耦合效率。仿真结果表明,该器件在波长为 1550 nm 处的耦合效率为 88.42%。同时,其在波长范围为 1500~1603 nm 间,具有 103 nm 的 3 dB 带宽,覆盖了整个 C 波段,具有良好的带宽特性,并且器件偏振敏感性强。该垂直耦合器的设计进一步验证了采用逆设计方式设计的微纳光子器件的灵活性和有效性。此外,具有多层异质结构的逆设计仿真平台具备良好的功能拓展性,可用于设计多功能垂直耦合器,如解波分复用器、偏振分束器等。

参 考 文 献

- [1] Bogaerts W, Baets R, Dumon P, et al. Nanophotonic waveguides in silicon-on-insulator fabricated with CMOS technology [J]. *Journal of Lightwave Technology*, 2005, 23(1): 401-412.
- [2] Sun C, Georgas M, Orcutt J, et al. A monolithically-integrated chip-to-chip optical link in bulk CMOS [J]. *IEEE Journal of Solid-State Circuits*, 2015, 50(4): 828-844.
- [3] Ding Y, Peucheret C, Ou H, et al. Fully etched apodized grating coupler on the SOI platform with -0.58 dB coupling efficiency [J]. *Optics Letters*, 2014, 39(18): 5348-5350.
- [4] Sánchez-Postigo A, Wangüemert-Pérez J G, Luque-González J M, et al. Broadband fiber-chip zero-order surface grating coupler with 0.4 dB efficiency [J]. *Optics Letters*, 2016, 41(13): 3013-3016.
- [5] Michaels A, Yablonoitch E. Inverse design of near unity efficiency perfectly vertical grating couplers [J]. *Optics Express*, 2018, 26(4): 4766-4779.
- [6] Shen B, Wang P, Polson R, et al. An integrated-nanophotonics polarization beamsplitter with $2.4 \times 2.4\ \mu\text{m}^2$ footprint [J]. *Nature Photonics*, 2015, 9(6): 378-382.
- [7] Piggott A Y, Lu J, Lagoudakis K G, et al. Inverse design and demonstration of a compact and broadband on-chip wavelength demultiplexer [J]. *Nature Photonics*, 2015, 9(6): 374-377.
- [8] Chang W J, Ren X S, Ao Y Q, et al. Inverse design and demonstration of an ultracompact broadband dual-mode 3 dB power splitter [J]. *Optics Express*, 2018, 26(18): 24135-24144.
- [9] Chang W J, Lu L Z, Ren X S, et al. Ultra-compact mode (de) multiplexer based on subwavelength asymmetric Y-junction [J]. *Optics Express*, 2018, 26(7): 8162-8170.
- [10] Jin W L, Molesky S, Lin Z, et al. Inverse design of compact multimode cavity couplers [J]. *Optics Express*, 2018, 26(20): 26713-26721.
- [11] Sitawarin C, Jin W L, Lin Z, et al. Inverse-designed photonic fibers and metasurfaces for nonlinear frequency conversion [J]. *Photonics Research*, 2018, 6(5): B82-B89.
- [12] Lin Z, Groever B, Capasso F, et al. Topology-optimized multilayered metaoptics [J]. *Physical Review Applied*, 2018, 9(4): 044030.
- [13] Chang W J, Lu L Z, Ren X S, et al. Ultracompact dual-mode waveguide crossing based on subwavelength multimode-interference couplers [J]. *Photonics Research*, 2018, 6(7): 660-665.
- [14] Wang X, Liu Y L, Li L Y. Measurement error and fitting accuracy of fringe structured light system [J]. *Chinese Journal of Lasers*, 2020, 47(6): 0604004. 王潇, 刘育梁, 李丽艳. 光栅结构光系统测量误差与拟合精度研究 [J]. *中国激光*, 2020, 47(6): 0604004.
- [15] Yang J T, Wang J A, Wang Y, et al. Sub-wavelength metal-grating polarizer fabricated on a flexible substrate [J]. *Chinese Journal of Lasers*, 2020, 47(11): 1113004. 杨江涛, 王健安, 王银, 等. 基于柔性材料的亚波长金属光栅偏振器的关键技术研究 [J]. *中国激光*, 2020, 47(11): 1113004.
- [16] Huang C, Bai C L, Fang W J, et al. Sub-wavelength grating 1×4 power splitter with beam convergence [J]. *Laser & Optoelectronics Progress*, 2020, 57(3): 030502. 黄诚, 白成林, 房文敬, 等. 光束会聚型亚波长光栅 1×4 功率分束器 [J]. *激光与光电子学进展*, 2020, 57(3): 030502.