基于衍射谱分析的全芯片光源掩模联合优化 关键图形筛选

廖陆峰^{1,2},李思坤^{1,2}*,王向朝^{1,2}**,张利斌^{2,3},张双^{2,3},高澎铮^{2,3},韦亚一^{2,3},施伟杰⁴

1中国科学院上海光学精密机械研究所信息光学与光电技术实验室,上海 201800;

2中国科学院大学材料与光电研究中心,北京 100049;

3中国科学院微电子研究所集成电路先导工艺研发中心,北京 100029;

4东方晶源微电子科技有限公司,北京 100176

摘要 提出了一种全芯片光源掩模联合优化的关键图形筛选方法,用图形的主要频率表征图形的特征,用主要频率的位置和轮廓信息描述主要频率在频域上的分布特征。设计了相应的主要频率提取方法、覆盖规则、聚类方法 以及关键图形筛选方法,实现了全芯片光源掩模联合优化的关键图形筛选。采用荷兰 ASML 公司的商用计算光刻 软件 Tachyon 进行了仿真验证,与 ASML 公司同类技术的对比结果表明,本方法获得的工艺窗口优于 ASML Tachyon 方法。

关键词 光学设计;光刻;分辨率增强技术;光源掩模联合优化;图形筛选 中图分类号 TN305.7 **文献标志码** A

doi: 10.3788/AOS202040.2122001

Critical Pattern Selection Based on Diffraction Spectrum Analysis for Full-Chip Source Mask Optimization

Liao Lufeng^{1,2}, Li Sikun^{1,2*}, Wang Xiangzhao^{1,2**}, Zhang Libin^{2,3},

Zhang Shuang^{2,3}, Gao Pengzheng^{2,3}, Wei Yayi^{2,3}, Shi Weijie⁴

¹Laboratory of Information Optics and Opto-Electronic Technology, Shanghai Institute of Optics and Fine Mechanics, Chinese Academy of Sciences, Shanghai 201800, China;

 2 Center of Materials Science and Optoelectronics Engineering, University of Chinese Academy of Sciences,

Beijing 100049, China;

 3 Integrated Circuit Advanced Process R & D Center , Institute of Microelectronics of Chinese Academy of Sciences ,

Beijing 100029, China;

⁴ Dongfang Jingyuan Electron Limited, Beijing 100176, China

Abstract In this paper, a critical pattern selection method for full-chip source mask optimization is proposed. The critical frequency of the pattern represents the characteristics of the pattern. The location and contour information of critical frequency are used to describe the distribution characteristics of the critical frequency in the frequency domain. The corresponding critical frequency extraction method, covering rules, grouping method, and critical pattern selection method are designed to realize the critical pattern selection of the full-chip source mask optimization. Commercial computational lithography software Tachyon of ASML company is used for simulation verification. The comparison with the similar technique of ASML company shows that the process window obtained by this method is better than the ASML Tachyon method.

Key words optical design; lithography; resolution enhancement techniques; source mask optimization; pattern selection

OCIS codes 220.3740; 050.1940; 070.4790

基金项目:国家 02 科技重大专项(2017ZX02101004-002,2017ZX02101004)、上海市自然科学基金(17ZR1434100)

收稿日期: 2020-06-15; 修回日期: 2020-07-04; 录用日期: 2020-07-15

^{*} E-mail: lisikun@siom.ac.cn; ** E-mail: wxz26267@siom.ac.cn

1 引 言

光刻机是极大规模集成电路制造的核心装备, 光刻分辨率决定了集成电路的关键尺寸(CD)^[1]。 在曝光波长和数值孔径 NA 一定的情况下,需利用 分辨率增强技术减小工艺因子,提高光刻分辨率/增 大工艺窗口^[2-3]。光源掩模联合优化(SMO)技术联 合优化照明模式和掩模图形,与单独优化掩模图形 的技术相比,优化自由度更高,分辨率增强效果更明 显^[4]。Rosenbluth等^[5]提出 SMO 技术后,SMO 在 理论研究、算法开发和应用研究等方面得到了广泛 关注^[6-19],成为 28 nm 及以下节点的关键光刻分辨 率增强技术之一^[4,7-9]。

SMO 联合优化照明模式与掩模图形,具有计算 量大、时间成本高的特点,为了提高优化效率,在全 芯片优化应用中,通常仅对少量关键图形进行 SMO。业界常用的全芯片 SMO 主要步骤^[7-8]:首先 进行关键图形筛选,从大量图形中筛选出少量关键 图形:然后对关键图形进行 SMO 获得优化后的光 源;最后用优化后的光源对全部掩模图形进行掩模 优化(MO)。MO包括光学邻近效应校正(OPC)技 术和亚分辨率辅助图形(SRAF)技术^[2]。OPC 技术 通过调整掩模图形的形状改善成像质量^[2],SRAF 技术通过在稀疏图形中添加 SRAF 改善稀疏图形 和密集图形的公共工艺窗口[2]。为了保证全芯片 SMO 的速度,筛选出的关键图形需远少于全部图形 的数量。同时为了平衡全芯片 SMO 的速度和效 果,筛选出的关键图形需要能最大限度地表示全部 图形的几何结构特征。关键图形筛选技术会影响全 芯片 SMO 的优化速度和效果,是全芯片 SMO 的关 键技术之一。

早期全芯片 SMO 的关键图形通过手动进行筛选,该方法依赖操作者的经验且主观性较强。由于掩模版图包含的图形数量越来越多,手动筛选方法 在效率和全芯片 SMO 效果上难以满足需求。IBM 公司提出了在掩模版图中盲选全芯片 SMO 关键图 形的方法[4],但该方法获得的图形筛选结果不能代 表全部图形的几何结构特征。IBM 公司还提出了 对相似图形进行聚类的筛选方法^[20],但该方法的图 形筛选结果存在图形冗余问题。如周期为倍数关系 的密集线图形,可利用 SRAF 技术对稀疏图形进行 优化,从而将其划分为一类,但 IBM 公司的方法根 据相似性将其划分为不同类别,会带来冗余图形。 2011年,ASML公司提出的基于频域分析的全芯片 SMO 关键图形筛选技术^[21]是目前国际最先进的全 芯片 SMO 关键图形筛选技术之一,已应用于 ASML 公司商用的计算光刻软件 Tachyon 中。 ASML 的 SMO 关键图形筛选技术通过分析图形间 衍射级次的覆盖关系寻找图形间的覆盖关系,从而 筛选出覆盖其他图形的关键图形。研究发现,基于 频域分析的全芯片 SMO 关键图形筛选技术中,主 要频率的表征方法、覆盖规则以及图形筛选方法等 因素都会影响图形的筛选结果。

本文提出了一种全芯片 SMO 的关键图形筛选 方法,利用提取的主要频率表征图形的特征,用主要 频率的位置和轮廓信息描述主要频率在频域上的分 布特征。基于主要频率的位置和轮廓信息设计了相 应的主要频率提取方法、覆盖规则、聚类方法和关键 图形筛选方法,实现了全芯片 SMO 的关键图形筛 选。采用 ASML 公司商用计算光刻软件 Tachyon 进行仿真,利用两组图形集对本方法和 ASML Tachyon 方法进行对比。首先用本方法和 ASML Tachyon 方法筛选出相同数量的关键图形;然后采 用 Tachyon 软件对筛选出的关键图形分别进行 SMO,获得优化后的光源;再利用优化后的光源对 所有图形进行 MO;最后分析对比两种方法获得的 工艺窗口。结果表明,本方法获得的工艺窗口优于 ASML Tachyon 方法,验证了本方法的有效性。

2 原 理

根据部分相干成像原理^[22]可知,空间像由每个 光源所成的像叠加而成,可表示为

$$I(\hat{x}_i, \hat{y}_i) = \int_{-\infty}^{+\infty} \int J(\hat{f}, \hat{g}) \left\{ \left| \int_{-\infty}^{+\infty} \int H(\hat{f} + \hat{f}', \hat{g} + \hat{g}') O(\hat{f}', \hat{g}') \exp[-j2\pi(\hat{f}'\hat{x}_i + \hat{g}'\hat{y}_i)] d\hat{f}' d\hat{g}' \right|^2 \right\} d\hat{f} d\hat{g}, \quad (1)$$

式中, (\hat{f}, \hat{g}) 为归一化的光源面空间频率坐标, (\hat{x}_i, \hat{y}_i) 为归一化的像面空间坐标, $J(\hat{f}, \hat{g})$ 为光源分

布, $H(\hat{f},\hat{g})$ 为光瞳函数, $O(\hat{f}',\hat{g}')$ 为掩模的频谱。 在光刻成像系统中,掩模的频谱由掩模图形的几何 结构特征决定,且光源的分布与掩模频谱分布相关。 轴外光源带来的频移能使更多的衍射级次进入光刻 机的投影物镜中,光源的位置与图形频谱的分布相 对应。可根据衍射光在光瞳面的分布位置给出 SMO光源的初步估计^[23],不同图形的频谱中存在 相似的频谱成分,决定光源分布的频谱成分也可能 同时存在于多个图形的频谱中。SRAF的应用使稀 疏图形的频率类似于密集图形,当图形周期存在倍 数关系时,可用 SRAF 技术优化较稀疏的图形,使 其变密集。因此,只需要采用较密集的图形进行 SMO。综上所述,所有图形的频谱成分中存在一定 的冗余,只需将相似的频谱成分进行聚类,筛选出包 含代表性频谱成分的关键图形进行 SMO,优化后的 光源可适用于所有图形。

不同图形的频谱不同,周期图形的频谱由离散 的衍射峰构成,非周期图形的频谱由连续的衍射峰 构成,且不同图形的衍射峰之间存在覆盖关系。对 于任意图形,都可用其衍射峰中提取的主要频率表 征图形的几何结构特征。提取主要频率后,首先,需 要设计主要频率的覆盖规则以定义主要频率之间的 相似性。然后,根据覆盖规则对主要频率进行聚类, 将主要频率进行分组。最后,筛选出一组覆盖所有 主要频率分组的代表性图形作为关键图形。本方法 包含主要频率提取、主要频率聚类和关键图形筛选 三部分。

2.1 主要频率提取

图形的频谱由图形的几何结构特征决定,可用对 应的衍射峰表征图形。由于光刻机投影的物镜尺寸有 限,只有进入光瞳的衍射级次对成像有贡献^[3]。因此, 需要从进入光瞳的频谱中提取主要频率以表征图形。

非周期图形的频谱由连续的衍射峰构成,如图 1(a)所示。移除非周期图形频谱的0级后,提取所 有进入光瞳的衍射峰作为主要频率。周期图形的频 谱由离散的衍射峰构成,当周期图形仅包含单个周 期时,第1级次包含图形的周期信息,仅需提取第1 级次作为单一周期图形的主要频率。当周期图形包 含多个周期时,首先将0级移除;然后,查找出强度 最大的衍射峰,将其作为主要频率,并从频谱中移除 该衍射峰及其谐波。重复上述查找步骤,直到所有 的衍射级次都被移除。如图 1(b)所示,掩模图形包 含两个周期,分别为 pitch1 和 pitch2,对图形进行傅 里叶变换得到其衍射谱。查找强度最大的第2级次 作为主要频率,其对应于 pitch1。然后移除第2级 次及其谐波(第4级次),其次,找到剩余衍射峰中强 度最大的第1级次,并将其作为主要频率。第1级 次对应于 pitch2, 去除第1级次及其谐波(第3级 次)。当所有衍射级次都被移除后,主要频率提取结 束。将提取的第1和第2级次作为主要频率,分别 代表 pitch1 和 pitch2 信息。





Fig. 1 Extraction principle of critical frequency of pattern. (a) Non-array pattern; (b) array pattern

将主要频率表示为 S(f'_o,g'_o,c),其中,(f'_o, g'_o)为主要频率峰值位置的频域坐标,c 为主要频率 在频谱面投影边界构成的轮廓,如图 2(a)所示。通 过主要频率的峰值位置坐标和对应的轮廓信息可以 清晰描述主要频率在频谱面上的特征。由于周期图 形的衍射峰是离散的,其在频谱面的投影为一个点, 不存在对应轮廓。非周期图形的衍射峰是连续的, 其轮廓 c 为投影边界构成的轮廓,如图 2(b)和图 2(c)所示。相比 ASML Tachyon 方法用两个方向 宽度描述主要频率的方法,本方法利用主要频率的 峰值频率位置和轮廓信息可以更准确地描述主要频 率在频谱面的特征。





Fig. 2 Schematic diagram of critical frequency. (a) Critical frequency's contour on the frequency plane; (b) description method for critical frequency of our method; (c) description method for critical frequency of ASML Tachyon method

2.2 主要频率聚类

对所有图形提取主要频率后,会产生大量的主 要频率,且主要频率之间存在覆盖关系。可根据覆 盖规则对主要频率进行聚类,利用主要频率的位置 及轮廓信息设计相应的覆盖规则,具体步骤如下。

1) 如图 3 所示,当主要频率 S_{A} 和 S_{B} 为周期图 形的连续衍射峰时,若 S_{B} 的峰值位置($\hat{f}'_{0,B}, \hat{g}'_{0,B}$)

在 S_A 的轮廓 c范围之内,则 S_B 被 S_A 覆盖。







2)当主要频率 S_A和 S_B都是周期图形的离散 衍射峰时,如果主要频率 S_A和 S_B的峰值位置频率 相同,则两者互相覆盖;如果主要频率 S_A和 S_B的 峰值频率不相同,但 S_A 的峰值位置频率与 S_B 峰值 位置频率的高次谐波频率相同,则 S_A 和 S_B 对应的 图形周期存在倍数关系,可将较密集的图形进行 SMO获得优化光源,将较稀疏的图形利用 SRAF 进行 MO。若 S_A 的峰值位置频率与 S_B 峰值位置 频率的高次谐波频率相同,则 S_A 覆盖 S_B ;若 S_B 的 峰值位置频率与 S_A 峰值位置频率的高次谐波频率 相同,则 S_B 覆盖 S_A 。

3) 当主要频率 S_A 为周期图形的离散衍射峰、 主要频率 S_B 为非周期图形的连续衍射峰时,如果 S_A 的峰值位置($\hat{f}'_{o,A}, \hat{g}'_{o,A}$)在 S_B 的轮廓 c 范围内, 则 S_B 被 S_A 覆盖。

基于覆盖规则定义的主要频率之间的覆盖关系 设计主要频率聚类方法,具体流程如图 4 所示。首 先,根据覆盖规则确定所有主要频率两两之间的覆 盖关系,并记录每个主要频率覆盖的主要频率数量。 被相同主要频率覆盖的主要频率可划分为一组,即 将主要频率及被其覆盖的其他主要频率划分为一 组,覆盖本组所有成员的主要频率为该组的代表性 主要频率。然后,将所有主要频率的状态标记为 unvisited,从所有状态为 unvisited 的主要频率中找 到覆盖数最大的主要频率,将该主要频率及其覆盖 的主要频率划分为一组,并将所有成员的状态标记 为 visited。重复上述步骤,直到所有主要频率的状态都修改为 visited,得到具有交集的主要频率分组。最后,将交集中的主要频率划分到与代表性主要频率最近的分组。经过聚类后,每个主要频率都划分

到确定的分组。在一个主要频率分组中,可存在多 个代表性主要频率,覆盖所在分组所有成员的主要 频率即为本组的代表性主要频率。



图 4 主要频率聚类方法的流程图



2.3 关键图形筛选

每个主要频率分组中,具有代表性的主要频率 覆盖所有组内成员。从每个主要频率分组中选取一 个代表性主要频率后,得到一组代表性主要频率,当 其对应的图形被用于 SMO 时,意味着所有主要频 率分组都被包含到 SMO 中。由于每个主要频率分 组中可能存在多个代表性主要频率,覆盖所有主要 频率分组的关键图形集合也不是唯一的。在全芯片 SMO中,为了减少 SMO 的运行时间,应尽可能地 减少关键图形的数量。

关键图形筛选方法的目标是筛选出覆盖所有主 要频率分组的关键图形,同时使图形数量最少。因此,提出了一种基于贪心算法思想^[24]的关键图形筛 选方法,具体流程如图5所示。首先,将所有代表性 主要频率的状态标记为 unvisited,并统计每个图 形覆盖的代表性主要频率数量。然后,识别出覆盖





Fig. 5 Flow chart of the critical pattern selection method

状态为 unvisited 的代表性主要频率最多的图形,并 将其作为关键图形。被覆盖的代表性主要频率对应 的主要频率分组也会被识别出的关键图形覆盖,将 这些分组的所有代表性主要频率状态都标记为 visited。重复上述步骤,直到所有的代表性主要频 率状态都为 visited,最终筛选出所有关键图形。

3 仿真实验

为了验证本方法的有效性,用 ASML 公司的商 用计算光刻软件 Tachyon 作为仿真验证工具,将本 方法与 ASML Tachyon 方法进行对比。按照业界 全芯片 SMO 的实施方法进行仿真,首先用两种方 法对相同的图形集进行关键图形筛选,并用筛选出 的关键图形分别进行 SMO,获得用于全芯片 MO 的光源。利用获得的光源分别对全部图形进行 MO,经上述步骤后进行全芯片 SMO,得到工艺窗 口。为了进行系统的验证,每组图形均在区分图形 周期性和不区分图形周期性两种情况下进行对比。 在区分图形周期性的情况下,周期性图形在 Tachyon 中设置为周期性图形,非周期性图形作为 孤立图形。在不区分图形周期性的情况下,所有图 形都作为孤立图形,仿真条件如表1所示。

表1 仿真条件

Table 1 Simulation setting

Parameter	Specification
Lithography tool	NXT:1950i
Source	freeform
Polarization	XY polarization
Mask	binary/dark field

3.1 图形集 A 的全芯片 SMO

参考 GLOBALFOUNDRIES 公司的测试图形 集^[25]设计了图形集 A,共有 34 个图形,包含一维线 空图形、接触孔图形和二维图形等。

3.1.1 区分图形周期性情况

在区分图形周期性情况下,本方法和 ASML Tachyon 方法分别筛选出了 15 个关键图形,如图 6 和图7所示。可以发现,筛选出的关键图形有明显



图 7 ASML Tachyon 方法的关键图形筛选结果(图形集 A,区分图形周期性)

Fig. 7 Critical pattern selection result of ASML Tachyon method (pattern set A, repeating case)

差异,共有7个不相同的图形。原因是本方法利用 位置及轮廓信息表征主要频率,可以准确表征主要 频率在频谱面的分布特征,并基于主要频率的位置 及轮廓信息设计了相应的主要频率覆盖规则、主要 频率聚类方法和关键图形筛选方法。如图6所示, 本方法的筛选结果包含了具有倾斜方向几何特征的 图形。

采用 Tachyon 分别对筛选出的关键图形进行 SMO,优化后的光源如图 8 所示。可以发现,由于 筛选出的图形不同,优化所得光源的强度分布也不 相同。本方法筛选结果获得的优化光源在对角线区 域有四个较强的光源点,而 ASML Tachyon 方法筛 选结果获得的优化光源在水平和垂直方向的轴线上 有四个较强的光源点。利用优化后的光源分别对全 部图形进行 MO,并对比分析最终获得的工艺窗口, 结果如图 9 所示。图 9(a)为两种方法获得的公共 工艺窗口,其中的内接椭圆为 5%曝光宽容度(EL) 下的最大内接椭圆;图 9(b)为两种方法获得的 EL versus 焦深(DOF)的变化曲线。可以发现,本方法 获得的工艺窗口面积比 ASML Tachyon 方法更大, 在不同 EL 下获得的 DOF 相当。表 2 为在 5% EL 和 10% CD 偏差下各项关键指标的对比结果,其中, H/V 为水平/竖直方向。可以发现,两种方法获得的 DOF 和最差图像对数斜率(worst ILS)基本一致,且 本方法获得的最大掩模误差增强因子(maximum MEEF)明显优于 ASML Tachyon 方法。

> Intensity 1.0

0.9

0.8

0.7

0.6

0.5

0.4

0.3

0.2

0.1

0

1



图 8 两种方法的关键图形筛选结果 SMO 后的优化光源。(a)本方法;(b) ASML Tachyon 方法(图形集 A,区分图形周期性) Fig. 8 Optimized sources obtained after SMO is performed on two methods' critical pattern selection results. (a) Our method; (b) ASML Tachyon method (pattern set A, repeating case)



图 9 采用两种光源对所有图形进行 MO 后获得的工艺窗口。(a)公共工艺窗口;(b) EL versus DOF 的变化曲线 (图形集 A,区分图形周期性)

Fig. 9 Process windows obtained after MO is performed on all patterns by using the two sources.(a) Common process windows; (b) EL versus DOF curves (pattern set A, repeating case)

3.1.2 不区分图形周期性情况

在不区分图形周期性的情况下,本方法和 ASML Tachyon方法筛选出的12个关键图形如图 10和图11所示。可以发现,两种方法筛选出的关 键图形差异较大,共有6个图形不相同。 采用 Tachyon 分别对筛选出的关键图形进行 SMO,优化后的光源如图 12 所示。可以发现,两种 方法的图形筛选结果经 SMO 后获得的光源明显不 同。利用优化后的光源分别对全部图形进行 MO, 获得的工艺窗口如图13所示。图13(a)为两种方

表	2 两利	申方法获得	的 DOF	、最フ	大 MEI	EF 禾	『最差	
	II	.S(图形集	A,区分	图形	周期性	主)		
Table 2	DOF,	maximum	MEEF	and	worst	ILS	obtained	bv

able 2	DOF	, maxim		si anu	worst	пьо	obtaineu	D
the	two	methods	(patterr	n set A	. repe	ating	case)	

Method	DOF /nm	Maximum MEEF(H/V)	Worst ILS
Our method	71.02	3.70/3.68	15.46
ASML Tachyon	71.32	4.37/4.39	15.08

下的最大内接椭圆;图 13(b)为两种方法的 EL versus DOF 的变化曲线。可以发现,在不同 EL 下,本方法获得的工艺窗口均比 ASML Tachyon 方 法获得的工艺窗口大。在 5% EL 下,本方法可以 获得工艺窗口,但 ASML Tachyon 方法的筛选结果 无法获得工艺窗口。表 3 为在 2.5% EL 和 10% CD偏差下的各项关键指标对比,其中,本方法和

法获得的公共工艺窗口,其内接椭圆为 2.5% EL



图 10 本方法的关键图形筛选结果(图形集 A,不区分图形周期性) Fig. 10 Critical pattern selection result of our method (pattern set A, unrepeating case)



图 11 ASML Tachyon 方法的关键图形筛选结果(图形集 A,不区分图形周期性)

Fig. 11 Critical pattern selection result of ASML Tachyon method (pattern set A, unrepeating case)



图 12 两种方法的关键图形筛选结果 SMO 后的优化光源。(a)本方法;(b) ASML Tachyon 方法(图形集 A,不区分图形周期性) Fig. 12 Optimized sources obtained after SMO is performed on critical pattern selection results. (a) Our method; (b) ASML Tachyon method (pattern set A, unrepeating case)



图 13 采用两种光源对所有图形进行 MO 后获得的工艺窗口。(a)公共工艺窗口;(b) EL versus DOF 的变化曲线 (图形集 A,不区分图形周期性)

Fig. 13 Process windows obtained after MO is performed on all patterns by using the two sources.

(a) Common process windows; (b) EL versus DOF curves (pattern set A, unrepeating case)

表 3 两种方法获得的 DOF、最大 MEEF 和最差 ILS(图形集 A,不区分图形周期性)

Table 3 DOF, maximum MEEF and worst ILS obtained by

the two methods (pattern set A, unrepeating case)					
Method	DOF /nm	Maximum MEEF(H/V)	Worst ILS		
Our method	72.72	4.52/3.82	15.23		
ASML Tachyon	63.32	4.22/3.66	15.16		

ASML Tachyon 方法获得的 DOF 分别为 72.72 nm 和 63.32 nm, 这表明本方法获得的工艺窗口比 ASML Tachyon 方法获得的结果更优。

3.2 图形集 B 的全芯片 SMO

相比图形集 A,图形集 B 的图形更复杂,共包 含 60 个图形。图形集 B 是从 45 nm 标准单元库^[26] 中的非门、与门、与非门、缓存器、或门、或非门、多路 开关等电路图形中随机选择得到,含周期图形和非 周期图形。关键图形筛选结果如表4所示,可以发

Table et B) П Our method UTU Repeating

	表 4	两种方法	去得到的	关键图	形(图形集	B)	
e 4	Critical	patterns	obtained	by two	methods	(pattern	se

	cuse	ASML Tachyon	卽	蓟	ĿĦ		ΪЩ	
	Unrepeating case	Our method						
			Ŀ				₽	
		ASML Tachyon	1,1,	IUU	Ш	╢ ┙		

现,在区分图形周期性情况下,两种方法均筛选出 11个关键图形;在不区分图形周期性情况下,两种 方法均筛选出10个关键图形。

用两种方法获得的光源分别对全部图形进行 MO,获得的公共工艺窗口和 EL versus DOF 的变 化曲线以及区分图形周期性和不区分图形周期性情 况在 5% EL 和 10% CD 偏差下两种方法获得的 DOF、最大 MEEF 以及最差 ILS 结果如表 5 所示。 可以看出,本方法在一定程度上优于 ASML Tachyon 方法,特别是在区分图形周期性情况下,本 方法取得了优于 ASML Tachyon 方法的关键图形 筛选结果,验证了本方法的有效性。从表 4 中的关 键图形筛选结果可以发现,本方法和 ASML Tachyon 方法筛选出的关键图形在区分图形周期性 情况下仅有 2 个相同的图形,在不区分图形周期性 情况下则完全不相同,仿真结果也说明全芯片 SMO 关键图形筛选的筛选结果不唯一。

表 5	仿真结果(图形集 B)	

Table 5 Simulation results (pattern set B)



4 结 论

提出了一种全芯片 SMO 关键图形筛选方法, 通过提取图形的主要频率对图形进行表征,利用主 要频率在频谱面投影的位置和轮廓信息表征主要频 率。基于主要频率的位置和轮廓信息设计了相应的 主要频率提取方法、主要频率间的覆盖规则、主要频 率聚类方法以及关键图形筛选方法。采用 ASML 公司的商用计算光刻软件 Tachyon 进行仿真,与 ASML 公司的同类技术进行对比实验,结果表明, 本方法获得的工艺窗口优于 ASML Tachyon 方法, 可以有效平衡全芯片 SMO 的时间和性能。

参考文献

[1] Quirk M, Serda J. Semiconductor manufacturing

technology[M]. New Jersey: Prentice Hall, 2001: 367-412.

- Wong A K. Resolution enhancement techniques in optical lithography [M]. Bellingham, Washington: SPIE, 2001: 28-30, 91-180.
- Mack C. Fundamental principles of optical lithography: the science of microfabrication [M]. Chichester, UK: John Wiley & Sons, Ltd, 2007: 38-56, 411-419.
- [4] Melville D, Rosenbluth A E, Tian K, et al. Demonstrating the benefits of source-mask optimization and enabling technologies through experiment and simulations[J]. Proceedings of SPIE, 2010, 7640: 764006.
- [5] Rosenbluth A E, Bukofsky S J, Hibbs M S, et al. Optimum mask and source patterns to print a given shape[J]. Proceedings of SPIE, 2001, 4346: 486-

502.

- [6] Socha R, Shi X, LeHoty D. Simultaneous source mask optimization (SMO) [J]. Proceedings of SPIE, 2005, 5853: 180-193.
- Zhang D Q, Chua G, Foong Y, et al. Source mask optimization methodology (SMO) and application to real full chip optical proximity correction [J]. Proceedings of SPIE, 2012, 8326: 83261V.
- [8] Pei J, Shao F, ElSewefy O, et al. Compatibility of optimized source over design changes in the foundry environment[J]. Proceedings of SPIE, 2013, 8683: 86831M.
- [9] Tian K, Fakhry M, Dave A, et al. Applicability of global source mask optimization to 22/20 nm node and beyond [J]. Proceedings of SPIE, 2011, 7973: 79730C.
- [10] Ma X, Arce G R. Pixel-based simultaneous source and mask optimization for resolution enhancement in optical lithography [J]. Optics Express, 2009, 17 (7): 5783-5793.
- [11] Wu X F, Liu S Y, Li J, et al. Efficient source mask optimization with Zernike polynomial functions for source representation[J]. Optics Express, 2014, 22 (4): 3924-3937.
- [12] Li J, Liu S Y, Lam E Y. Efficient source and mask optimization with augmented Lagrangian methods in optical lithography [J]. Optics Express, 2013, 21 (7): 8076-8090.
- [13] Yu J C, Yu P. Gradient-based fast source mask optimization (SMO)[J]. Proceedings of SPIE, 2011, 7973: 797320.
- [14] Shen Y J, Peng F, Zhang Z R. Semi-implicit level set formulation for lithographic source and mask optimization [J]. Optics Express, 2019, 27 (21): 29659-29668.
- [15] Shen Y J, Peng F, Huang X Y, et al. Adaptive gradient-based source and mask co-optimization with process awareness[J]. Chinese Optics Letters, 2019,

17(12): 121102.

- [16] Li S K, Wang X Z, Bu Y. Robust pixel-based source and mask optimization for inverse lithography [J]. Optics & Laser Technology, 2013, 45: 285-293.
- [17] Lai K, Rosenbluth A E, Bagheri S, et al. Experimental result and simulation analysis for the use of pixelated illumination from source mask optimization for 22 nm logic lithography process[J]. Proceedings of SPIE, 2009, 7274: 72740A.
- Wang Z, Ma X, Arce G R, et al. Information theoretical approaches in computational lithography
 [J]. Optics Express, 2018, 26(13): 16736-16751.
- [19] Fühner T, Erdmann A, Evanschitzky P. Simulationbased EUV source and mask optimization [J]. Proceedings of SPIE, 2008, 7122: 71221Y.
- [20] DeMaris D L, Gabrani M, Volkova E. Method of optimization of a manufacturing process of an integrated circuit layout: US8667427 [P/OL]. 2014-03-04 [2020-05-30]. https://www.freepatentsonline. com/8667427.pdf.
- [21] Tsai M C, Hsu S, Chen L, et al. Full-chip source and mask optimization [J]. Proceedings of SPIE, 2011, 7973: 79730A.
- [22] Wong A K. Optical imaging in projection microlithography [M]. Bellingham, Washington: SPIE, 2005: 67-69.
- [23] Socha R. Freeform and SMO [J]. Proceedings of SPIE, 2011, 7973: 797305.
- [24] Cormen T H, Leiserson C E, Rivest R L, et al. Introduction to algorithms [M]. 3rd ed, Cambridge, Massachusetts: The MIT Press, 2009, 414-443.
- [25] Deng Y, Zou Y, Yoshimoto K, et al. Considerations in source-mask optimization for logic applications[J]. Proceedings of SPIE, 2010, 7640: 76401J.
- [26] Foundation IP for 180 nm to sub-12 nm process nodes [EB/OL]. [2020-05-20]. https://www. silvaco. com/products/nangate/FreePDK45 _ Open _ Cell _ Library/index.html.