

# 集成 Ag 基反射镜的 GaN 基 LED 薄膜芯片的 静电失效演变

刘时彪, 王光绪\*, 吴小明, 莫春兰, 张建立

南昌大学国家硅基 LED 工程技术研究中心, 江西 南昌 330096

**摘要** 对集成 Ag 基反射镜的垂直结构 GaN 基发光二极管(LED)薄膜芯片施加 ESD(electro-static discharge)冲击,观察其静电失效的现象并对失效演变的过程进行研究。结果表明,LED 芯片经过 ESD 冲击后,内部会随机出现 ESD 黑点。随着 ESD 电压逐渐增大,此 ESD 黑点逐渐演变成为静电孔。通过聚焦离子束刻蚀等手段,得出 ESD 黑点产生的原因,即静电击穿产生的瞬间高温将 LED 芯片中的 p-GaN 及 Ag 基反射镜熔化,从而使得 Ag 反射镜的反射率降低。在 LED 薄膜芯片静电失效的演变过程中,ESD 黑点周围的 GaN 粗化面的六角锥结构出现形状变小、密度增大的现象,该现象与静电击穿发生的程度相关。因此,认为静电击穿过程中内部产生的瞬间高温对表面 GaN 材料的晶体质量产生较大影响。

**关键词** 光学器件; 发光二极管; 静电失效; ESD 黑点; 粗化面; Ag 反射镜

**中图分类号** O436; TN312+.8

**文献标志码** A

**doi:** 10.3788/AOS202040.1023001

## Electro-Static Failure Evolution of GaN-Based LED Thin Film Chip with Ag Mirrors

Liu Shibiao, Wang Guangxu\*, Wu Xiaoming, Mo Chunlan, Zhang Jiangli

National Institute of LED on Silicon Substrate, Nanchang University, Nanchang, Jiangxi 330096, China

**Abstract** Through electro-static discharge (ESD) strike, we investigate the electro-static discharge failure phenomenon and study the failure evolution process of a vertical structure GaN-based light emitting diode (LED) thin film chip integrated with Ag mirrors through electro-static discharge (ESD) strike. Results show that a black spot appears inside the chip subsequent to the application of ESD strike. With the increase of ESD voltage, the ESD black spot gradually develops into an electro-static hole. Based on the focused ion beam etching, the cause of ESD black spot is clarified as the reduction in the reflectivity of Ag mirrors occurring when the p-GaN and Ag mirrors in the LED chip are melted by the high temperature generated during the electro-static breakdown. During the electro-static failure evolution process of the LED thin film chip, the GaN coarsened hexagonal cone structure around the ESD black spot becomes smaller and denser. This is closely related to the degree of electro-static breakdown. Therefore, the high temperature generated by electro-static breakdown influences the crystal quality of surface GaN materials.

**Key words** optical devices; light emitting diode; electro-static failure; ESD black spot; roughness surface; Ag mirror

**OCIS codes** 230.2090; 130.5990; 160.1245; 160.6000

## 1 引 言

GaN 基发光二极管(LED)具有高光效、长寿命等优点,近年来受到广泛的关注<sup>[1]</sup>。随着 GaN 基 LED 扩展到交通信号、手机闪光灯、显示和背光照

明、汽车照明、景观亮化及通用照明等应用场景,LED 芯片的抗静电能力成为影响系统稳定运行的一个重要问题,业界通常在封装器件中增加齐纳二极管来提高器件的抗静电性能<sup>[2]</sup>。LED 在制造、包装、安装及使用等环节中不可避免地会受到静电的

**收稿日期:** 2019-12-19; **修回日期:** 2020-02-19; **录用日期:** 2020-02-26

**基金项目:** 国家自然科学基金(61604066、21405076、11604137、11674147、51602141)、国家重点研发计划(2016YFB0400600、2016YFB0400601)、中央引导地方基金(2018ZDD20003)

\* **E-mail:** guangxuwang@ncu.edu.cn

影响<sup>[3]</sup>。静电产生感生电荷,当感生电荷积累到一定程度时,在 LED 芯片的两极之间会形成较高电压,高电压直接加载在 LED 芯片的 PN 结两端;当电压超过 LED 所能承受的最大电压值时,静电电荷以极短的时间(纳秒级)在两个电极之间进行放电,产生焦耳热,从而在芯片内部的导电层、PN 发光层的局部,特别是在电阻值最小的电极周边位置形成高温。高温使得这些部位的材料熔融,从而引起漏电、暗亮、死灯及电性漂移等失效现象<sup>[4]</sup>,这个过程被称为 LED 的 ESD(electro-static discharge)静电失效。目前,对 GaN 基 LED 静电失效的研究多是基于蓝宝石衬底的 P、N 电极位于衬底同侧的芯片结构。Jeon 等<sup>[5]</sup>研究了 LED 的内部电容对芯片抗静电能力的影响;Meneghesso 等<sup>[6]</sup>研究发现大功率 LED 静电损伤主要是由局部电流密度过大造成的;Wu 等<sup>[7]</sup>研究了人体模式放电对载流子运动及器件可靠性的影响;崔德胜等<sup>[8]</sup>研究了静电损伤对 GaN 基大功率二极管光电特性的影响并对相关机理进行了分析。集成 Ag 基反射镜的 GaN 基 LED 薄膜芯片具有 P、N 电极位于衬底两侧的垂直结构,关于其静电失效的研究鲜有报道。芯片结构的差异导致芯片内载流子的传输路径和分布相差较大,芯片在静电失效过程中表现出不同的现象。如集成 Ag 基反射镜的垂直结构 GaN 基 LED 薄膜芯片经过静电测试之后会出现一种与 ESD 相关的黑点,本文将进行 ESD 静电测试后出现的黑点称为 ESD 黑点。ESD 黑点现象产生的原因及其表征方法是一个值得探究的课题。

## 2 实 验

图 1 为 ESD 黑点光学显微镜照片,黑点出现在芯片内部,尺寸在几个微米内。本文实验安排如下:所用样品为 GaN 基绿光 LED,均为利用金属有机物化学气相外延沉积(MOCVD)法在 Si(111)衬底上外延生长的 InGaN/GaN 绿光多量子阱 LED 结构,其生长方法已有多次报道<sup>[9-10]</sup>。为确保实验数据的准确性,选取同一炉次相邻的 12 个外延片,平均分成 A、B、C 三组,每组 4 片,分别被标记为 A<sub>1</sub>、A<sub>2</sub>、A<sub>3</sub>、A<sub>4</sub>,B<sub>1</sub>、B<sub>2</sub>、B<sub>3</sub>、B<sub>4</sub>,C<sub>1</sub>、C<sub>2</sub>、C<sub>3</sub>、C<sub>4</sub>,所有外延片均按照垂直结构的硅基 LED 薄膜芯片工艺加工成晶圆,单元芯片尺寸为 700 μm×700 μm,芯片结构如图 2 所示,芯片制造工艺流程详见文献[11-12]。晶圆的外延层结构相同,并采用了相同的芯片制造工艺,故认为它们具有相当的抗静电性能。

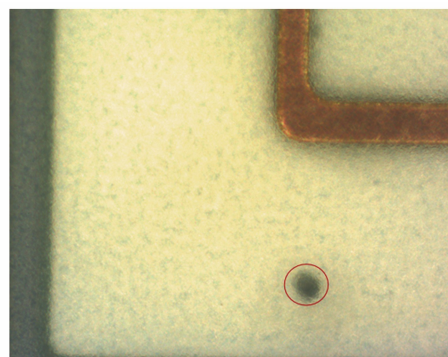


图 1 ESD 黑点的光学显微镜照片

Fig. 1 Optical micrograph of ESD black spot

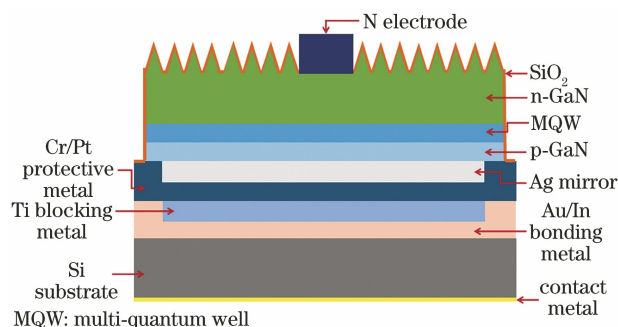


图 2 芯片结构示意图

Fig. 2 Schematic of chip structure

对 A、B、C 三组样品施加逐渐增大的反向静电并进行 mapping 测试,ESD 初始电压为 100 V,每次递增 100 V,当电压为 400 V 时,在三组样品的少量芯片上均观察到 ESD 黑点,分别统计 A 组样品中 ESD 黑点在芯片电极线内、外及晶圆内、外圈的分布情况。选取 B<sub>2</sub>、B<sub>3</sub> 晶圆进行 400 V 静电测试,分别对出现 ESD 黑点和未出现 ESD 黑点的芯片进行电流-电压(I-V)特性测试并在荧光显微镜下观察芯片发光情况。在 B 组样品中对 B<sub>1</sub>、B<sub>4</sub> 晶圆继续施加递增的 ESD 电压,当 ESD 电压达到 1000 V 时,样品芯片上的部分 ESD 黑点变为 ESD 静电孔,本实验中最大 ESD 电压值不超过 2000 V。用光学显微镜和扫描电子显微镜(SEM)观察经过不同 ESD 电压测试后 B<sub>1</sub> 晶圆上芯片的形貌;对 B<sub>4</sub> 晶圆中静电孔周围的溢出物进行 EDS(energy dispersive spectrometer)测试。将 C 组的 C<sub>1</sub>、C<sub>2</sub> 晶圆平均分割成 5 个部分,对每部分施加不同的 ESD 电压,分别为 400,600,800,1200,1500 V,然后利用缓冲氧化物刻蚀液(BOE)去除 LED 芯片表面的 SiO<sub>2</sub> 钝化膜,运用 SEM 观察 ESD 黑点和 ESD 静电孔位置周围的 n-GaN 表面粗化的形貌。选取 C<sub>3</sub>、C<sub>4</sub> 晶圆中出现 ESD 黑点的芯片,利用二次离子质谱仪

(SIMS)进行减薄后,对芯片上 ESD 黑点位置进行聚焦离子束(FIB)刻蚀,再观察切割后剖面的形貌。

### 3 结果与讨论

表 1 为 A 组样品中 ESD 黑点数量在电极线内、外的分布统计,可以看出,A<sub>1</sub>、A<sub>2</sub>两样品的 ESD 黑点数量在电极线内、外相差不大。所以认为 ESD 黑点随机分布于芯片的电极线内、外。

表 1 ESD 黑点在电极线内、外的数量分布

Table 1 Number of ESD black spots inside and outside electrode line

Sample	Inside	Outside
A <sub>1</sub>	104	105
A <sub>2</sub>	110	123

表 2 为 ESD 黑点在晶圆的内、外圈的数量分布统计,其中 R<sub>1</sub> 为外圈 ESD 黑点总数占外圈芯片总数的比例,R<sub>2</sub> 为内圈 ESD 黑点总数占内圈芯片总数的比例。为便于观察,规定晶圆边缘的外 10 圈为外圈(芯片总数约为 1480 颗),中间部分为内圈(芯片总数约为 2520 颗)。可以看出,两个样品的外圈 ESD 黑点所占比例相差不大,但出现了外圈 ESD 黑点数量所占比例略高于内圈 ESD 黑点数量所占比例的现象。这是因为外圈芯片统计数据偏少,有

可能有一定的误差;从外延片生长的角度来看,晶圆边缘材料的晶体质量可能会略差于内圈材料的晶体质量,从而造成外圈外延片的抗静电性能较差,ESD 黑点出现的概率稍大。所以认为 ESD 黑点也随机分布于晶圆的内、外圈。

表 2 ESD 黑点在晶圆的内、外圈中的数量分布

Table 2 Number of ESD black spots in inner and outer rings of wafer

Sample	Number of ESD black spots		R <sub>1</sub> /%	R <sub>2</sub> /%
	Outer ring	Inner ring		
A <sub>3</sub>	98	111	6.62	4.40
A <sub>1</sub>	100	133	6.75	5.28

图 3 为 B 组样品中晶圆 B<sub>1</sub> 经过 ESD 冲击后的芯片形貌图。由图 3(a)~(e)可知,当 ESD 电压为 300 V 时,芯片上无 ESD 黑点出现,增大 ESD 电压至 400 V 时,芯片上出现一小黑点(圆圈处),随着 ESD 电压的增大,ESD 黑点尺寸逐渐增大并演变成静电孔,图 3(f)为静电孔的 SEM 图。因此,ESD 黑点与静电孔具有一一对应关系,而且 ESD 黑点的尺寸与静电失效呈正相关,芯片静电失效的程度越大,ESD 黑点的尺寸也越大。

图 4 为晶圆 B<sub>2</sub> 上有、无 ESD 黑点的 LED 芯片的 I-V 特性曲线,可知,芯片上无 ESD 黑点时,其

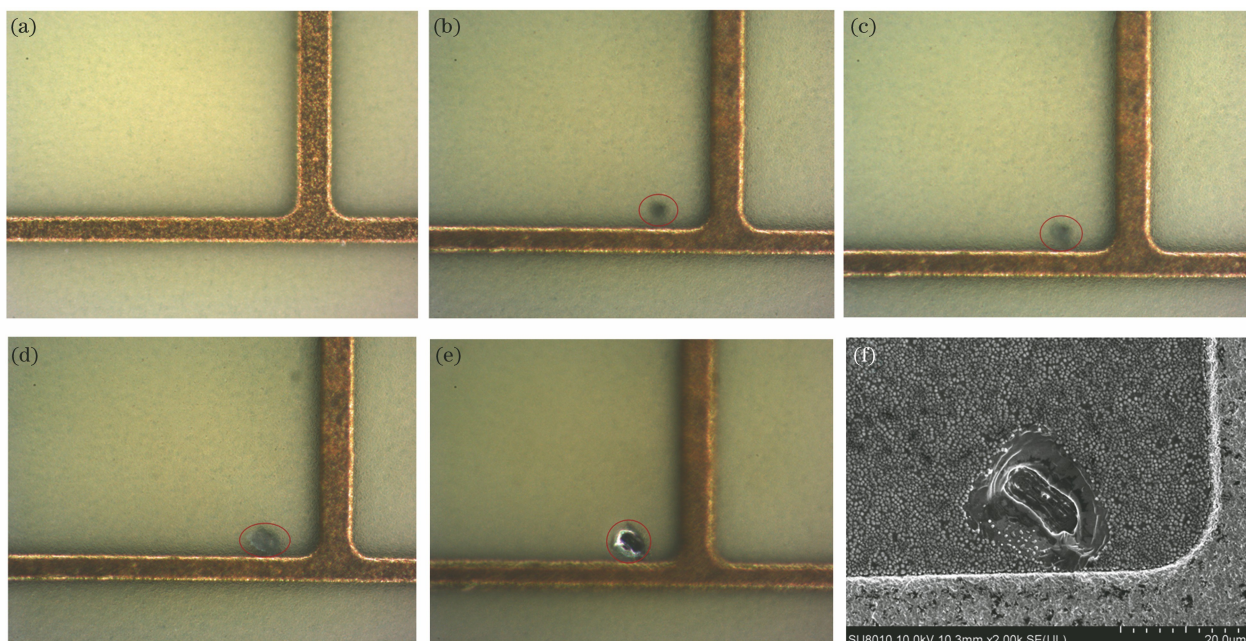


图 3 施加不同 ESD 电压后的芯片形貌图。(a) 300 V;(b) 400 V;(c) 600 V;(d) 800 V;(e) 1000 V;  
(f)图 3(e)中 ESD 黑点对应的 SEM 图

Fig. 3 Chip morphologies after application of different ESD voltages. (a) 300 V; (b) 400 V; (c) 600 V;  
(d) 800 V; (e) 1000 V; (f) SEM image of ESD black spot in Fig. 3(e)



$I$ - $V$  特性与典型的正向导通反向截止的二极管特性相符,芯片的PN结未遭到破坏;当芯片上出现ESD黑点时,其 $I$ - $V$ 曲线正向开启电压趋近于0,正反向漏电流大幅增加, $I$ - $V$ 曲线表现出接近电阻的特性,说明此时芯片PN结已被击穿,LED芯片已基本丧失二极管所具有的单向导通性。

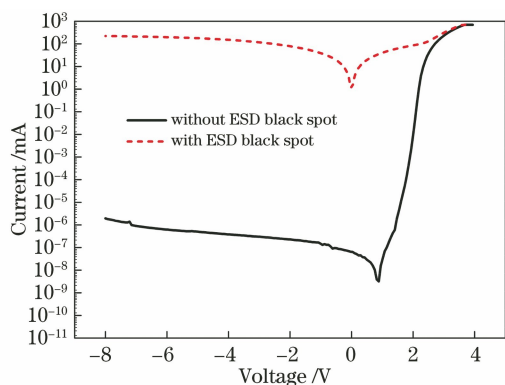


图4 LED芯片 $I$ - $V$ 特性曲线

Fig. 4  $I$ - $V$  characteristic curves of LED chip

图5为荧光显微镜下晶圆 $B_3$ 在ESD黑点出现前后的光致发光图,其中荧光显微镜的激发功率、曝

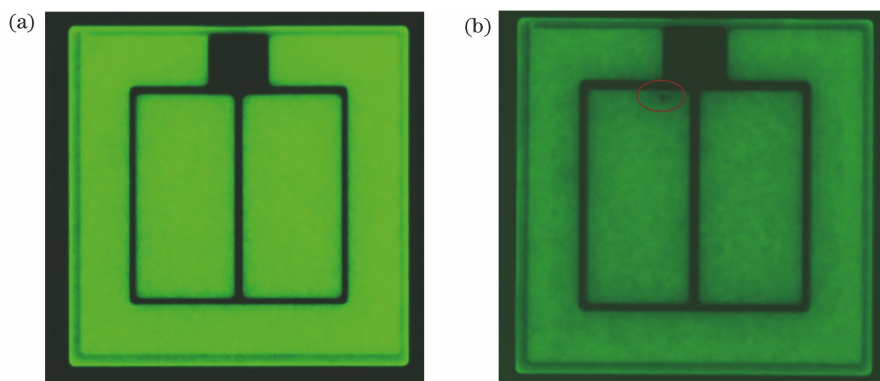


图5 荧光光致发光图。(a) ESD黑点出现前;(b) ESD黑点出现后

Fig. 5 Photoluminescence micrographs. (a) Before black spot emerging; (b) after black spot emerging

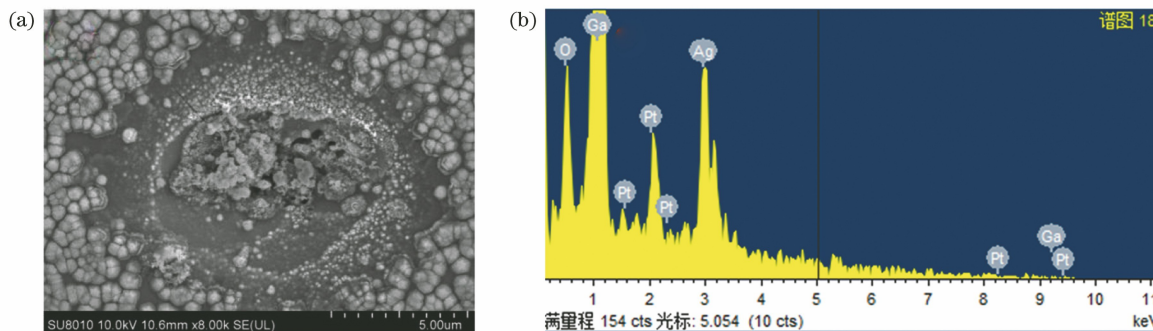


图6 静电击穿溢出物的EDS成分分析。(a) EDS测得的静电孔;(b)静电击穿溢出物的EDS能谱

Fig. 6 EDS component analysis of electro-static breakdown spillage. (a) Electro-static hole measured by EDS;

(b) EDS energy spectrum of electro-static breakdown spillage

光时间及滤光片均相同。可知,与ESD黑点出现前芯片的光致发光亮度相比,ESD黑点(椭圆圈处)出现后芯片的光致发光亮度大幅度降低。这是因为ESD黑点出现后,芯片PN结被击穿,形成漏电通道,荧光激发下产生的光生载流子发生了泄漏<sup>[13]</sup>。

从图4、5可知,ESD黑点出现时芯片的PN结已被击穿,芯片出现漏电、暗亮等失效现象。由此可知,ESD黑点是垂直结构GaN基LED薄膜芯片静电失效的初期表现。

为进一步探究静电击穿对垂直结构GaN基LED薄膜芯片的损伤,对静电击穿溢出物进行了EDS能谱成分分析。图6为晶圆 $B_3$ 的静电孔周围溢出物的EDS成分分析结果。由图6(b)可以看出,溢出的物质中金属有Ga、Ag、Pt三种。结合图2可知,金属Ga来自于GaN,金属Ag来自于Ag基反射镜,金属Pt来自于Cr/Pt保护层。所以认为静电放电不但击穿了Ag基反射镜而且击伤了位于Ag基反射镜下方的Cr/Pt保护层。ESD损伤初期在光学显微镜下表现为一个黑点,这是由Ag基反射镜受到静电放电的破坏,进而反射率下降引起的。

基于以上分析,将在垂直结构 GaN 基 LED 薄膜芯片中的静电击穿演变过程分为以下四个阶段。

第一阶段:ESD 击穿初期,ESD 黑点未出现。对芯片施加一定的 ESD 电压,荧光显微镜下芯片的光致发光强度变弱,丧失单向导通性,芯片 PN 结被击穿,形成漏电通道,ESD 未击穿 p-GaN,此时 Ag 基反射镜未受到损伤,故无 ESD 黑点出现。

第二阶段:ESD 黑点出现。对 LED 芯片施加逐渐增大的 ESD 电压,通过漏电通道的电流随之增大,PN 结击穿位置产生瞬间高温,p-GaN 层熔化且 Ag 基反射镜被破坏,进而反射镜反射率下降,ESD 黑点出现,但此时 ESD 黑点尺寸较小。

第三阶段:ESD 黑点加剧变大。进一步对 LED 芯片施加增大的 ESD 电压,静电击穿瞬间高温对 Ag 基反射镜造成的损伤加剧,ESD 黑点尺寸逐渐变大。

第四阶段:ESD 黑点演变为静电孔。当对 LED 芯片施加更大的 ESD 电压时,在静电击穿瞬间高温的作用下,Ag 基反射镜被击穿,Cr/Pt 保护层被击伤,外延层被击穿,钝化膜破裂,ESD 黑点演变成静电孔。

由图 6(a)可以观察到,静电孔周围的 GaN 表面粗化的形貌发生了变化。表面粗化处理是提高垂直结构薄膜型 LED 出光效率的简单有效的方法<sup>[14]</sup>,采用简易化学腐蚀(如热 KOH 溶液)的方法对 N 极性 GaN 进行表面粗化处理,使其表面形成六角锥结构,达到提高 LED 出光效率的目的<sup>[15-17]</sup>。实验过程中发现,GaN 基 LED 芯片在静电击穿演变过程中会对 n-GaN 的表面粗化形貌造成明显的影响,随着静电孔的出现,静电孔周围 GaN 粗化面的六角锥结构出现形状变小、密度增加的现象,并且该现象与静电击穿发生的程度有密切的关系。这里认为静电击穿瞬间高温使静电孔周围的表面 GaN 材料发生了挥发,导致静电孔周围粗化面六角锥结构出现异常。

图 7 为 C 组样品中 C<sub>1</sub>、C<sub>2</sub> 晶圆经过不同 ESD 电压测试后,LED 芯片静电击穿位置周围的 GaN 表面粗化形貌 SEM 图。由图 7(a)可知,在 ESD 电压为 400 V 时,ESD 黑点出现(如图 3 所示),芯片表面的 GaN 粗化形貌无明显异常。这是因为此时芯片处于 PN 结被击穿的初期,ESD 电压较小,产生的瞬间高温还不足以对表面的 GaN 产生影响。由图 7(b)可知,当 ESD 电压为 600 V 时,LED 芯片出光的演变过程进行表征与研究。结果表明,对 LED

现 ESD 黑点,观察到 ESD 黑点周围粗化面的六角锥结构形状变小、密度增加,并在 SEM 下观察到此处的导电性变差,照片上表现为亮度变暗。SEM 下观察到 ESD 黑点位置的 GaN 导电性变差,推测这是由于静电击穿瞬间高温使得 n-GaN 层中的掺杂元素(如 Si)浓度分布发生了变化。由图 7(c)可知,当 ESD 电压增大至 800 V 时,击穿位置周围的 GaN 粗化形貌的变化更加明显,GaN 粗化面所受影响范围增大,且粗化面的六角锥结构形状变小、密度增加的现象更明显。由图 7(d)可知,当 ESD 电压增至 1200 V 时,外延层表面出现小孔洞,GaN 粗化面被静电击穿的瞬间高温熔化,内部熔融物质开始向外溢出。由图 7(e)可知,进一步增大 ESD 电压至 1500 V 时,大量熔融物质从孔洞内溢出,熔融物质自身携带大量的热量,热量与粗化面接触后,粗化面的 GaN 熔化并挥发,从而在静电孔周围留下光滑的 GaN 平面。

对 C 组样品中 C<sub>3</sub> 晶圆上出现 ESD 黑点的 LED 芯片进行 SIMS 减薄,对减薄后 ESD 黑点所对应的粗化异常区域进行 FIB 切割。切割后剖面图片如图 8 所示,静电孔洞处于粗化形貌异常区域(圆圈标记处)的正下方,外延层中出现由静电击穿引起的孔洞和裂纹,静电孔下方的 Ag 基反射镜层基本消失,Cr/Pt 叠层保护层和 Ti 阻挡层向上突起,呈倒 V 字形。

造成芯片内部发生上述变化的主要原因是静电击穿产生的热效应和芯片内部的残余应力的共同作用。GaN 晶体材料的熔点高达 1700 °C,文献<sup>[18]</sup>指出,半导体器件发生静电击穿时产生的瞬间高温超过 1400 °C,Ag 的熔点仅为 761.78 °C,静电孔下方的 Ag 基反射镜被静电击穿瞬间高温熔化。Cr、Pt、Ti 三种金属的熔点(Cr:1857 °C;Pt:1768 °C;Ti:1668 °C)与静电击穿瞬间高温及 GaN 材料熔点十分接近,叠层在静电击穿产生瞬间高温过程中发生互扩散,导致材料界面模糊。同时芯片内部存在较大的残余应力<sup>[19-20]</sup>,Cr/Pt 保护层和 Ti 阻挡层在芯片内部残余应力的作用下向静电孔洞位置发生形变,呈现倒 V 字形。

## 4 结 论

通过对集成 Ag 基反射镜的垂直结构 GaN 基 LED 芯片施加逐渐增大的 ESD 冲击电压,运用 SEM、荧光显微镜、FIB 等多种观测手段对其静电失芯片施加一定的 ESD 电压后,利用光学显微镜观察

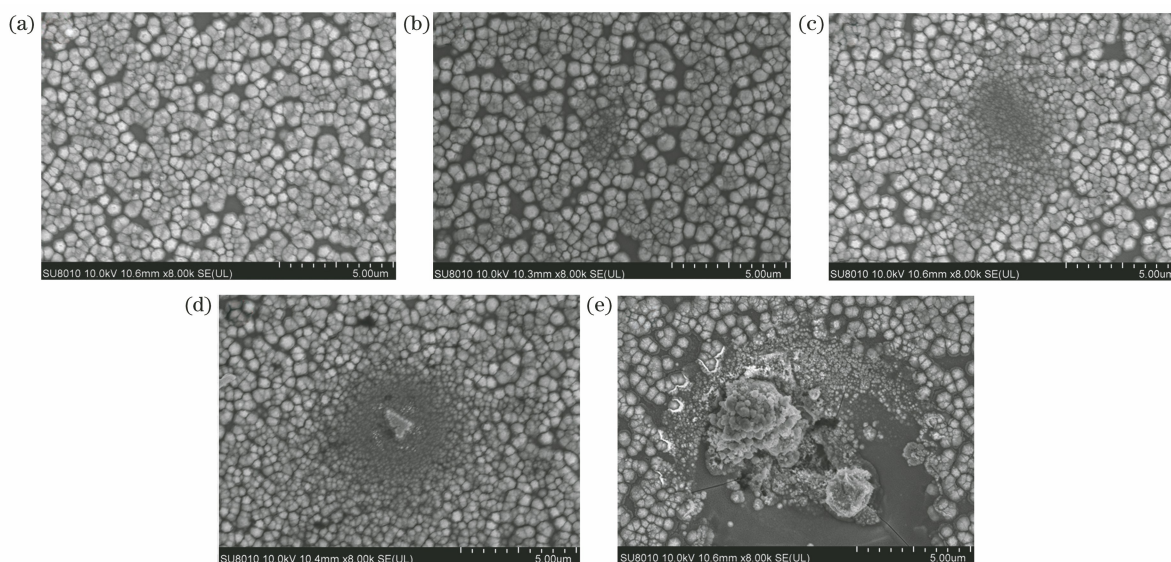
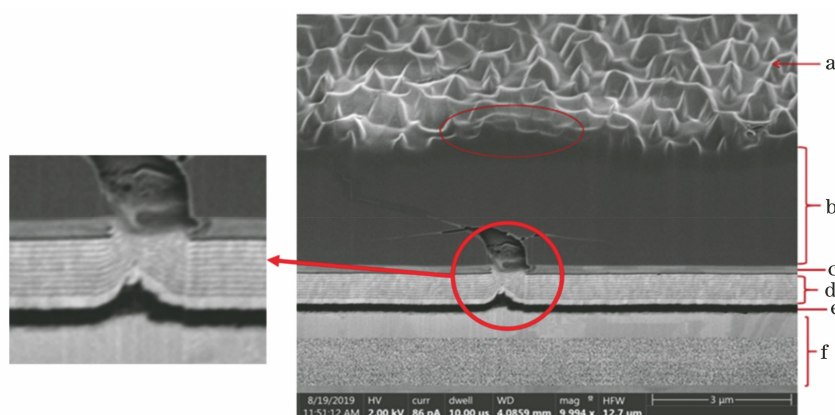


图 7 不同 ESD 电压下的 GaN 粗化面形貌 SEM 图。(a) 400 V;(b) 600 V;(c) 800 V;(d) 1200 V;(e) 1500 V

Fig. 7 SEM images of GaN roughness surface under different EDS voltages.

(a) 400 V; (b) 600 V; (c) 800 V; (d) 1200 V; (e) 1500 V



a: roughness surface; b: epitaxial layer; c: Ag mirror; d: Cr/Pt protective metal; e: Ti blocking metal; f: Au/In bonding metal

图 8 晶圆 C<sub>3</sub> 经 FIB 刻蚀后的 SEM 图

Fig. 8 SEM image of wafer C<sub>3</sub> after FIB etching

到芯片内开始出现 ESD 黑点,随着 ESD 电压的增大,黑点逐渐增大并演变成成为静电孔。利用 SIMS 对芯片 ESD 黑点进行减薄处理后进行 FIB 切割,并在 SEM 中观察,发现 ESD 黑点是静电击穿产生的瞬间高温将局部 Ag 基反射镜熔化所产生的。ESD 黑点出现前后芯片的  $I-V$  特性曲线和荧光显微镜下光致发光亮度图片表明,ESD 黑点出现时芯片的 PN 结已经被击穿,芯片出现漏电、暗亮等失效现象。实验表明,ESD 黑点是集成 Ag 基反射镜的垂直结构 GaN 基 LED 静电失效的初期表现形式;LED 芯片上 ESD 黑点位置周围的 GaN 粗化面的六角锥结构出现形状变小、密度增加的现象,该现象与静电击穿发生的程度有密切关系。

### 参 考 文 献

- [1] Schubert E F, Kim J K. Solid-state light sources getting smart[J]. Science, 2005, 308(5726): 1274-1278.
- [2] Whitworth A J, Sherrima F A, Chalaka A K. Silicon sub-mount capable of single wire bonding and of providing ESD protection for light emitting diode devices: US6642550 [P/OL]. 2003-11-04 [2019-10-21]. <http://www.google.co.in/patents/US6642550>.
- [3] Steigerwald D A, Bhat J C, Collins D, et al. Illumination with solid state lighting technology[J]. IEEE Journal of Selected Topics in Quantum



- Electronics, 2002, 8(2): 310-320.
- [4] Li S Z, Zhuang M L, Yan W, et al. Analysis on the electrostatic piercing test of the chips on the LED epitaxial wafers[J]. Semiconductor Optoelectronics, 2015, 36(2): 209-212.  
李抒智, 庄美琳, 严伟, 等. LED 外延片上芯片静电击穿测试分析[J]. 半导体光电, 2015, 36(2): 209-212.
- [5] Jeon S K, Lee J G, Park E H, et al. The effect of the internal capacitance of InGaN-light emitting diode on the electrostatic discharge properties[J]. Applied Physics Letters, 2009, 94(13): 131106.
- [6] Meneghesso G, Podda S, Vanzi M. Investigation on ESD-stressed GaN/InGaN-on-sapphire blue LEDs[J]. Microelectronics Reliability, 2001, 41(9/10): 1609-1614.
- [7] Wu G Q, Guo W L, Zhu Y X, et al. Effects of human body mode electrostatic on carrier movement and the reliability of GaN-based blue light-emitting diode[J]. Chinese Journal of Luminescence, 2012, 33(10): 1132-1137.
- [8] Cui D S, Guo W L, Cui B F, et al. Effects of human-body-mode electrostatic-discharge on GaN-based power light-emitting diode[J]. Acta Optica Sinica, 2011, 31(3): 0323004.  
崔德胜, 郭伟玲, 崔碧峰, 等. 人体模式静电放电对 GaN 基大功率发光二极管特性的影响[J]. 光学学报, 2011, 31(3): 0323004.
- [9] Jiang X A. Study on the epitaxial growth and efficiency improvement of GaN-based green LED grown on Si substrates[D]. Nanchang: Nanchang University, 2019: 34-35.  
江兴安. GaN/Si 基绿光 LED 外延设计与效率提升研究[D]. 南昌: 南昌大学, 2019: 34-35.
- [10] Mo C L, Fang W Q, Pu Y, et al. Growth and characterization of InGaN blue LED structure on Si(111) by MOCVD[J]. Journal of Crystal Growth, 2005, 285(3): 312-317.
- [11] Wang G X, Tao X X, Liu J L, et al. Temperature-dependent electroluminescence from InGaN/GaN green light-emitting diodes on silicon with different quantum-well structures[J]. Semiconductor Science and Technology, 2015, 30(1): 015018.
- [12] Liu J L, Feng F F, Zhou Y H, et al. Stability of Al/Ti/Au contacts to N-polar n-GaN of GaN based vertical light emitting diode on silicon substrate[J]. Applied Physics Letters, 2011, 99(11): 111112.
- [13] Liu J L, Tao X X, Jiang F Y. An automatic screening system and method of LED chip: 201510120826.6[P]. 2017-08-11.  
刘军林, 陶喜霞, 江风益. 一种 LED 芯片的自动筛选系统及筛选方法: 201510120826.6[P]. 2017-08-11.
- [14] Wang G X, Chen P, Liu J L, et al. Influence of etching AlN buffer layer on the surface roughening of N-polar n-GaN grown on Si substrate[J]. Acta Physica Sinica, 2016, 65(8): 088501.  
王光绪, 陈鹏, 刘军林, 等. 刻蚀 AlN 缓冲层对硅衬底 N 极性 n-GaN 表面粗化的影响[J]. 物理学报, 2016, 65(8): 088501.
- [15] Fujii T, Gao Y, Sharma R, et al. Increase in the extraction efficiency of GaN-based light-emitting diodes via surface roughening[J]. Applied Physics Letters, 2004, 84(6): 855-857.
- [16] Gao Y, Fujii T, Sharma R, et al. Roughening hexagonal surface morphology on laser lift-off (LLO) n-face GaN with simple photo-enhanced chemical wet etching[J]. Japanese Journal of Applied Physics, 2004, 43(5A): 637-639.
- [17] Zhou Y H, Tang Y W, Rao J P, et al. Improvement for extraction efficiency of vertical GaN-based LED on Si substrate by photo-enhanced wet etching[J]. Acta Optica Sinica, 2009, 29(1): 252-255.  
周印华, 汤英文, 饶建平, 等. 光增强湿法刻蚀提高 Si 衬底垂直结构 GaN 基 LED 的出光效率[J]. 光学学报, 2009, 29(1): 252-255.
- [18] Gao G B, Li X X. Reliability physics of semiconductor devices[M]. Beijing: Science Press, 1987: 458-459.  
高光渤, 李学信. 半导体器件可靠性物理[M]. 北京: 科学出版社, 1987: 458-459.
- [19] Huang B B, Xiong C B, Tang Y W, et al. Changes of stress and luminescence properties in GaN-based LED films before and after transferring the films to a flexible layer on a submount from the silicon epitaxial substrate[J]. Acta Physica Sinica, 2015, 64(17): 177804.  
黄斌斌, 熊传兵, 汤英文, 等. 硅衬底氮化镓基 LED 薄膜转移至柔性黏结层基板后其应力及发光性能变化的研究[J]. 物理学报, 2015, 64(17): 177804.
- [20] Xiong Y J, Zhang M, Xiong C B, et al. Investigation of strain of GaN light-emitting diode films transferred to metal substrate from Si(111)[J]. Chinese Journal of Luminescence, 2010, 31(4): 531-537.  
熊贻婧, 张萌, 熊传兵, 等. Si 衬底 GaN 基 LED 外延薄膜转移至金属基板的应力变化[J]. 发光学报, 2010, 31(4): 531-537.