

# InP 基 16 通道 200 GHz 阵列波导光栅的设计和制备

赵建宜<sup>1</sup> 陈鑫<sup>1</sup> 钱坤<sup>2</sup> 张玢<sup>2</sup> 王磊<sup>3</sup> 周宁<sup>2</sup> 黄晓东<sup>2</sup> 刘文<sup>1,3</sup>

<sup>1</sup> 华中科技大学武汉光电国家实验室, 光学与电子信息学院, 湖北 武汉 430074  
<sup>2</sup> 光迅科技股份有限公司, 湖北 武汉 430074  
<sup>3</sup> 武汉邮电科学研究院, 光纤通信技术和网络国家重点实验室, 湖北 武汉 430074

**摘要** 设计制作了一种适合单片光子集成回路的 InP 基 16 通道, 200 GHz 通道间隔的阵列波导光栅(AWG)器件。采用偏振无关的深脊型波导以减小器件尺寸, 提高光电子芯片的集成度。利用金属有机化学气相沉积(MOCVD), 光刻及感应耦合反应离子束(ICP)刻蚀技术, 成功研制出芯片样品。测试结果显示, 器件插入损耗约-10 dB, 相邻通道串扰小于-15 dB。

**关键词** 光学器件; 磷化铟; 阵列波导光栅; 波分复用器; 单片光子集成

中图分类号 TN248 文献标识码 A doi: 10.3788/AOS201333.0605002

## Design and Fabrication of 16 Channel 200 GHz InP Based Array Waveguide Gratings

Zhao Jianyi<sup>1</sup> Chen Xin<sup>1</sup> Qian Kun<sup>2</sup> Zhang Di<sup>2</sup> Wang Lei<sup>3</sup>  
Zhou Ning<sup>2</sup> Huang Xiaodong<sup>1,2</sup> Liu Wen<sup>1,3</sup>

<sup>1</sup> School of Optical and Electronic Information, Wuhan National Laboratory for Optoelectronics, Huazhong University of Science and Technology, Wuhan, Hubei 430074, China

<sup>2</sup> Accelink Technologies Company, Ltd., Wuhan, Hubei 430074, China

<sup>3</sup> State Key Laboratory of Optical Communication Technologies and Networks, Wuhan Research Institute of Posts and Telecommunications, Wuhan, Hubei 430074, China

**Abstract** A 16-channel InP based array waveguide grating (AWG) with 200 GHz channel spacing is designed and fabricated for monolithic photonic integrated circuits. Polarization independent deep ridge waveguide is applied to reduce chip size and improve the integration level. By using the technologies of metal organic chemical vapor deposition (MOCVD), lithography and induced coupler plasma etching (ICP), the chip is fabricated in our laboratory successfully. The test results show that the insertion loss is about -10 dB, crosstalk is less than -15 dB.

**Key words** optical devices; InP; array waveguide grating; wavelength division multiplexer; monolithic photonic integrated circuits

**OCIS codes** 050.2770; 060.1810; 130.3120; 130.5990

## 1 引言

随着互联网的发展, 光纤通信系统已经逐步从

大容量、高速率、高成本的骨干网络延展到城域网、接入网络乃至计算机房的数据互连中。传统分立式

收稿日期: 2012-12-28; 收到修改稿日期: 2013-01-27

基金项目: 国家 973 计划(2010CB327603)资助课题。

作者简介: 赵建宜(1986—), 男, 博士研究生, 主要从事光电子器件设计与制造等方面的研究。

E-mail: jianyi.zhao@accelink.com

导师简介: 刘文(1960—), 男, 博士, 教授级高级工程师, 主要从事光通信系统及器件等方面的研究。

E-mail: wen.liu@wri.com

的光电子器件无论是功耗、体积、成本都逐渐不能满足光纤通信的发展。光子集成回路(PIC)体积小、功耗低,大规模生产成本低廉<sup>[1,2]</sup>,是下一代光纤网络的核心技术。一个完整的 PIC 芯片通常包括激光器、探测器、调制器、合波/分波器件和光放大器等,可以完成以往分离器件需要一个机柜才能完成的功能。在所有的光电子材料中,InP 以适合光纤通信的直接带隙跃迁、高电子迁移率、低调制电压等特点,成为了理想的 PIC 芯片基材<sup>[3]</sup>。硅基材料虽然具有储量大、工艺成熟的优势,但是硅基材料发光效率仍然是难以克服的难题。InP 材料已经广泛地运用于通信用半导体激光器中,虽然在光无源器件中,硅基二氧化硅、铌酸锂仍然是主流,但是越来越多的 InP 器件也开始步入商业化<sup>[4]</sup>。在报道的 PIC 器件中,InP 基器件占了绝大多数。PIC 芯片中需要用到的核心无源器件是合波/分波器件,阵列波导光栅(AWG)以其良好的性能及低损耗成为了首选器件。著名光电子器件生产商英飞朗生产的  $10 \times 10$  Gb/s 光发射模块即是采用 AWG 作为合波方案<sup>[5]</sup>。

近年来,国内的研究人员在分立光电子器件的研究上取得了长足的进步,但是在集成器件的研究上依然处于初级阶段。虽然用于 PIC 集成芯片的关键技术已有广泛的研究,但是复杂的光子器件依然鲜有报道。为满足未来光纤通信的需求,PIC 芯片技术的研究具有重要的意义。本文报道了一个用于单片集成  $16 \times 2.5$  Gb/s 直接调制光发射模块的 16 通道 InP 基 AWG。作为一个典型的大规模光电子集成器件,该芯片的研究对国内 PIC 技术的发展具有重要的推动作用。

## 2 设计与制作

在集成器件的制作中,集成度越高成本越低,为减小波导弯曲半径及器件尺寸,需要对光场进行更强的模式限制,这里采用深脊型波导<sup>[6]</sup>。无源区波导各层的设计首先应该考虑有源无源波导之间的外延工艺匹配。在这里采用对接生长技术制备 PIC 芯片的无源波导部分,无源区波导各层厚度应和有源区各层匹配以达到最好的对接界面。根据已经确定的有源区量子阱外延结构,设计了相应的无源区外延结构,如图 1 所示,包括  $0.5 \mu\text{m}$  厚的 InP 缓冲层, $0.4 \mu\text{m}$  厚的 InGaAsP 波导层及  $1.5 \mu\text{m}$  厚的 InP 上包层。

在固定外延结构各层厚度的情况下,需要优化波

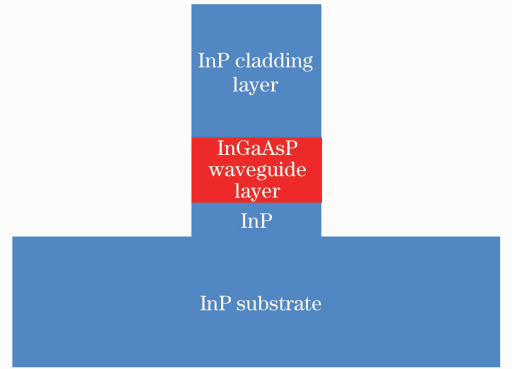


图 1 无源波导结构

Fig. 1 Structure of passive waveguide

导宽度及波导层的组分,以取得较高的无源有源波导耦合效率,并使波导 TE 模式与 TM 模式有效折射率相等,消除波导的偏振效应。在  $1550 \text{ nm}$  波段 InP 的有效折射率约为 3.1649,而 InGaAsP 波导层的折射率则与其材料组分有关。在确定其组分的情况下,利用修正的单一振子模型可以方便的得到其在某特定波长下的折射率<sup>[7]</sup>。其表达式为

$$n(E)^2 - 1 = \frac{E_d}{E_p} + \frac{E_d E_p^2}{E_p^3} + \frac{\eta E^4}{\pi} \ln\left(\frac{2E_p^2 - E_g^2 - E^2}{E_g^2 - E^2}\right), \quad (1)$$

式中

$$\eta = \frac{\pi E_d}{2E_p^3 (E_p^2 - E_g^2)}. \quad (2)$$

(1)式和(2)式中出现的参数  $E_p, E_d, E_g$  分别代表平均带间跃迁能,带间跃迁谐振强度及禁带宽度。以  $x, y$  分别代表  $\text{In}_x\text{Ga}_{(1-x)}\text{As}_y\text{P}_{(1-y)}$  中 In 和 As 组分的比例,以  $P_{\text{InAs}}, P_{\text{InP}}, P_{\text{GaAs}}, P_{\text{GaP}}$  分别代表组成  $\text{In}_x\text{Ga}_{(1-x)}\text{As}_y\text{P}_{(1-y)}$  的 4 种二元材料的在能带边附近的各种物理参数(带隙  $E_g$  除外),则有<sup>[8]</sup>

$$P_{\text{In}_x\text{Ga}_{(1-x)}\text{As}_y\text{P}_{(1-y)}} = P_{\text{InAs}}xy + P_{\text{InP}}x(1-y) + P_{\text{GaAs}}(1-x)y + P_{\text{GaP}}(1-x)(1-y). \quad (3)$$

由此通过已知的各个二元材料的物理参数,就可以近似计算某组分下四元材料对应的物理参数。对于带隙  $E_g$  则不能采用上述线性插值公式,一般采用如下的拟合公式:

$$E_g[\text{In}_x\text{Ga}_{(1-x)}\text{As}_y\text{P}_{(1-y)}] = 1.35 + 0.642(1-x) - 1.101y + 0.758(1-x)^2 + 0.101y^2 - 0.159(1-x)y - 0.28(1-x)^2y + 0.109(1-x)y^2. \quad (4)$$

联合(1)~(4)式可以计算任意带隙宽度下与 InP 晶格匹配的  $\text{In}_x\text{Ga}_{(1-x)}\text{As}_y\text{P}_{(1-y)}$  材料对应的折射率,如图 2(a)所示。

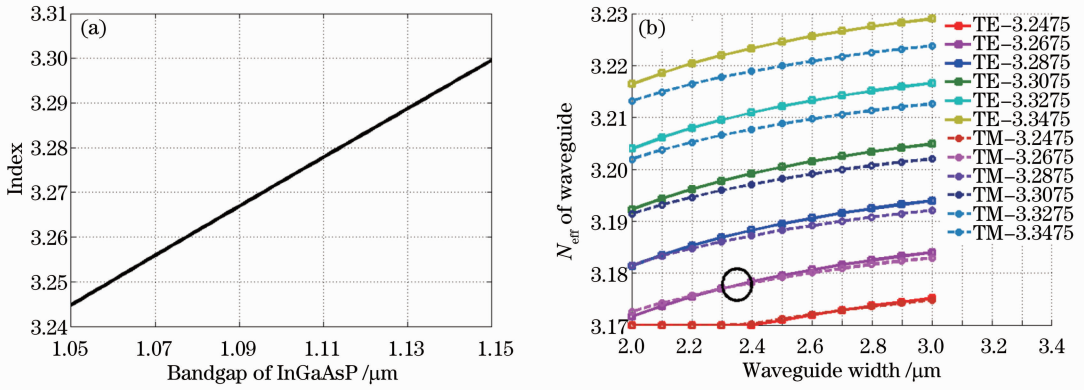


图 2 (a) InGaAsP 折射率随带隙宽度的变化曲线；(b)无源波导 TE 及 TM 模有效折射率随 InGaAsP 折射率及波导宽度的变化曲线

Fig. 2 (a) Curve of index versus with the bandgap of InGaAsP; (b) curves of effective index of TE and TM mode for passive waveguide versus index of InGaAsP and waveguide width

材料的带隙宽度以其相应的自发辐射波长表示。在固定各层厚度的情况下，计算了不同波导宽度和芯层折射率下，无源波导 TE 与 TM 模的有效折射率，如图 2(b)所示。当波导宽度为 2.35 μm， $In_xGa_{(1-x)}As_yP_{(1-y)}$  芯层折射率为 3.2675 时，TE 模与 TM 模具有相同的有效折射率，消除了波导的偏振相关性。此时芯层材料带隙宽度对应的自发辐射波长为 1.08 μm，相应的材料组分为  $In_{0.8786}Ga_{0.1214}As_{0.2659}P_{0.7311}$ 。波导各层均采用非特意掺杂的外延层以减小自由载流子吸收损耗。AWG 的输出端(与阵列激光器连接)波导为 250 μm 间距以便与阵

列激光器集成，输入端波导间距为 20 μm 以减小器件尺寸，输入端波导在中心波导左右各预留 4 根波导，方便后续测试并增大器件工艺容差。器件通道间隔设计值为 200 GHz，相应的设计参数如表 1 所示。在这里阵列波导数选取为 100 根，器件波导最小弯曲半径为 250 μm，整个器件尺寸小于 4 mm×4mm。模拟得到的 AWG 光谱叠加图如图 3(a)所示，中心通道插入损耗为 -4.65 dB，插损均匀性小于 1 dB，如图 3(b)所示。器件相邻通道串扰小于 25 dB。器件版图及实物如图 4(a),(b)所示。

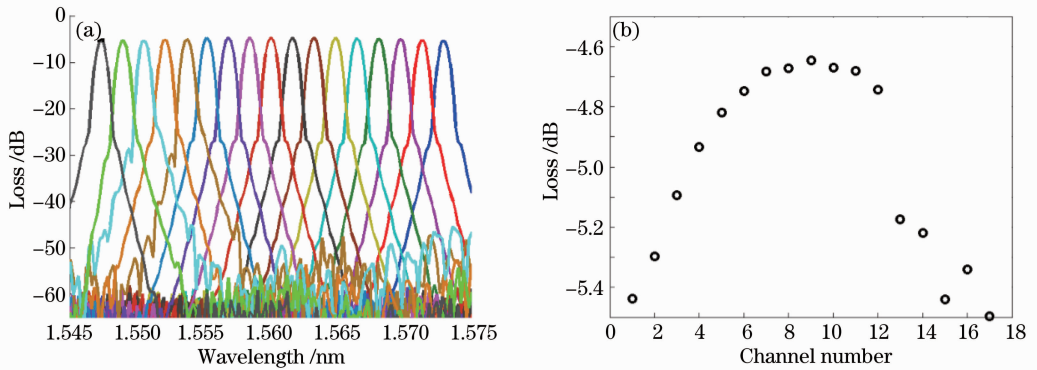


图 3 (a) AWG 器件模拟光谱叠加图；(b)通道损耗模拟分布图

Fig. 3 (a) Simulated demultiplexing properties of AWG; (b) simulated insert loss distribution of channels

InP 波导的制备采用如下几个步骤，首先采用 Aixtron-800 金属有机化学气相沉积 (MOCVD) 设备在 InP 半绝缘衬底上依次生长非掺杂 0.5 μm 厚的 InP 缓冲层，0.4 μm 厚的 InGaAsP 波导层及 1.5 μm 厚度 InP 上包层。接下来利用 Oxford Plasma 80 等离子增强化学气相沉淀 (PECVD) 设备在生长好的 InP 外延片上淀积一层 300 nm 厚的二氧化硅。将

掩模版上的图形利用光刻技术转移到光刻胶上，以光刻胶做掩模，采用 Oxford Plasma 100 反应离子刻蚀 (RIE) 设备刻蚀二氧化硅，将光刻胶上的图形转移到二氧化硅上。最后以二氧化硅做掩模刻蚀使用 Oxford Plasma 100 感应耦合等离子刻蚀 (ICP RIE) 设备刻蚀 InP，完成波导的制作。InP 波导良好的刻蚀形貌及表面粗糙度对器件性能至关重

要<sup>[9]</sup>,经过多次试验,调整工艺后,最终得到的波导刻蚀横截面扫描电镜(SEM)照片如图5所示。侧壁垂直度大于 $85^\circ$ ,侧壁光滑,波导底部无沟槽。

表1 AWG主要设计参数

Table 1 Main design parameter of AWG

| Parameter   | Value         |
|---|---------------|
| Number of channels  | 10 in, 17 out |
| Waveguide width / $\mu\text{m}$                             | 2.35          |
| Etching depth / $\mu\text{m}$                               | 3             |
| Channel spacing / nm  | 1.6           |
| Radius of rowland circle / $\mu\text{m}$                    | 1111          |
| Path-length difference / mm                                 | 24.52         |
| Min bend radius / mm  | 250           |
| Gap between array waveguide at slab regions / $\mu\text{m}$ | 1.5           |

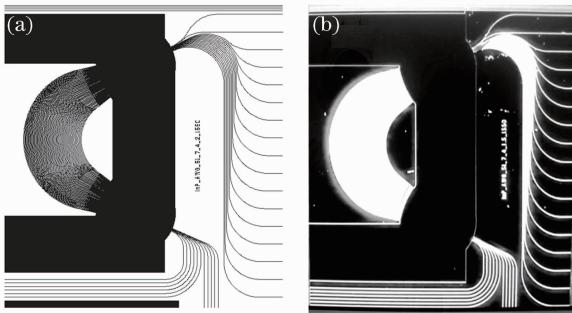


图4 (a) AWG器件版图设计图;(b)芯片实物显微镜照片

Fig. 4 (a) Layout of AWG; (b) photograph of fabricated chip

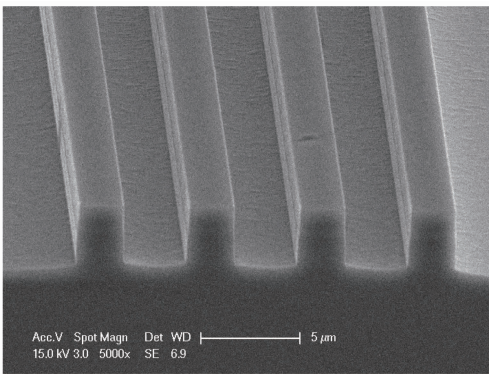


图5 波导刻蚀 SEM图

Fig. 5 SEM photograph of etched waveguide

### 3 结果及讨论

采用掺铒光纤放大器(EDFA)做宽带光源,首先经过光纤起偏器和光纤旋偏器将输入光变成所需的TE光或者TM光,经过拉锥透镜光纤耦合进AWG输入波导,利用同样的拉锥透镜光纤将光从AWG输出波导耦合出来首先经过一个3 dB分路

器,一路输入光功率计,一路输入光谱仪。监测光功率计上的数值,调整输入/输出拉锥透镜光纤所处的位置,使之处于最大值,再从光谱仪中观察测得的光谱。首先以直波导为基准,采用法布里-珀罗(FP)腔条纹对比度法测试了波导的传输损耗<sup>[10]</sup>,相比于截断法,该方法避免了不同波导之间由于光纤与波导耦合情况不同带来的测量误差,增加了测试结果的可靠性。测得的以直波导及两端解离面为FP腔的透射光谱干涉条纹如图6所示,可以看出条纹对比度约为2.4 dB,经过计算得到直波导的传输损耗约为5.7 dB/cm。

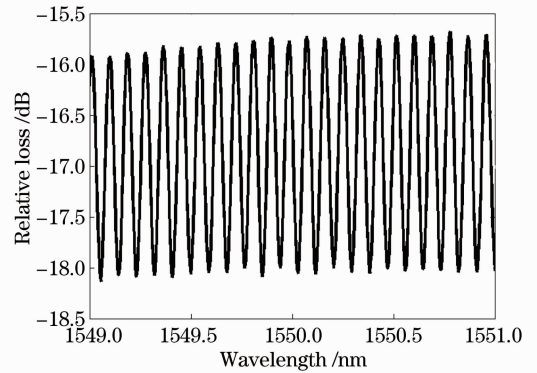


图6 直波导FP腔透射光谱

Fig. 6 Transmitted spectrum of straight waveguide FP cavity

测得AWG的17端口TE模光谱叠加图如图7(a)所示,可以看出测试光谱非常光滑,没有出现高阶模导致的鬼影现象,说明器件处于单模运转状态,未激发波导中的高阶模。以AWG旁一段等长的直波导做参考,AWG的平均插入损耗约为-10 dB,插损均匀性小于2.5 dB,如图7(b)所示。和模拟结果相比,器件平均插入损耗高出了约5 dB,由于与直波导进行了归一化,扣除了光纤耦合损耗,因此额外损耗的主要来源是器件波导的散射损耗及波导弯曲造成的辐射损耗。深脊型波导模式限制能力很强,器件制作中,波导弯曲半径均大于 $250 \mu\text{m}$ ,远大于其最小弯曲半径,因此波导弯曲产生的损耗可以忽略不计。一般来说,散射损耗随着波导折射率差及表面粗糙度的增加而增加,InP材料与空气的高折射率差虽然能够减小波导的弯曲半径及弯曲损耗,但是对波导制作的工艺水平提出了更高的要求,采用更高精度的光刻板,更好的光刻、刻蚀及后处理工艺,使得波导侧壁更加光滑,理论上可以将器件损耗降低到与模拟值一致。同时,器件插入损耗随通道的分布与模拟结果不符,没有呈现中间通道小、边缘通道大

的分布特征,这主要是由于器件各个通道输出波导长度不一及随机波导缺陷造成的,如图 4(b)所示。对器件通道波长进行线性回归分析以后,得到器件的平均通道间隔约为 180 GHz,相比设计值小了约

20 GHz,通道偏移在  $\pm 0.12$  nm 以内,如图 8(a)所示,符合 ITU-T 标准对中心波长偏差  $\pm 10\%$  以内的要求。

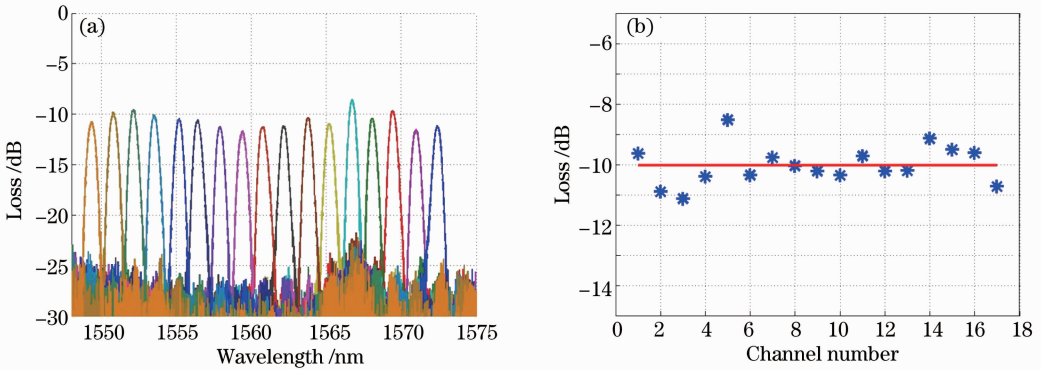


图 7 (a) AWG 分波特性; (b) 插损分布图

Fig. 7 (a) Demultiplexing properties of AWG; (b) insert loss distribution

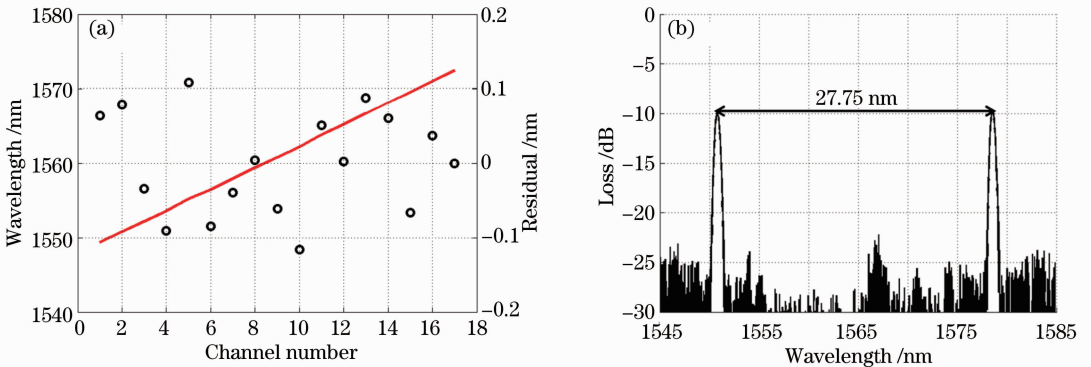


图 8 (a) AWG 中心波长分布及中心波长偏差; (b) AWG 自由光谱范围

Fig. 8 (a) Central wavelength distribution and residual of AWG; (b) free spectral range of AWG

测试得到的 AWG 自由光谱范围如图 8(b)所示,约为 27.75 nm,小于设计值 30.4 nm。通道间隔与自由光谱范围的缩小主要是由于刻蚀后,波导的实际宽度略大于设计值,导致阵列波导色散系数小于设计值<sup>[11]</sup>,而 AWG 的通道间隔与阵列波导色散系数成正比。计算得到的阵列波导在 1550nm 附近的色散系数随波导宽度的变化曲线如图 9 所示,测得的波导实际宽度约为 2.55  $\mu\text{m}$ ,对应的色散系数及缩减幅度与测试结果吻合得很好。

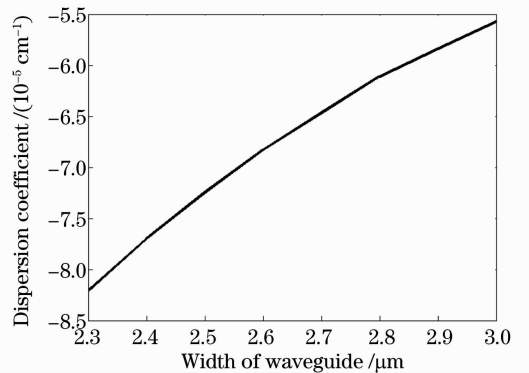


图 9 波导色散系数随波导宽度的变化曲线

Fig. 9 Dispersion coefficient as a function of the width of waveguide

器件中心通道波长为 1550.75 nm,大于设计值 1550 nm,通道波长偏大则主要是由于波导宽度变宽引起波导有效折射率增大导致的,中心通道的偏差可以通过控制温度改变波导有效折射率调整回设计值<sup>[12]</sup>。需要指出的是,除去工艺影响,器件模拟中的波导有效折射率的近似计算也会使实测值偏离理论设计,因此要得到一个可以实际使用的器件,需要在稳定工艺后,利用测试结果反推设计参数,利用

修正的参数设计与目标性能相符的器件。虽然测试中使用的 EDFA 光源输出积分功率很高,但是功率谱密度较低,经过器件损耗以后,AWG 光谱底部落入了测试使用的光谱仪分辨极限,从已经测得的数

据可以看出器件的相邻通道的串扰水平应优于 $-15$  dB,但是与模拟结果中的 $-25$  dB相差甚远。造成这种差距的主要原因是:器件制备过程中的随机缺陷特别是阵列波导内随机缺陷引起的传播常数发生畸变,导致阵列波导相位传输产生误差,从而使串扰增大。这种随机缺陷主要来源于波导宽度、厚度或者折射率的局部变化,取决于光刻板的精度、波导侧壁粗糙度、外延材料的组分、厚度的均匀性等。以目前的 InP 基器件工艺加工水平,将 InP 基 AWG 器件性能指标提高到与硅基二氧化硅一样的水平<sup>[13]</sup>,是非常困难的。

转动旋偏器,测量了器件的偏振特性,器件相同通道 TE 模和 TM 模的光谱图如图 10 所示。分析结果显示,器件的偏振相关波长(PDW)约为 $0.2$  nm,满足 $200$ GHz 通道间隔的使用要求。在这里偏振相关性劣化也主要是由于波导宽度偏离设计值导致的,如图 2(b)所示。从上述对器件各种性能的分析中可以看出,在 InP 基 AWG 设计与制作中,波导厚度一般通过 MOCVD 控制,精度往往可以达到纳米量级,工艺误差较小,因此器件性能的劣化一般主要来源于波导宽度的变化,而 InP 波导线宽相比于硅基二氧化硅等低折射率差波导要小得多,因此更增加了 InP 基器件的制作难度。

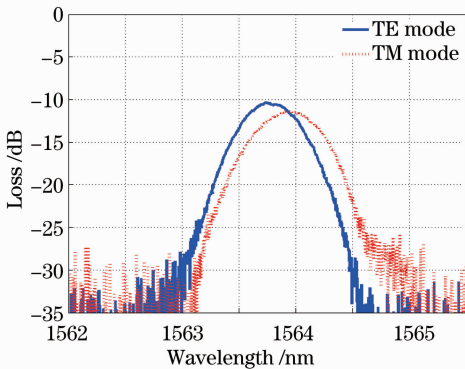


图 10 AWG 的 TE, TM 光谱图

Fig. 10 Spectra of TE and TM mode for AWG

## 4 结 论

设计制作了一个 16 通道 200 GHz 信道间隔的 InP 基 AWG。使用偏振无关的深刻蚀波导减小了器件的尺寸并实现了器件的偏振无关。芯片尺寸仅有 $4$  mm $\times$  $4$  mm,大大提高了单片集成器件的集成度。器件插入损耗约为 $10$  dB,插损均匀性小于

$2.5$  dB,串扰优于 $-15$  dB。结果显示,该 AWG 器件可以广泛地运用于单片光子集成芯片的合波分波。

## 参 考 文 献

- 1 R. Nagarajan, C. H. Joyner, R. P. Schneider *et al.*. Large-scale photonic integrated circuits [J]. *IEEE J. Sel. Top. Quantum Electron.*, 2005, **11**(1): 50~65
- 2 S. T. Ho, Y. Y. Huang, J. Ma. InP photonic integrated circuit and DWDM-on-chip technology [C]. IEEE Avionics, Fiber-Optics and Photonics Technology Conference, 2007. 56~57
- 3 P. Eicans, S. Corzine, M. Kato. Current view of large scale photonic integrated circuits on indium phosphide [C]. Optical Fibre Communication, 2010. OWD3
- 4 J. Rahn, M. Kato, J. Pleumeekers. 10 channels 45.6 Gb/s per channel, polarization-multiplexed DQPSK, InP receiver photonic integrated circuit [J]. *IEEE J. Lightwave. Technol.*, 2011, **29**(4): 386~395
- 5 S. Muthy, M. Kato, R. Nagarajan *et al.*. Large scale photonic integrated circuit transmitters with monolithically integrated semiconductor optical amplifiers [C]. Optical Fibre Communication, 2008. OWE1
- 6 H. Bissessur, P. PagnodRossiaux, R. Mestric *et al.*. Extremely small polarization independent phased array demultiplexers on InP [J]. *IEEE Photon. Technol. Lett.*, 1996, **8**(4): 544~546
- 7 S. H. Wemple, M. DiDomenico. Behavior of electronic dielectric constant covalent and Ionic materials [J]. *Phys. Rev. B*, 1971, **3**(4): 1338~1351
- 8 J. Minch, S. H. Park, T. Keating *et al.*. Theory and experiment of  $In_{1-x}Ga_xAs_yP_{1-y}$  and  $In_{1-x-y}Ga_xAl_yAs$  long-wavelength strained quantum-well lasers [J]. *IEEE J. Quantum Electron.*, 1999, **35**(50): 711~782
- 9 Sun Miao, Shi Yaochen, Dai Daoxin *et al.*. Improvement of ICP etching process for reducing the surface roughness of  $SiO_2$  optical waveguides [J]. *Optical Instruments*, 2006, **29**(1): 71~74
- 10 孙 森, 时尧成, 戴道锌等. 减小  $SiO_2$  光波导表面粗糙度的 ICP 干法刻蚀工艺研究[J]. *光学仪器*, 2006, **29**(1): 71~74
- 11 Chen Shaowu, Xu Xuejun, Tu Xiaoguang. Propagation losses measurement methods for silicon based micro-nano waveguide [J]. *Acta Optica Sinica*, 2009, **29**(s1): 134~138
- 12 陈少武, 徐学俊, 屠曙光. 硅基微纳光波导损耗特性的表征技术 [J]. *光学学报*, 2009, **29**(s1): 134~138
- 13 An Junming, Xia Junzhi, Li Jian *et al.*. Numerical analysis for phase error of silica based arrayed waveguide grating [J]. *Chinese J. Semiconductor*, 2005, **26**(13): 220~224
- 14 安俊明, 夏君智, 李 健等. 硅基二氧化硅阵列波导光栅相位误差数值分析[J]. *半导体学报*, 2005, **26**(13): 220~224
- 15 Wang Wenmin, Liu Wen, Song Qionghui. Stress-free thermally stabilized curve-shape arrayed waveguide grating packaging [J]. *Acta Photonica Sinica*, 2011, **40**(12): 1780~1784
- 16 王文敏, 刘 文, 宋琼辉. 低热应力热稳定曲线型阵列波导光栅复用器[J]. *光子学报*, 2011, **40**(12): 1780~1784
- 17 Lang Tingting, Lin Xufeng, He Jianjun. Fabrication fo silica-on-silicon arrayed waveguide gratings [J]. *Acta Optica Sinica*, 2011, **31**(2): 0213003
- 18 朗婷婷, 林旭峰, 何建军. 硅基二氧化硅阵列波导光栅制作工艺的研究 [J]. *光学学报*, 2011, **31**(2): 0213003

栏目编辑: 韩 峰