

可扩展的用于量子信息处理的刻槽 平面离子芯片设计

冀炜邦 万金银 成华东 刘 亮

(中国科学院上海光学与精密机械研究所量子光学重点实验室冷原子物理中心, 上海 201800)

摘要 研究设计了一个有效的可扩展的二维刻槽离子芯片。为了减少激光在离子芯片表面的散射, 使被囚禁离子更加稳定, 并使激光容易控制和探测成行的被囚禁离子, 在每两个平行的射频电极中间刻槽使冷却光和探测光路径可穿过芯片。把控制离子运动的直流电极跟射频电极分开, 减轻了不同电压对被囚禁离子的干扰, 改进了对离子的控制。用有限元分析的方法对芯片表面上方的电势分布做了计算模拟。模拟结果表明, 在这种新型的刻槽可扩展芯片上可以生成一个可扩展的离子阱阵列。这种结构提供了一个新颖的刻槽二维平面离子芯片, 被囚禁其上的线形离子阵列可用来进行大型的量子信息处理。

关键词 量子光学; 量子信息处理; 离子芯片; 有限元方法; 光学加工

中图分类号 O562 **文献标识码** A **doi**: 10.3788/AOS201232.0727001

Scalable Grooved Planar Ion Chip Design for Quantum Information Processing

Ji Weibang Wan Jinyin Cheng Huadong Liu Liang

(Center of Cold Atom Physics, Key Laboratory of Quantum Optics, Shanghai Institute of Optics and
Fine Mechanics, Chinese Academy of Sciences, Shanghai 201800, China)

Abstract We investigate an effective scalable grooved two-dimensional (2D) ion chip design. Grooves are cut between each two parallel radio frequency (RF) electrodes to decrease the laser scattering from ion chip surface, to easily open laser paths to control and to observe the strings of trapped ions. The control of ions has been improved by separating direct current (DC) electrodes and RF electrodes. The potential distributions are calculated by using the finite element analysis method in order to verify the feasibility of our design. The results show that a scalable ion trap array still can be generated. Thus, this architecture provides a novel grooved 2D planar ion chip design and the arrays of trapped ions can be used in large-scale quantum information processing.

Key words quantum optics; quantum information processing; ion chip; finite element method; optical fabrication

OCIS codes 270.5585; 200.3050; 120.4610

1 引 言

目前, 离子阱已经成为研究量子光学、量子比特的产生、量子计算和量子信息处理等的一种基本工具^[1~5]。但是, 在量子信息的有效应用方面, 经典的离子阱具有很多的局限性, 而用微型的、可扩展的平

面离子芯片进行量子计算和量子信息处理具有很大的好处^[6~11]。微型化的离子芯片大体分为单层(即平面)芯片和多层芯片, 其中多层芯片比较容易囚禁离子。目前, 国际上一些研究小组已经进行了一定的多层离子阱的实验和理论研究^[12~14], 但是大多数

收稿日期: 2012-02-28; **收到修改稿日期**: 2012-03-16

基金项目: 国家自然科学基金(1097421)资助课题。

作者简介: 冀炜邦(1983—), 男, 博士研究生, 主要从事激光冷却离子和离子芯片等方面的研究。

E-mail: jiweibang@siom.ac.cn

导师简介: 刘 亮(1964—), 男, 博士, 研究员, 博士生导师, 主要从事冷原子物理和量子频标等方面的研究。

E-mail: liang.liu@siom.ac.cn(通信联系人)

多层芯片的结构比较复杂,不易加工,扩展性较差。虽然平面离子阱产生的势阱相对于多层离子芯片较浅,但不影响离子的囚禁。在目前的技术条件下,平面离子阱易于设计和加工,具有很大的优势,尤其是可以进行大规模的蚀刻,较易扩展为多离子芯片阵列。对量子信息处理中的一些有效计算来说,需要数百个被囚禁的离子,但现有的大部分平面离子芯片只能在平面电极上方囚禁一串离子,所以研究基于平面离子阱的多阱结构十分必要。Wan 等^[15]设计了一种用于量子信息处理的可扩展的二维(2D)平面离子阱,但是这种设计存在缺点,操控离子的激光束和冷却离子的激光束同处于芯片表面上方,对于激光束位置的控制要求比较严格,且激光容易被离子芯片表面散射。散射的激光会加热离子,从而影响被囚禁的离子的稳定性,而且单个离子不易操作。

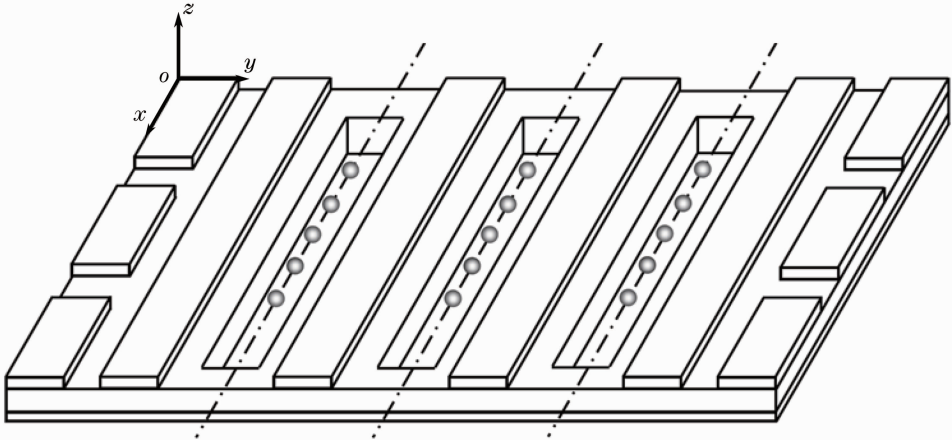


图1 可扩展的刻槽离子芯片三维示意图

Fig. 1 3D structure of the scalable grooved ion chip

芯片由三部分构成,最下方为金属薄板接地,材料为金;中间为低射频损耗的绝缘衬底,材料为二氧化硅;最上方为由四个平行的射频(RF)电极和两边对称的直流(DC)电极组成的电极,材料为金。四个较长的电极为射频电极,电极上加射频电压;六个较短的电极为直流电极,对称地置于射频电极外侧。每两个射频电极中间为一个刻槽,刻槽贯穿整个芯片,使得激光束可以穿过射频电极之间的刻槽,减少激光的散射,从而可以较为容易地控制被囚禁离子。相对于传统的平面离子芯片,此处的设计对于囚禁离子而言,扩展变得非常容易。而且,现有的微加工工艺完全满足设计要求,例如光刻法、金属沉积法和电子镀膜技术等^[8]。

芯片宽为 $700\ \mu\text{m}$,长为 $1300\ \mu\text{m}$ 。每个射频电极的宽度约为 $100\ \mu\text{m}$,两者间距约为 $200\ \mu\text{m}$ 。六个直流电极具有相同的尺寸,宽为 $100\ \mu\text{m}$,长为

本文设计了一种可扩展的刻槽平面离子芯片,可有效地减少散射激光对被囚禁离子影响。采用了新的设计,将射频电极与外端控制电极分开,避免了射频电压和直流电压同时加载到相同的电极上而造成的操纵离子的困难。利用有限元方法(FEM)进行了模拟,模拟结果证实了设计的可行性。

2 芯片设计及计算

为了解决上边提到的问题,在 Chiaverini 等^[12]的“five wire”离子芯片设计的基础上,设计了一个有效的可扩展的二维刻槽离子芯片,其结构为一个准“five wire”结构。在此准“five wire”结构中,将其中的射频接地电极改为刻槽,并结合以前工作,将射频电极扩展,得到其三维(3D)结构如图1所示。

$200\ \mu\text{m}$ 。两个相邻的直流电极的间距为 $50\ \mu\text{m}$ 。刻槽位于两个射频电极的中间,宽为 $100\ \mu\text{m}$,长为 $600\ \mu\text{m}$,与射频电极的距离为 $50\ \mu\text{m}$ 。相对较大的尺寸有助于减少被囚禁离子和芯片表面不必要的相互作用,从而减少对离子的加热。离子芯片绝缘衬底的厚度约为 $20\ \mu\text{m}$,接地的金属薄板的厚度为 $10\ \mu\text{m}$ 。所有表面电极的厚度均为 $10\ \mu\text{m}$ 。射频电极上加射频电压

$$U = V_0 \cos \Omega t,$$

其中峰值幅度为 $V_0 = 350\ \text{V}$,其频率 $\Omega/(2\pi) = 15\ \text{MHz}$ 。外面六个直流电极为控制电极,中间的一对电极所加的电压为0,剩下两对电极所加电压 $U_0 = 10\ \text{V}$ 。

在一个典型的线性离子阱中,被囚禁离子的运动可以由有效势能来计算,其表达式为

$$\psi(x, y, z) = \frac{e^2}{4m\Omega^2} |\nabla \varphi_{\text{rf}}(x, y, z)|^2 + e\phi_{\text{dc}}(x, y, z),$$

式中 e, m, Ω 分别为电荷质量、离子的质量、射频的频率, ϕ_{rf} 和 ϕ_{dc} 分别为射频电势和直流电势。又因为 $\nabla \phi(x, y, z) = E(x, y, z)$,

其中 E 为电场强度, 所以在离子阱中离子的运动情况可以通过计算芯片上方电场强度的分布来分析。

3 计算结果和讨论

为了验证设计的可行性, 证明芯片在各个方向上均可以囚禁离子, 采用 FEM 计算了芯片表面电

场在各个方向上的分布。

考虑平面离子芯片表面上方径向电场的分布, 计算结果如图 2 所示。通过计算可知, 在芯片表面上方, 每两个射频电极之间有一个电场强度的最小值点, 即图 2 中颜色最深的地方被囚禁的离子就位于这个最小值点附近。图 2 中有三个极值点, 说明在芯片表面上方形成了三个囚禁离子的势阱。由计算结果可知, 本文的设计在径向上可以囚禁离子。虽然和大多数平面离子阱一样, 获得的势阱深度相对较浅, 但是并不影响对被囚禁离子开展研究。

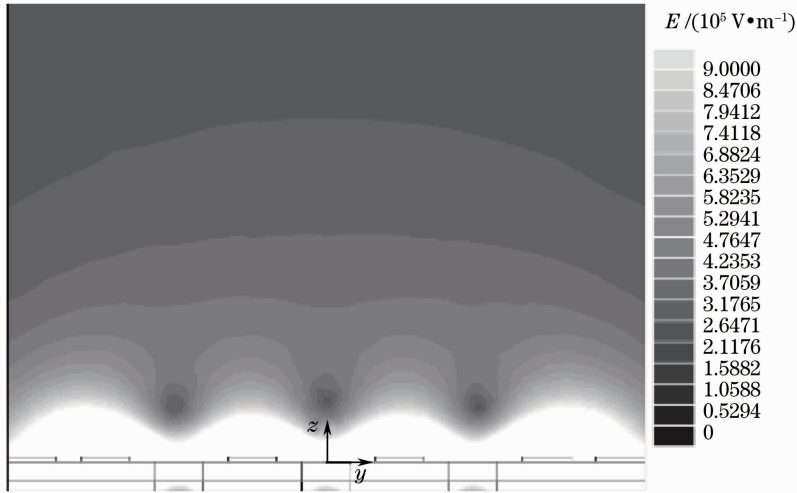


图 2 利用 FEM 计算得到的四射频电极平面离子芯片径向电场强度的分布

Fig. 2 Radial distribution of electric intensity calculated by FEM

为了进一步阐明有效势能径向分布的细节以及极值点的具体位置, 计算了当 y 分别为 0.35, 0.65, 0.95 mm 时, 相对电场强度 $|E|$ 沿 z 轴的分布情况, 如图 3 所示。由图 3 可知, 势阱极小值点位于 $z = 0.14$ mm 处, 即离子可以被囚禁于离子芯片表面上方 0.14 mm 处, 且三个势阱的最小值位置大体相同, 说明本文的设计简单有效, 并且不需要对射频电极进行补偿, 避免了增加离子阵列实现的难度。

为保证轴向势阱的形成, 在本文的设计中, 处于芯片边缘的六个直流电极中, 中间的两个电极接地, 边缘四个电极所加的直流电压 U_0 为 10 V, 如图 4 所示。可以看出离子在 x 方向仍然可以被囚禁。离子在径向和轴向都被囚禁, 证实了设计的可行性。图 4 中三条曲线代表 y 分别为 0.35, 0.65, 0.95 mm 时, 相对电场强度 $|E|^2$ 沿 x 轴的分布情况。在 x 方向上, 有效势阱深度可以表达为

$$D = \psi(x_{\text{max}}) - \psi(x_0),$$

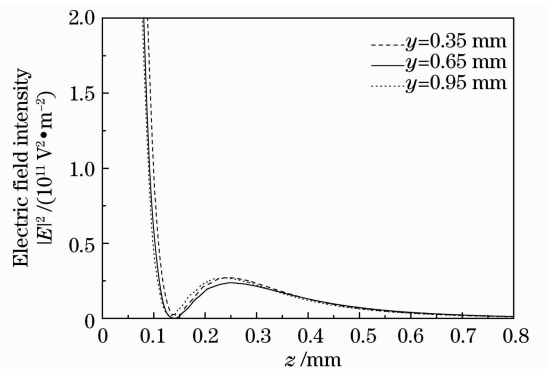


图 3 当 y 分别为 0.35, 0.65, 0.95 mm 时, 相对电场强度 $|E|^2$ 沿 z 轴的分布情况示意图

Fig. 3 Distributions of relative electric field intensity $|E|^2$ along z -axis under the condition that $y = 0.35, 0.65, 0.95$ mm, respectively

而 $\varphi \propto |E|^2$, 故 $D \propto (|E_{\text{max}}|^2 - |E_0|^2)$ 。从图 4 中可以看出, 三个刻槽的上方均可以囚禁离子。势阱最深的曲线位于芯片中心, 即 $x = 0.35$ mm, $y =$

0.65 mm处。对于 $^{40}\text{Ca}^+$ 囚禁样本,当 $V_{\text{rf}}=350\text{ V}$, $\Omega/(2\pi)=15\text{ MHz}$ 时,位于离子芯片中心的势阱深度约为2.07 eV,边缘的两个刻槽的势阱深度稍浅,约为1.92 eV,为中心势阱深度的92.8%。由于三个势阱深度相差不大,所以对于离子阵列的可扩展性影响也不大。

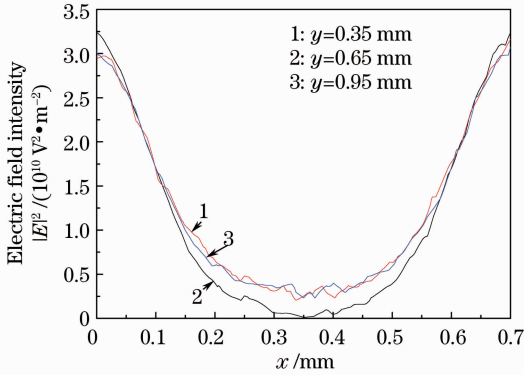


图4 当 y 分别为0.35,0.65,0.95 mm时,相对电场强度 $|E|^2$ 沿 x 轴的分布情况示意图

Fig. 4 Distributions of relative electric field intensity $|E|^2$ along x -axis under the condition that $y=0.35, 0.65, 0.95\text{ mm}$, respectively

相对于较早的只有一个线性阱的平面离子芯片,此设计可以产生3个线性阱。计算可得当 $z=0.14\text{ mm}$,即离子被囚禁处,电场强度 $|E|^2$ 沿 y 方向的分布情况,如图5所示。由图5可知,三个势阱的最小值分别位于 $y=0.35, 0.65, 0.95\text{ mm}$ 处,且势阱阱深相同,说明离子阱被成功地扩展了。这样,相比于参考文献[10]的设计,刻槽后的平面离子阱仍然具有可扩展性,仍然可以形成二维离子阵列。通过改变加载在直流电极上的电压可以改变势阱最小值的位置,进而控制离子的运动。而且,随着直流电

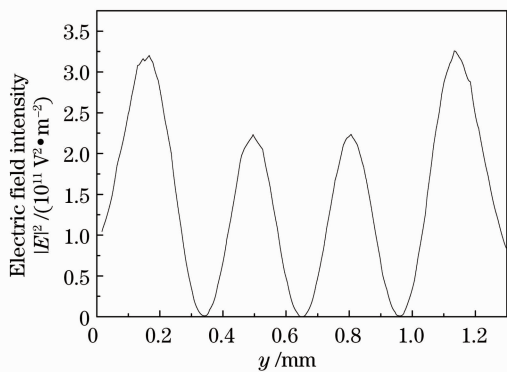


图5 当 $z=0.14\text{ mm}$ 时,电场强度 $|E|^2$ 沿 y 方向的分布情况示意图

Fig. 5 Distribution of relative electric field intensity $|E|^2$ along y -axis under the condition that $z=0.14\text{ mm}$

极数目的增加,被囚禁离子可以被更精准地操控。因此,这样的设计有助于形成多离子的纠缠或者产生量子比特,这对于可扩展的量子信息处理和量子计算都有很重要的意义。

在下一步的实验中,刻槽离子芯片放置于真空度为 $1.333\times 10^{-7}\text{ Pa}$ 的真空腔中,由于离子芯片尺寸与线性阱相比较小(线性阱四个电极之间的最小距离为2.6 mm),为方便装载离子可以将离子芯片放置于线性阱中间。使用的样本离子为 $^{40}\text{Ca}^+$,四个射频电极由电压峰值为400 V,射频频率为15 MHz的射频发射器提供。 ^{40}Ca 原子首先由真空腔中的钙源产生,使用电子枪将其电离为离子,然后由线性阱进行激光冷却,冷却之后装载于离子芯片上方进行俘获实验。其中,冷却光为由中心波长在794 nm附近的外腔式半导体激光器经过二倍频之后产生的397 nm波长的激光,其中心频率处于 $4s^2S_{1/2}-4p^2P_{1/2}$ 跃迁线附近;再抽运光为由外腔式半导体激光器(Toptica DL100)产生的866 nm激光,其中心频率处于 $4p^2P_{1/2}-3d^2D_{3/2}$ 跃迁线附近。

4 结 论

设计了一种可扩展的刻槽平面离子芯片,可以有效地减少散射激光对被囚禁离子的影响,可以更好地利用激光控制或者探测被囚禁离子。为了避免射频电压和直流电压同时加载到相同的电极上而造成操控离子的困难,采用了新的设计,将射频电极和外端控制电极分开。利用FEM计算了离子芯片上方各个方向上有效势阱的分布。结果表明,设计的结构可以形成三个有效囚禁离子的势阱,证实了其可行性,这对于形成二维离子阵列具有重要意义。作为可扩展量子信息处理和多离子钟的基础设计,此结构对以后开展多离子的量子信息处理、量子计算机的研究和多离子光钟的研究都很有价值。

参 考 文 献

- 1 Yang Lei, Ma Xiaoxin, Cui Liang *et al.*. Experimental investigations on producing quantum correlated photon pairs in high nonlinear fiber [J]. *Acta Optica Sinica*, 2011, **31**(10): 1027001
杨磊, 马晓欣, 崔亮等. 利用高非线性光纤产生量子关联光子对的实验研究[J]. *光学学报*, 2011, **31**(10): 1027001
- 2 Gong Shangqing, Niu Yueping, Zhou Fengxue *et al.*. Application foundation research on quantum coherent control of optical properties in atomic and atomic-like media [J]. *Acta Optica Sinica*, 2011, **31**(9): 0900123
龚尚庆, 钮月萍, 周风雪等. 原子类原子系统光学特性的量子相干调控应用基础研究[J]. *光学学报*, 2011, **31**(9): 0900123
- 3 Peng Kunchi, Jia Xiaojun, Xie Changde *et al.*. Optical

- manipulations of quantum states with continuous variables[J]. *Acta Optica Sinica*, 2011, **31**(9): 0900107
- 彭堃堃, 贾晓军, 谢常德等. 连续变量量子态的光学操控 [J]. *光学学报*, 2011, **31**(9): 0900107
- 4 Li Ruike, Zhang Guiming, Gao Yunfeng. Cavity field spectrum of Jaynes-Cummings model and measurement of field qubit[J]. *Acta Optica Sinica*, 2010, **30**(4): 1184~1187
- 李悦科, 张桂明, 高云峰. J-C 模型腔场谱与光场量子比特的探测[J]. *光学学报*, 2010, **30**(4): 1184~1187
- 5 Cai Wenqi, Chen Tengyun, Liang Hao *et al.*. Development of synchronized laser discriminator in quantum key distribution system[J]. *Chinese J. Lasers*, 2010, **37**(3): 703~707
- 蔡文奇, 陈腾云, 梁昊等. 量子密钥分发系统中同步激光甄别器的研制[J]. *中国激光*, 2010, **37**(3): 703~707
- 6 W. Paul. Electromagnetic traps for charged and neutral particles [J]. *Rev. Mod. Phys.*, 1990, **62**(3): 531~540
- 7 R. R. A. Syms. Advances in microfabricated mass spectrometers [J]. *Anal. Bioanal. Chem.*, 2009, **393**(2): 427~429
- 8 P. T. H. Fisk. Trapped-ion and trapped-atom microwave frequency standards [J]. *Rep. Prog. Phys.*, 1997, **60**(8): 761~813
- 9 D. Kielpinski, C. Monroe, D. J. Wineland. Quantum dynamics of single trapped ions [J]. *Rev. Mod. Phys.*, 2003, **75**(1): 281~320
- 10 A. Steane. The ion trap quantum information processor [J]. *Appl. Phys. B*, 1997, **64**(6): 623~643
- 11 D. J. Wineland, C. Monroe, W. M. Itano *et al.*. Experimental issues in coherent quantum-state manipulation of trapped atomic ions [J]. *J. Res. Natl. Inst. Stand. Technol.*, 1998, **103**(3): 259~328
- 12 J. Chiaverini, R. B. Blakestad, D. J. Wineland *et al.*. Surface-electrode architecture for ion-trap quantum information processing [J]. *Quantum Inf. Comput.*, 2005, **5**(6): 419~439
- 13 K. R. Brown, R. J. Clark, I. L. Chuang *et al.*. Laser ablation loading of a surface-electrode ion trap [J]. *Phys. Rev. A*, 2007, **76**(1): 015401
- 14 J. Britton, D. Leibfried, D. J. Wineland *et al.*. Scalable arrays of RF Paul traps in degenerate Si [J]. *Appl. Phys. Lett.*, 2009, **95**(17): 173012
- 15 J. Y. Wan, Y. Z. Wang, L. Liu. Planar ion chip design for scalable quantum information processing [J]. *Chin. Phys. B*, 2008, **17**(10): 3565~3573

栏目编辑: 李文喆