

文章编号: 0253-2239(2010)03-0777-05

光电集成光接收机前端及限幅放大器的研制

范超^{1,2} 陈堂胜² 杨立杰² 冯欧² 焦世龙^{1,2} 吴云峰¹ 叶玉堂¹

(¹电子科技大学光电信息学院, 四川 成都 610054; ²南京电子器件研究所, 江苏 南京 210016)

摘要 基于国内的材料生产和半导体工艺条件, 研制了 10 Gb/s 光电集成(OEIC)光接收机前端, 并采用耗尽型膜配高电子迁移晶体管(PHEMT)设计并实现了限幅放大器。光接收机前端组成形式为金属-半导体-金属(MSM)光探测器和电流模跨阻放大器, 借助模拟软件 SILVACO 建立并优化了器件模型, 探测器光敏面 $50\ \mu\text{m} \times 50\ \mu\text{m}$, 带宽超过 10 GHz, 电容约 $3\ \text{fF}/\mu\text{m}$ 。研究并改进了腐蚀自停止工艺并实际应用于 OEIC 器件制作, 芯片面积为 $1511\ \mu\text{m} \times 666\ \mu\text{m}$ 。限幅放大器采用无源电感扩展带宽, 并借助三维电磁仿真软件 HFSS 进行模拟仿真。限幅放大器芯片面积为 $1950\ \mu\text{m} \times 1910\ \mu\text{m}$, 在 3.125 Gb/s 传输速率下, 分别输入信号幅度为 10 和 500 mV, 可以得到 500 mV 恒定输出摆幅。

关键词 集成光学; 金属-半导体-金属光探测器; 电流模跨阻放大器; 限幅放大器

中图分类号 TN256 文献标识码 A doi: 10.3788/AOS20103003.0777

Fabrication of Optoelectronic Integrated Circuits Optical Receiver Front-End and Limiting Amplifier

Fan Chao^{1,2} Chen Tangsheng² Yang Lijie² Feng Ou² Jiao Shilong^{1,2}
Wu Yunfeng¹ Ye Yutang¹

¹ School of Opto-Electronic Information, University of Electronic Science and Technology of China, Chengdu, Sichuan 610054, China
² Nanjing Electronic Devices Institute, Nanjing, Jiangsu 210016, China

Abstract A 10 Gb/s optoelectronic integrated circuits (OEIC) optical receiver front-end has been studied and fabricated based on domestic material and semiconductor process. A limiting amplifier (LA) has been designed and realized by using depletion mode pseudomorphic high electron mobility transistor (PHEMT). The OEIC optical receiver comprises a metal-semiconductor-metal (MSM) photodetector and a current mode transimpedance amplifier (TIA), and a device model has been established and optimized by simulation software SILVACO. The photodetector has a photosensitive area of $50\ \mu\text{m} \times 50\ \mu\text{m}$, a bandwidth of 10 GHz and a capacitance of $3\ \text{fF}/\mu\text{m}$. The etch-stop process has been developed completely and applied to the fabrication of OEIC device, and the chip has an area of $1511\ \mu\text{m} \times 666\ \mu\text{m}$. The bandwidth of LA is expanded by inductance which has been simulated by software HFSS. The chip area is $1950\ \mu\text{m} \times 1910\ \mu\text{m}$ and the measured results demonstrate a transfer rate of 3.125 Gb/s (10 and 500 mV) with constant output swing 500 mV.

Key words integrated optics; metal-semiconductor-metal photodetector(MSMPD); limiting amplifier

1 引言

单片光电集成(OEIC)利用微电子和光电子技术, 将光电器件和电器件集成在同一半导体衬底上。

通过减小器件间的互联参数最大限度地消除了寄生参量的影响, 使器件的性能和可靠性得到了显著提高^[1~3]。具有体积小、成本低和可靠性高等优点,

收稿日期: 2009-02-10; 收到修改稿日期: 2009-05-07

基金项目: 单片集成电路与模块国家级重点实验室基金(9140C1406020708)资助课题。

作者简介: 范超(1980—), 男, 博士研究生, 主要从事单片光电集成电路方面的研究。E-mail: fanchao41@126.com

导师简介: 叶玉堂(1965—), 男, 教授, 博士生导师, 主要从事单片光电集成, 红外故障监测等方面的研究。

E-mail: ytye@uestc.edu.cn

在大容量光纤通信系统、光接入网、光计算机、光存储、光开关和光神经网络等领域有着广泛的应用。随着 OEIC 技术的发展和市场需求，其未来的发展方向与大规模集成电路一样，实现从简单到复杂、从少数元件到更多元件的集成，最终光探测器、前置放大器以及主放大器等在集成的高度集成组件。限幅放大器在光纤传输系统中作为光接收机的主放大器，将前端较小的电压放大至一定的幅度，以满足后续数据判决和时钟恢复电路逻辑电平的需要。具有设计简单、所需附加器件少以及功耗低等特点，应用广泛，具有十分重要的现实意义。国外对限幅放大器的研制，采用的是增强型和耗尽型的混合工艺^[4~8]，利用增强型高电子迁移晶体管 (HEMT) 做主放大级，可以有效地利用电位平移，实现低直流偏置、低功耗等；利用耗尽型 HEMT 做电流源，可以实现单电源供电，简化电路拓扑结构。基于现有工艺条件，采用全耗尽型 PHEMT 实现了限幅放大器的设计和研制。

单片集成对材料、结构和工艺等都提出了较高的要求^[9]，国内仅有少数几家单位开展这方面的研究。基于南京电子器件研究所 PHEMT LNA 工艺平台，对 OEIC 光接收机开展了研究，优化设计了器件结构和流片工艺，取得了一定的进展。

2 OEIC 器件设计

金属-半导体-金属光探测器 (MSMPD) 可看作两个背靠背的肖特基二极管，其电流传输机制主要是热电子发射理论^[10]，表面覆盖有介质起钝化及增透作用时，热电子发射电流包括金属-半导体、金属-介质界面以及介质内部的 Frenkel-Poole 热电子发射电流。MSMPD 吸收层的厚度决定了探测器的

量子效率和频率响应，理论分析^[11]，吸收系数为 α 的材料，当厚度取 $1/\alpha \sim 2/\alpha$ 时，就可以在上述两大性能之间作出合理的折衷。

光敏面电极结构是器件设计的另一个重要组成部分，包括叉指电极宽度、间距、电极长度以及数量。MSMPD 电容可以通过保角变换计算，在电极指宽、间距之和一定的情况下，电极越窄，电容越小，但是增大了载流子渡越时间和电极电阻，不利于高频特性。减小叉指电极间距可以缩短载流子渡越时间，但同时会增加探测器的电容，而且，在探测器面积一定的情况下，间距减小意味着不透明电极数量的增多，降低了量子效率。

借助器件仿真软件 SILVACO 对器件建模并进行优化设计，定义器件的物理结构，包括外形尺寸和几何结构，并设置网格，如图 1 所示，为直观分析，对图形层厚进行了缩放；设置材料参数及物理模型，包括材料的禁带宽度、电子亲和势及饱和速率等基本的参量，作为数值计算的初始值；选择计算所采用的数学方法和所求解的参数即 $I-V$ 曲线、电容及频率特性等；最后是结果分析，如图 2 所示，MSMPD 带宽超过 10 GHz，暗电流小于 12 nA，电容约为 3 fF/ μm ，且基本不随偏压变化。

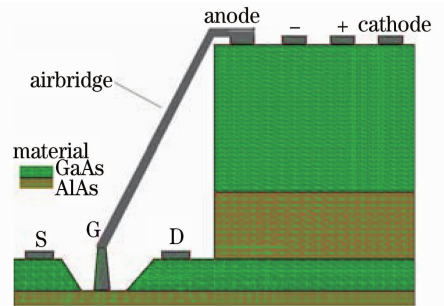


图 1 SILVACO 仿真图

Fig. 1 Mesh overlay of SILVACO

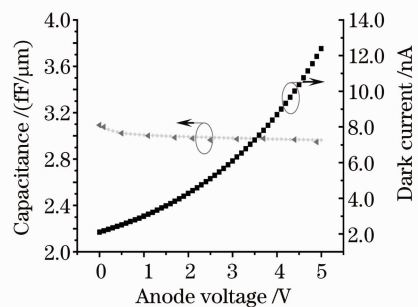
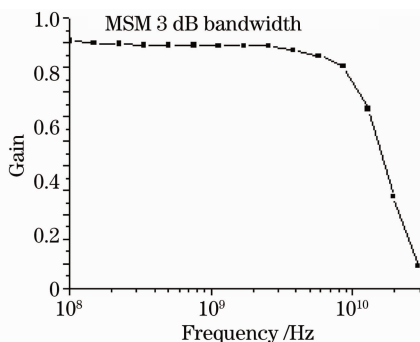


图 2 MSM 光探测器特性

Fig. 2 Character of MSMPD

3 OEIC 关键工艺研究

研究的总体目标是实现 OEIC 工艺的标准化, 主要考虑工艺兼容性问题。即在现有的常规 PHEMT 低噪声工艺基础上, 综合考虑 MSMPD 和放大器工艺的实现问题。对包括台面自停止^[12]、电子束曝光以及 MSMPD 制作等关键工艺分别进行了研究, 其中台面工艺的研究具有独创性。

台面工艺是将电路部分上方的光材料腐蚀掉, 而保持电材料的完整性。但由于光探测器面积小而厚度厚(超过 1000 nm), 因此台面工艺进行的是大面积的高台阶腐蚀, 腐蚀的不均匀性将被严重放大。台面工艺需要精确控制腐蚀的深度以及腐蚀后台面有较好的平整度。

选用 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 作为吸收层 GaAs 的隔离层, 两者的腐蚀选择比小, 无法有效地控制腐蚀结果, 只能通过腐蚀时圆片表面的颜色变化和台阶仪的测量来估计, 结果如图 3 所示, 图中不同的灰度表示了不同的腐蚀深度, 显示了腐蚀结果极不均匀。

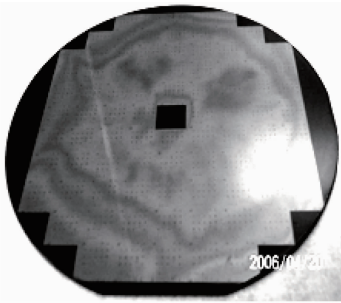


图 3 无自停止台面腐蚀后照片

Fig. 3 Photograph of wafer without etch-stop

以氧化-络合理论为基础对腐蚀自停止工艺展开研究。在腐蚀液中, GaAs 与 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 先进行氧化反应, 其中 GaAs 的反应生成物是可溶的, 而 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 由于 Al 元素极易被氧化在表面生成 Al_2O_3 的覆盖层, 在 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ 材料和腐蚀液之间产生了隔离作用, 延缓了氧化、络合的进程, 从而降低了腐蚀的速率。Al 的组分比例越大, Al_2O_3 隔离层的致密度则越高, 选择比也就越大, 这是腐蚀自停止原理的核心, 可以分析 AlAs 是非常好的自停止材料。因此在改进的设计中, 采用 AlAs 替代 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 做隔离层, 同时对工艺条件和步骤也进行了单项实验和优化设计。腐蚀剂选用柠檬酸与双氧水, 按 4:1 的比例配置, 可以使 GaAs/AlAs 的选择比超过 1400, 在常温及均匀搅拌条件下, 实测平均腐蚀速率为 100 nm/min, 在具体的工艺步骤中还需要考虑腐蚀的不均匀性而延长时间达到过腐蚀。

改进之后的台面工艺能够满足精确控制腐蚀深度的要求, 其断面扫描电镜图如图 4 所示, 可以看到侧蚀也很小。用原子力显微镜对改进工艺后的芯片表面进行了粗糙度测试, 整个圆片选取 1~5 五个区域, 每个区域测试 $100\mu\text{m} \times 100\mu\text{m}$ 范围大小, 其粗糙度结果依次为 6.717, 7.491, 6.808, 9.483 和 12.7 nm, 图 5 给出了第 3 点放大的 AFM 图。采用改进工艺后圆片的平整度得到了极大地提高。

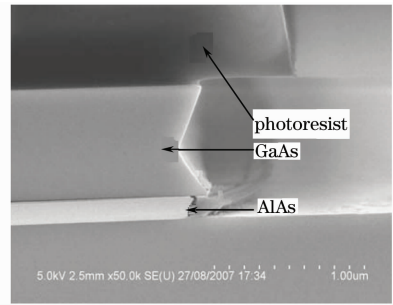


图 4 改进工艺后截面扫描电镜图

Fig. 4 SEM of cross section after improving process

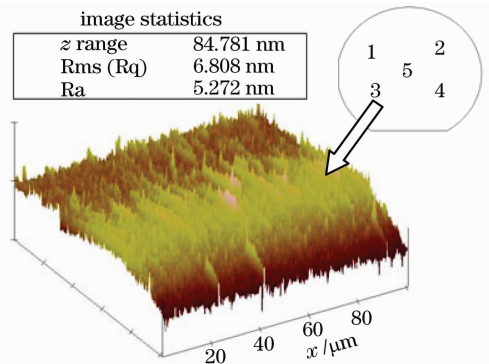


图 5 改进工艺后的表面粗糙度

Fig. 5 Surface roughness analysis after improving process

4 限幅放大器设计

限幅放大器的工作原理是: 当放大器的输入信号幅度超过一定的电平时, 放大器进入非线性工作区域, 输出信号幅度达到限幅状态。其系统框图如图 6 所示。整个系统包括输入、输出缓冲、主放大单元和失调电压补偿回路 4 个部分。输入、输出缓冲用来实现阻抗匹配和电平位移, 消除信号反射而造成的功率损耗, 一般用射极(源极)跟随器来实现。主放大级增益高且各级之间采用直接耦合, 前级放大单元的器件不匹配等因素产生的直流失调电压经过放大后, 会导致后级放大单元直流工作点大幅度的偏移, 甚至可能将最后一级的输出电压驱动到一个幅度极限, 使整个电路失去限幅放大的作用。考虑差分电路对工艺容差有较高的要求, 为了稳定工

作点和直流增益,失调电压补偿回路十分必要。

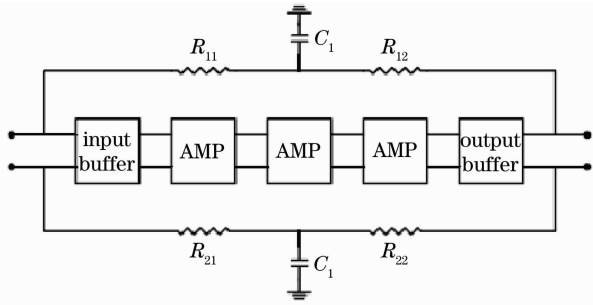


图 6 限幅放大器系统框图

Fig. 6 Block diagram of the limiting amplifier

采用耗尽型 PHEMT 设计 GaAs 高速单片集成电路存在一个较大的缺陷,即由其组成的多级放大电路的直流偏置会随着级数的增加被不断地推高,使后级放大电路工作在极限状态,大大降低电路的动态特性和稳定性。解决的方法之一是采用阻容耦合,但是单片集成工艺很难实现大数值的电容,无法保证低频信号的传输;另一种方法是电平位移,其缺点是占用的器件数多、功耗大和延迟时间长,不适用于复杂的多级联的高速电路设计。而增强型场效应晶体管的研究,从根本上解决了这一问题,它可以直接通过源级跟随达到电平位移的作用。因此,在大规模、高速低功耗的集成电路中,通常都选用增强型场效应晶体管,或者增强/耗尽型混合工艺来实现。

借助南京电子器件研究所耗尽型 GaAs PHEMT 工艺平台,实现了限幅放大器的设计。版图设计时考虑了:1)对限幅放大器的整体布局,将输入缓冲、放大单元和输出缓冲依次排列在一条直线上,形成一个狭长的芯片,信号从左边输入,右边输出,减小了输入输出之间的影响;2)由于限幅放大器采用全差分对形式,除了 DC 补偿之外,设计时要求保持高度对称,以减小电路的共模干扰;3)在实际的电路设计当中,考虑到工艺难度和拓扑繁简程度等因素,而没有采取包括改进的 Cherry-Hooper 结构、共源-共栅结构、源极跟随以及反比例尺寸互联等常用的带宽扩展技术^[13~16]。这里主要采用工艺中最易实现的电感峰值技术,用感性阻抗抵消部分容性负载,从而达到扩展带宽的目的。同时,在电感四周加一圈地线保护环,以减小电感磁力线对周围电路的干扰等。

电感峰化技术的关键在于螺旋电感的精确实现。但是不同于电阻电容等无源器件,由于互感和传输线寄生参数的存在,使其感值的计算相当复杂。论文利用美国 Ansoft 公司的三维电磁仿真软件

HFSS 对螺旋电感进行了设计模拟。根据实际工艺中的一些参数,如基底材料参数、金属及介质常数等,并遵循一定的工艺规范,如电感的线宽和线距所能制作的最小尺寸是受实际工艺限制等,最终给出了 HFSS 的仿真模型。如图 7 所示设计的 $14 \times 80 \times 10 \times 10$ 模型,表示螺旋电感有 14 条边,中心的正方形边长为 $80 \mu\text{m}$,电感线宽为 $10 \mu\text{m}$ 线,距为 $10 \mu\text{m}$ 。仿真与实际测量值对比如图 8 所示,可以看出两者匹配良好。

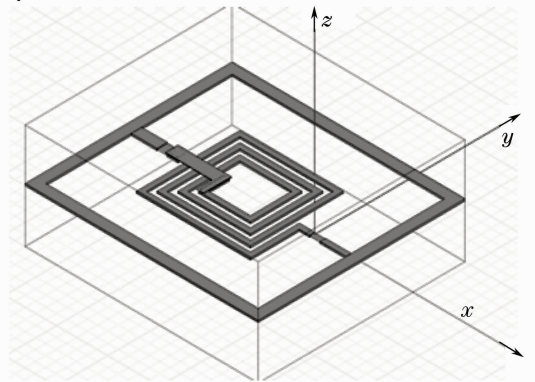


图 7 HFSS 模拟电感结构

Fig. 7 Simulated inductance structure in HFSS

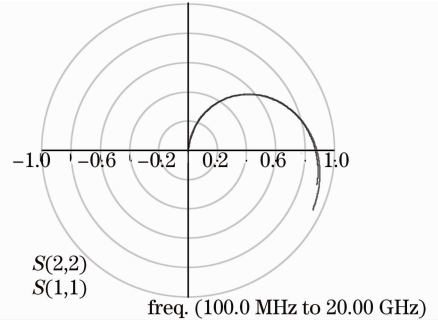


图 8 螺旋电感仿真和测试结果对比

Fig. 8 Simulated and measured results of spirial inductance

5 测 试

基于 $\Phi 76 \text{ mm}$ 砷化镓 PHEMT LNA 工艺,实际流片得到的芯片如图 9 所示,图 9(a)为 OEIC 光接收机前端,芯片面积 $1511 \mu\text{m} \times 666 \mu\text{m}$,图中左下角为 MSMPD,其余为电流模跨阻放大器,二者通过约 $10 \mu\text{m}$ 的空气桥互连,大大减小了互联引线分布参数的影响,是性能优于混合集成的关键因素。图 9(b)为限幅放大器照片,面积为 $1950 \mu\text{m} \times 1910 \mu\text{m}$ 。

实测 OEIC 光接收机前端眼图如图 10(a)所示,基本可以满足 10 Gb/s 的传输速率。但是眼图张开还不够清晰,主要是带宽指标较为勉强,同时噪声性能还需

提高。图 10(b)给出限幅放大器在3.125 Gb/s速率条件下,输入信号幅度分别为 10 和 500 mV 时的输出眼

图,得到恒定输出幅度为 500 mV。

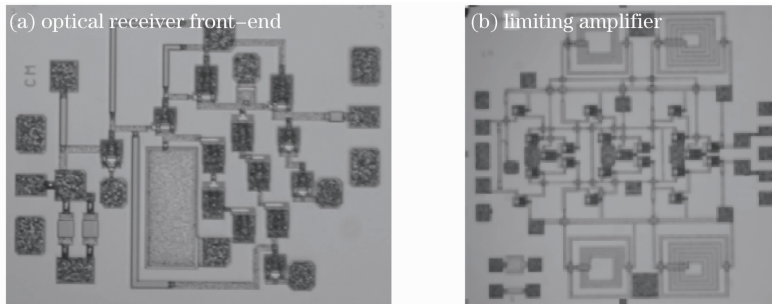


图 9 实际流片芯片照片
Fig.9 Photograph of actual chip

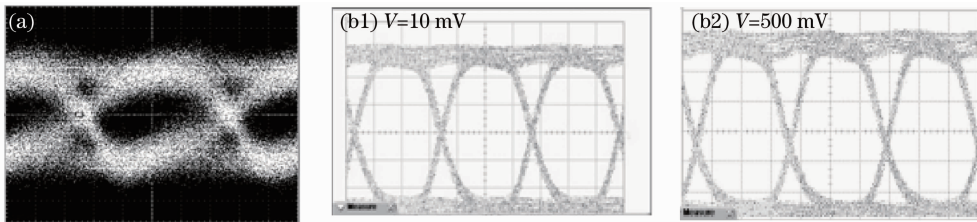


图 10 眼图测试结果。(a)光接收机前端(b)限幅放大器
Fig.10 Eye diagram measured result. (a) optical receiver front-end; (b) Limiting amplifier

6 结 论

基于国内的材料外延和 GaAs 耗尽型 PHEMT 工艺,研制了 10 Gb/s OEIC 光接收机前端及限幅放大器。为采用耗尽型 PHEMT 实现多功能全单片集成电路打下基础。器件带宽指标较为勉强,同时噪声性能还需提高。

致谢: 中国科学院半导体研究所曾一平和祝宇华老师在研制材料等方面提供帮助,在此表示衷心感谢!

参 考 文 献

- 1 H. G. Bach, A. Beling, G. G. Mekonnen *et al.*. Design and fabrication of 60 Gb/s InP-based monolithic photoreceiver OEICs and modules [J]. *IEEE J Selected Topics in Quantum Electronics*, 2002, **8**(6): 1445~1450
- 2 Y. Zhang, C. S. Whelan, R. Leoni *et al.*. 40 Gbit/s OEIC on GaAs substrate through metamorphic buffer technology [J]. *IEEE Electron. Device Lett.*, 2003, **24**(9): 529~531
- 3 Jun Yang, Pallab Bhattacharya, Zetian Mi *et al.*. Quantum dot lasers and integrated optoelectronics on silicon platform invited paper[J]. *Chin. Opt. Lett.*, 2008, **6**(10): 727~731
- 4 Zhigong Wang, M. Berroth, V. Hurm *et al.*. 17 GHz Bandwidth 17 dB Gain 0.3 μ m HEMT Low-Power Limiting Amplifier[C]. Symposium on VLSI Circuits, Digest of Technical Papers, 1995, 97~98
- 5 Z. Lao, M. Berroth, V. Hurm *et al.*. Monolithic 10 channel 10 Gbit/s amplifier array using 0.3 μ m AlGaAs GaAs-HEMTs [J]. *Electron. Lett.*, 1996, **32**(18): 1708~1709
- 6 Zhigong Wang, M. Berroth, A. Thiede *et al.*. Circuit techniques for 10 and 20 Gb/s clock recovery using a fully balanced narrowband regenerative frequency divider with 0.3 μ m HEMTs

- [C]. IEEE International Solid-State Circuits Conference, 1996, 204~206
- 7 Z. Lao, M. Berroth, V. Hurm *et al.*. A monolithic 24.9 GHz limiting amplifier using 0.2 μ m AlGaAs/GaAs HEMTs [J]. *IEEE GaAs IC Symposium*, 1996, 211~214
- 8 Zhihao Lao, M. Berroth, V. Hurm *et al.*. 25 Gb/s AGC amplifier, 22 GHz transimpedance amplifier and 27.7 GHz limiting amplifier ICs using AlGaAs/GaAs-HEMTs [C]. IEEE International Solid-State Circuits Conference, 1997, 356~358
- 9 Fan Chao, Ye YuTang, Wu YunFeng *et al.*. Improving of the equipment of laser assisted microprocessing used in OEICs [J]. *Chinese J. Lasers*, 2007, **44**(s1): 227~230
- 范 超,叶玉莹,吴云峰等. 单片光电集成电路的激光微细加工装置的改进 [J]. *中国激光*, 2007, **44**(s1): 227~230
- 10 Andrew Xiang, Walter Wohlmuth, Patrick Fay *et al.*. Modeling of InGaAs MSM Photodetector for circuit-level simulation [J]. *J. Lightwave Technol.*, 1996, **14**(5): 716~723
- 11 S. M. Sze. *Physics of Semiconductor Devices* [M]. 2nd ed. Wiley, New York, 1981
- 12 Fan Chao, Ye YuTang, Liu Lin *et al.*. Study of infrared thermal image in process of wet etching [J]. *Acta Optica Sinica*, 2006, **26**(9): 1350~1353
- 范 超,叶玉莹,刘 霖等. 湿法腐蚀进程的红外热像学研究 [J]. *光学学报*, 2006, **26**(9): 1350~1353
- 13 E. Sackinger, W. C. Fischer. A 3 GHz 32 dB CMOS limiting amplifier for sONET OC-48 receivers [J]. *IEEE, J. Solatic*, 2000, **35**(12): 1884~1888
- 14 Mohammad Reza Aamadi B., Ay din I. Karsilayan, Jose Silva-Martinez. Design of transimpedance and limiting amplifiers for 10 Gb/s optical communication systems [J]. *IEEE*, 2002, **3**: III164~III167
- 15 K. Laursen, C. Yuan, D. Chu. Designing high-speed MMICs and OEICs for 10 Gb/s and 40 Gb/s optical transponder front-ends [C]. IEEE GaAs Symposium Digest, 2002. 221~224
- 16 T. Yoon, B. Jalali. Front-end CMOS chipset for fiber-based gigabit ether-net [C]. Digest of Symposium on LVSI Circuits, 1998. 188~191