文章编号: 0253-2239(2009)Supplement 1-0386-04

# 埋沟电荷耦合器件最佳工作点及最大 电荷处理量的计算

# 汪朝敏 李 平 郑 渝 李 立

(中国电子科技集团公司第44研究所,重庆400060)

**摘要** 对埋沟电荷耦合器件(CCD)的势阱形成机理进行了描述。基于泊松方程求解,通过计算埋沟 CCD 信号电 子进入势阱后填充的耗尽区大小,得出了埋沟 CCD 电荷处理量的计算公式,同时得出了埋沟 CCD 所需的最佳驱动 脉冲。分析计算了埋沟结深、衬底掺杂等对 CCD 最佳工作点及最大电荷处理量的影响。根据理论计算,设计制作 的 6000 元线阵 CCD 信号处理量达到了 4643 e/μm<sup>2</sup>。

关键词 光电子学; CCD; 电荷处理量; 工作点; 图像传感器 中图分类号 TP212.14 **文献标识码** A **doi**: 10.3788/AOS200929s1.0386

# Calculation of Optimum Operating Point and Maximum Charge Capacity of Buried Channel Charge Coupled Device

Wang Chaomin Li Ping Zheng Yu Li Li

(China Electronics Technology Group Corporation No.44 Research Institute, Chongqing 400060, China)

Abstract The mechanics of the potential well of buried channel charge coupled device (CCD) are described. By solving Poisson's differential equations, a brief calculation of the optimum operating point and maximum charge capacity has been given. The effect factors such as the buried channel junction depth and substrate doping concentration on the CCD's optimum operating point and maximum charge capacity are analysed. According to the theoretical calculation, the charge capacity of the 6000 pixel linear CCD designed by our group is  $4643 \text{ e}/\mu\text{m}^2$ . **Key words** optoelectronics, CCD; charge capacity; operating point, image sensor

# 1 引 言

1969年10月19日,美国贝尔电话实验室的 Willard S. Boyle和George E. Smith发明了电荷 耦合器件(CCD)<sup>[1]</sup>。随后,发现其具有直接光电转 换、低噪声、体积小、功耗低、高的光响应一致性、高 动态范围等优点。

得益于图像获取的需求及微电子技术的推动, 30 多年来 CCD 获得了巨大的发展,已报道了像素 尺寸为 12  $\mu$ m×12  $\mu$ m 的 7168 pixel×8192 pixel 和 8.75  $\mu$ m×8.75  $\mu$ m 的 9216 pixel×9216 pixel CCD<sup>[2,3]</sup>。长线阵 CCD 的发展水平为像素点间距 5  $\mu$ m时可达 12000 pixel<sup>[4]</sup>。

CCD 的电荷处理量及工作点的计算,是 CCD 设计的基本内容之一。传统的计算方法<sup>[1]</sup>采用耗尽

二极管电容模型,由于耗尽二极管电容的大小随充 电而变,而计算时按不变处理,由此带来了误差。本 文提出了一种更准确的计算方法,思路为:CCD的 信号电子进入势阱时,填充耗尽区,计算填充的耗尽 区的大小,即可算得 CCD 的电荷处理量,同时得到 了 CCD 的最佳工作点。CCD 工作点的计算,考虑 到了 CCD 势阱被填充时表面势的变化。

### 2 埋沟 CCD 结构及工作原理简述

埋沟 CCD 结构如图 1 所示,驱动脉冲波形如 图 2所示。Φ1,Φ2,Φ3 是 CCD 时钟栅,ID 是输入二 极管,IG 是输入栅,OG 是输出栅,OD 是输出二极管。

埋沟 CCD 工作时埋沟区域并非一直处于耗尽 状态,当信号电子进入 CCD 势阱时,势阱里的耗尽

E-mail: Wangchaomin99@163.com

作者简介:汪朝敏(1973-),男,高级工程师,主要从事 CCD 图像传感器芯片方面的研究。





图 2 驱动脉冲波形示意图 Fig. 2 Line timing diagram

区将被填充,当信号电子被驱动脉冲赶走后,埋沟区 域又进入耗尽状态。

因此,对埋沟区域的耗尽,可以这样理解:当驱动脉冲加在 CCD 时钟电极上时,在埋沟区形成移动的势阱,埋沟区域的电子被赶走(最后通过复位漏抽走),埋沟区域进入耗尽状态,为接收信号电子作好了准备,形成的势阱如图 3 所示。信号电子的注入方式通常有光注入及电注入。



图 3 空阱时埋沟 CCD 势阱图 Fig. 3 Buried channel empty potential well

# 3 埋沟 CCD 工作点及最大电荷处理 量的计算

在空阱时,当 CCD 时钟栅上的电压从高电位下降到低电位时,表面势(栅介质与硅的界面电势)随着下降,当电位为 V<sub>L</sub>(参见图 3)时,表面势刚好为零。此时势垒相的电位如进一步降低,由于 P 型沟阻区的存在,表面将出现空穴积累,表面势不会再下降,被钳在零电位。因此,驱动脉冲的最佳低电位为

V<sub>L</sub>。栅压为V<sub>L</sub>时净电荷如图4所示,硅体内的正、 负电荷分别为电离了的施主杂质及得到电子的受主 杂质,"A区"内正负电荷相等,"B区"内正负电荷也 相等,"A区"与"B区"的分界处的电位为V<sub>max</sub>,V<sub>max</sub> 处电场为零。



#### 图 4 栅压为 V<sub>L</sub> 时净电荷示意图

Fig. 4 Net charge diagrams for a fixed gate voltage  $V_{\rm L}$ 

求解栅压为 V<sub>L</sub> 时(参见图 3), V<sub>max</sub> 处左右两边的泊松方程,得到

$$V_{\rm max} = \frac{qN_{\rm D}x_{\rm n}^2}{2\varepsilon_{\rm Si}},\tag{1}$$

$$V_{\rm max} = \frac{q N_{\rm D} (t - x_{\rm n})^2}{2\epsilon_{\rm Si}} \Big( 1 + \frac{N_{\rm D}}{N_{\rm A}} \Big), \qquad (2)$$

V<sub>max</sub>为势垒相下埋沟区的电势最大值,q为电子电量,N<sub>D</sub>为埋沟掺杂浓度(采用均匀掺杂近似),X<sub>n</sub>为电势最大值处距硅表面的距离,ε<sub>si</sub>为硅的介电常数,N<sub>A</sub>为衬底掺杂浓度。

求解(1)式、(2)式构成的方程组,得V<sub>max</sub>及X<sub>n</sub>。

已知 V<sub>max</sub> 及 X<sub>n</sub> 后,利用栅介质电容与 V<sub>max</sub>处 左边耗尽电容串联的关系,可得出求解 V<sub>L</sub> 的公式 如下:

$$V_{\rm L} = -\frac{qN_{\rm D}x_{\rm n}}{\varepsilon_{\rm SiO_2}/d},\tag{3}$$

 $\epsilon_{SiO_2}$ 为二氧化硅的介电常数,d为栅介质二氧化硅的厚度。

当 CCD 表面满阱(电荷达到硅与二氧化硅界 面)与溢出满阱(电荷由势阱相下溢出到势垒相下) 同时发生时,电势分布如图 5 所示,净电荷分布如



图 5 满阱时 CCD 势阱图 Fig. 5 Buried channel full potential well

图 6所示。满阱时由于势阱相下从界面到 X<sub>n</sub> 处的 耗尽区已经被填充,该区域的电势处处相等,X<sub>n</sub> 处 右边的电势分布与势垒相下的相同。因此势阱相所 需加的最佳栅压为 V<sub>max</sub>(忽略了平带电压)。图 6 中,"A 区"为中性区,"B 区"内正负电荷相等。





因此, CCD 驱动脉冲的最佳电位为:高电位 V<sub>max</sub>, 低电位 V<sub>L</sub>。

由以上分析可知, 埋沟 CCD 单位面积的最大电荷处理量为界面到 X<sub>n</sub>处的掺杂总量。即

$$Q_{\max} = N_{\rm D} X_{\rm n} \,, \tag{4}$$

Q<sub>max</sub>为单位面积的最大电荷处理量,如图6所示。

## 4 实验测试结果及讨论

按照以上的计算方法,设计制作了 6000 元线阵 CCD,埋沟注入面密度为  $1.2 \times 10^{12}$ /cm<sup>2</sup>;衬底浓度 为  $5 \times 10^{14}$ /cm<sup>3</sup>;栅介质二氧化硅的厚度为 850 nm。 算得优化的 CCD 驱动脉冲为高电平 3.5 V,低电平 为-4.1 V,信号处理量为 5680 e/ $\mu$ m<sup>2</sup>。6000 元线 阵 CCD 的扫描成像效果如图 7 所示。



图 7 6000 元线阵 CCD 扫描成像效果图 Fig. 7 A CCD scaning image using the 6000 pixel linear CCD

给 CCD 加上理论算出的驱动脉冲,测得 CCD 的实际信号处理量为 4643 e/μm<sup>2</sup>。实际结果比理 论计算结果小,原因在于 CCD 势阱里的信号电子在 未填充到二氧化硅与硅界面时就可以通过热电子发 射与界面态交换电子,成为实际上的表面满阱;同时,随着信号电子注入 CCD 势阱,势阱逐渐变浅,电荷将会通过热电子发射进入势垒相下以至相邻 势阱。

### 5 结 论

由于(1)式、(2)式、(4)式均跟栅介质厚度无关, 所以 CCD 的最大电荷处理量跟栅介质厚度无关;但 栅介质厚度的改变要影响最佳工作点,即栅介质厚 度增加,V<sub>L</sub> 向负方向移动,V<sub>max</sub>不变,驱动脉冲幅度 增加。

根据(1)式~(4)式,算得埋沟注入面密度一定时,最佳驱动脉冲及电荷处理量与埋沟结深的关系如表1。计算时选取的参数为:埋沟注入面密度为1.2×10<sup>12</sup>/cm<sup>2</sup>(体浓度为均匀分布);衬底浓度为5×10<sup>14</sup>/cm<sup>3</sup>;栅介质二氧化硅厚度为120 nm。

表 1 CCD 的最佳驱动脉冲及最大电荷处理量与 埋沟结深的关系

Table 1	The b	est ope	rating <sub>l</sub>	point ar	ıd maxin	um char	ge capac	ity
of (	CCD as	s a func	tion of	buried	channel	junction	depth	

Buried channel junction		Charg	Clock	Clock	Clock	
		capacity				
	depth $/\mu m$	$/(e/\mu m^2)$	high / V	low / V	range / V	
	0.4	8800	2.90	-5.91	8.81	
	0.5	9010	3.53	-5.84	9.37	
	0.6	9130	4.14	-5.77	9.91	
	0.7	9190	4.73	-5.71	10.44	
	0.8	9210	5.31	-5.65	10.96	
	0.9	9220	5.87	-5.61	11.48	
	1.0	9220	6.41	-5.56	11.97	
	1.1	9210	6.94	-5.52	12.46	
	1.2	9190	7.46	-5.48	12.94	

由表1可看出,在埋沟注入面密度一定时,随着 结深的增加,最大电荷处理量表现为先增后降,且变 化不大;驱动脉冲高电位逐渐增加,驱动脉冲低电位 向正方向移动,驱动脉冲幅度逐渐增加。推结将降 低体浓度,体浓度太高会带来暗电流峰<sup>[1]</sup>。

根据(1)式~(4)式,算得衬底浓度变化对 CCD 的影响如表 2 所示。计算时选取的参数如下:埋沟注

# 入面密度为 1.2×10<sup>12</sup>/cm<sup>2</sup>(体浓度为均匀分布);埋 沟结深为 0.5 μm;栅介质二氧化硅厚度为 120 nm。 表 2 CCD 的最佳驱动脉冲及最大电荷处理量与 衬底浓度的关系

Table 2 The optimum operating point and maximum charge capacity of CCD as a function of substrate doping concentration

Substrate doping	Charge	Clash	Clock	Clock
concentration	capacity			
$/(10^{14}/cm^3)$	$/(e/\mu m^2)$	high / V	low / V	range / v
1	9890	4.07	-6.27	10.34
4	9170	3.63	-5.92	9.55
7	8750	3.38	-5.71	9.09
10	8440	3.21	-5.56	8.77
13	8190	3.07	-5.44	8.51
16	7980	2.95	5.34	8.29
19	7790	2.86	-5.25	8.11
22	7630	2.77	-5.18	7.95
25	7480	2.70	-5.11	7.81

由表2可看出,随着衬底浓度的增加,CCD的电荷处理量逐渐下降,驱动脉冲高电位逐渐下降,驱动脉冲低电位向正方向移动,驱动脉冲幅度逐渐降低。

#### 参考文献

- 1 James R, Janesick. Scientific Charge-Coupled Devices [M]. Bellingham: SPIE Press, 2001
- 2 M. Lesser *et al.*. Workshop on Charge Coupled Devices and Advanced Image Sensors, Bruges, Belgium, 1997
- 3 http://www.fairchildimaging.com/main/ccd\_area\_595.htm
- 4 B. Benwell *et al.*. Proceedings of the 2005 IEEE Workshop on Charge-Coupled Devices and Advanced Image Sensors, Karuizawa, Nagano, Japan, 2005