

多抽头高速 CCD 设计考虑

曾庆高¹ 刘昌林¹ 唐遵烈¹ 李仁豪¹ 唐绍凡²

(¹ 重庆光电技术研究所, 重庆 400060; ² 北京空间技术研究所, 北京 100063)

摘要 针对影响高速电荷耦合器件(CCD)性能参数的主要因素,如 CCD 的频率特性、接地回路、电磁干扰、图像串音等进行研究,设计研制出 400 pixel×400 pixel 高速可见光 CCD,测试分析显示,该器件实现了高灵敏度、高动态范围、低噪声等性能指标,较好地解决了高速 CCD 多抽头输出一致性、噪声、信号串扰等问题,从而验证了设计的合理性和有效性。

关键词 图像传感器; 电荷耦合器件(CCD); 高速; 多抽头

中图分类号 TP212.14 **文献标识码** A **doi**: 10.3788/AOS200929s1.0382

Design Method of Multi-Tapped High-Speed Charge-Coupled Device

Zeng Qinggao¹ Liu Changlin¹ Tang Zunlie¹ Li Renhao¹ Tang Shaofan²

(¹ Chong Qing Optoelectric Technology Institute, Chongqing 400060, China
² Beijing Universe Space Science and Technology Institute, Beijing 100063, China)

Abstract Major factors that influence the performance parameters of high-speed charge coupled device (CCD), such as CCD's frequency response characteristics, grounding return, electromagnetic interference, image cross talk *et al.*, were analyzed and considered. A high-speed CCD sensor with 400 pixel×400 pixel was designed, fabricated and tested. The analysis shows that the CCD sensor has good performances and features such as good responsibility, high dynamic range and low noise *et al.*, It was greatly improved for the multi-tapped high-speed CCD sensor to optimize its uniformity among multi-tapped outputs and to reduce its noise and signal cross talk, which shows that the design and layout used are reasonable and efficient.

Key words image sensor; charge-coupled device (CCD); high-speed; multi-tap

1 引 言

高速电荷耦合器件(CCD)已成为 CCD 的一个重要发展方向,它被广泛应用于军事和民用上来表征快速事件和过程特征,如拍摄高速飞行弹头的飞行姿态、闪电探测频次统计等高速瞬态像场合,要求 CCD 具有高的工作速度和响应灵敏度,超高速 CCD 数字成像技术为这些应用提供了传统方法不能获得的好处,如短的曝光时间和大的动态范围等。高速 CCD 的特殊用途包括弹道学、超速碰撞、航空设计、功率产生等碰撞物理学领域的应用,它覆盖诸如加速技术、化学、冲击波物理学、流体动力学、动态物质特性、监测技术、数值解析分析等相关学科范围。例如,利用高速 CCD 试验现代弹药和装甲和汽车零件破坏性试验以及对流星体和太空碎片的观察来保护和屏蔽卫星以及太空站、仿真飞行器、火箭、宇宙飞船、弹头重返大气层的非核损伤、彗星与地球和行星碰撞等。

对于高速 CCD,通常采用多抽头输出结构,在保证总的帧频情况下,降低单抽头输出数据速率在可接受的程度,以使 CCD 性能最佳化。对于多抽头 CCD,为减少压点数,较多地采用公共引线,不可避免地存在引线与引线之间的交叉,容易引起引线与引线之间的相互干扰、公共阻抗噪声、图像串音等问题,尤其是对于高速工作 CCD,影响会更加明显。因此,针对高速 CCD 的特点和影响高速 CCD 性能的主要因素,进行总体考虑和设计优化,是实现高速 CCD 高性能的首要条件。

2 多抽头高速器件设计

2.1 器件频率响应特性设计

对于 CCD 器件,其频率响应特性除受电荷在时钟电极下的渡越时间的影响外,还主要受 CCD 片上放大器的频率响应特性的影响。如何通过器件的模

拟仿真结果和实践经验,设计出低噪声、满足使用频率要求的输出放大器,在很大程度上反映了 CCD 器件的设计水平。本文结合该 CCD 器件的技术性能指标,采用三级源跟随放大器结构,主要从放大器频率响应、增益、噪声、带负载能力以及功耗等方面进行了仿真和综合考虑,确定了最佳的输出放大器结构尺寸,图 1 为三级源跟随放大器仿真输出结果。

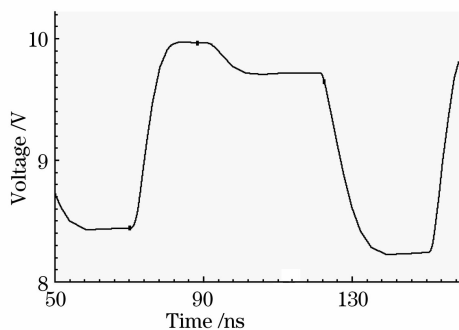


图 1 三级源跟随放大器仿真输出波形

Fig. 1 Simulation of output waveform of three stage source followed amplifier

对于三级源跟随放大器,考虑到电源功耗,电源 V_{DD} 电流选择在 $4\sim 6$ mA,通过变换不同 MOS 管参数进行仿真,确定了放大器 MOS 管的最佳参数组合,从图 1 仿真的输出波形看,满足设计要求。

2.2 多抽头放大器响应一致性设计

为保证个输出放大器响应的一致性,除保证放大器的结构完全一样外,同时要考虑放大器的公共电源引线所施加到每个放大器的电压尽量一致,才能保证放大器增益、直流输出工作点和交流输出幅度等的一致性。

该器件设计时,多抽头放大器之间的公共电源总线采用在多晶硅上走铝总线,具体设计为:

1) 对于 V_{DD} 电源总线,铝线宽度尽量设计得宽一些,铝线电阻约为 40 m Ω ,电源电压从总线两端施加,流过总线的最大电流为 6 mA,放大器之间 V_{DD} 电源电压最大差值不大于 0.05 V。降低 V_{DD} 电源总线的电阻,也有利于削弱多抽头器件共用 V_{DD} 总线所引起的抽头间图像串音、公共阻抗引入的噪声。但铝线宽度不能过度,设计得过宽会占用较多的芯片面积,影响其它引线的走线和总体布局。另外,在 CCD 驱动电路板上,采用 RC 电路对 V_{DD} 电源线滤波,保持 V_{DD} 电源的干净,滤波电阻 R 应选用适当,因为 V_{DD} 电源线电流较大,容易在 R 上引起较大的电压降,电容 C 的选择,应结合 R 考虑,起到对高低频率的滤波。

2) 对于复位漏电源 (V_{RD}) 总线,流过该电源线的电流比 V_{DD} 电源线的电流要小,铝线宽度可适当比 V_{DD} 电源线窄一些, V_{RD} 电源电压从总线两端施加,流过总线的最大电流若为 2 mA,则放大器之间 V_{RD} 电源电压最大差值不大于 0.03 V,减少 V_{RD} 电源总线电阻,有利于降低多抽头器件共用 V_{RD} 总线所引起的抽头间图像串音,同时对 V_{RD} 电源进行滤波处理,保持 V_{RD} 电源干净。

3) 除 V_{DD} 电源总线和 V_{RD} 电源总线等直流偏置因电压降影响各放大器的输出均匀性外,同样加在公共电极上的时钟脉冲也会存在一定的电压降,影响器件响应的均匀性。本文在选择交流时钟总线宽度和长度时,也考虑到了总线的电阻和电容,即 RC 时间常数,这对高频器件是必须考虑的重要参数之一,它不仅影响或限制器件的工作频率,还涉及到驱动电路带负载的能力,设计时进行了估算和折中考虑。

2.3 降低引线间电磁干扰设计

为降低引线间电磁干扰,在器件设计时,主要从以下几方面进行了设计考虑:

1) 适当增加引线间的间距。因为引线间的串扰量直接与引线间的距离有关,在空间布局位置和芯片面积许可的情况下,尽量增大引线间的间距,同时尽量减少引线间的并行走线,这有利于降低引线间的相互干扰。在该器件设计时,引线间的最小间距为 15 μ m。

2) 交流与直流引线尽量分类布线。为降低和避免交流引线与直流引线间的相互串扰,尤其是交流引线对直流引线的影响,设计时尽量让交流引线布在一起,直流引线布在一起,分类走线。

3) 引线间的屏蔽隔离。为降低引线间的相互串扰,在器件设计时,采用了引线间用地线进行屏蔽隔离,主要是在交流引线与直流引线之间采用地线屏蔽隔离。

4) 引线布线时尽量避免容易出现强干扰信号的布局方法,如引线走线尽量不要布成直角形状。

2.4 CCD 接地回路设计

当信号电流从两个不同电路流经相同的接地回路时会产生公共阻抗噪声,对于接地回路设计,有两个主要的方法,即单点接地和多点接地。对于 CCD 相机设计,串联单点接地或“噪声链”接地是最简单的接地方案,但由于该方案中电路之间共享接地电流,会引入串音问题,所以一般不被采用。并行接地排列是较好的选择,因为它将各自电路的接地电流隔离,但对高频 CCD 电路,这种接地方法并不令人

满意,因为到接地平面的长引线会呈现高感抗。当电路工作时,会使接地回路产生地跳,同样,如果接地回路靠得近,磁场耦合和电容耦合会产生串音。对于 CCD 工作,多点接地是最佳的方法,这种方法提供了好的电路隔离和低的感抗回路。对于多点接地布局,与接地回路相关的感抗是一个重要问题,在高速应用时,必须将其降低,这是因为 CCD 衬底回路对感抗非常敏感,感抗过高会引起衬底地跳,影响多相 CCD 的满阱性能。本文在版图设计时,对 CCD 接地回路进行了仔细考虑。

3 器件结构设计

该器件有效光敏元数为 400×400 ,在光敏区两边各有 4 位暗像元,并对应有同样像元数的寄存区像元,采用 8 抽头输出,放大器分别位于上下两边,各为 4 个,器件总体结构示意图如图 2 所示。每个子区对应的有效像元数为:光敏区 $100(\text{横向}) \times 200(\text{纵向})$,存贮区 $100(\text{横向}) \times 200(\text{纵向})$,水平移位寄存区 $100+3(\text{哑元})=103$ 。

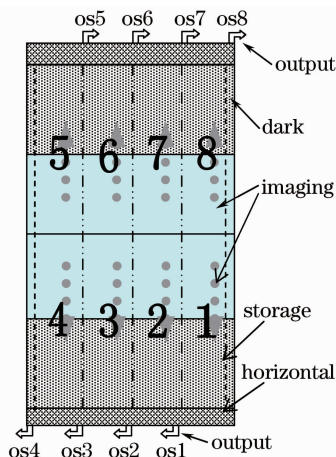


图 2 器件结构示意图

Fig. 2 Overall configuration of the CCD sensor

考虑到该器件的像元尺寸较大,设计时,光敏区、存贮区和水平移位寄存器均采用四相时钟驱动,有利于提高信号电荷在栅电极下转移时的渡越时间,改善器件的频率特性。

4 研制结果

通过对该器件的模拟仿真和版图优化设计,再进行工艺流片,研制的器件主要特点及性能指标如表 1 所示,器件照片及其光谱响应如图 3、图 4 所示,图 5 为器件输出波形,图 6 为器件所成图像。

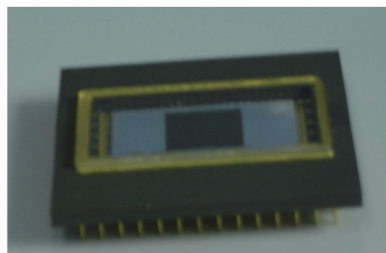


图 3 器件照片

Fig. 3 Photo of the device

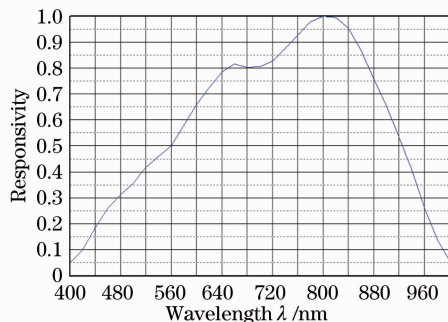


图 4 器件光谱响应曲线

Fig. 4 Spectrum response curve of CCD

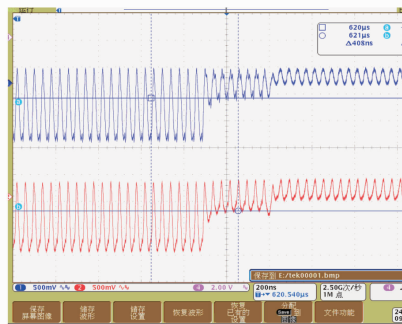


图 5 器件实际输出波形(25 MHz)

Fig. 5 The output waveform of CCD at 25 MHz pixel readout rate

表 1 器件特点及性能指标

Table 1 Specification of the CCD sensor

Parameters	Values
Array scale /pixel	400×800
Number of effective pixel /pixel	400×400
Number of dummy pixel /pixel	3
Dark pixel /pixel	8(4 pixels at each side)
Pixel size / μm^2	26×26
Dynamic range	$\geq 5000:1$
Photoresponse nonuniformity among taps (500 frame/s) /%	≤ 5
Threshold light intensity /lx	≤ 0.02
Noise N_{rms} (not including circuit noise) /mV	0.3
Frame rate /(frame/s)	500
Saturation output amplitude /mV	≥ 2000
Number of output tap	8
Data rate for each tap /(Mpixel/s)	≥ 16

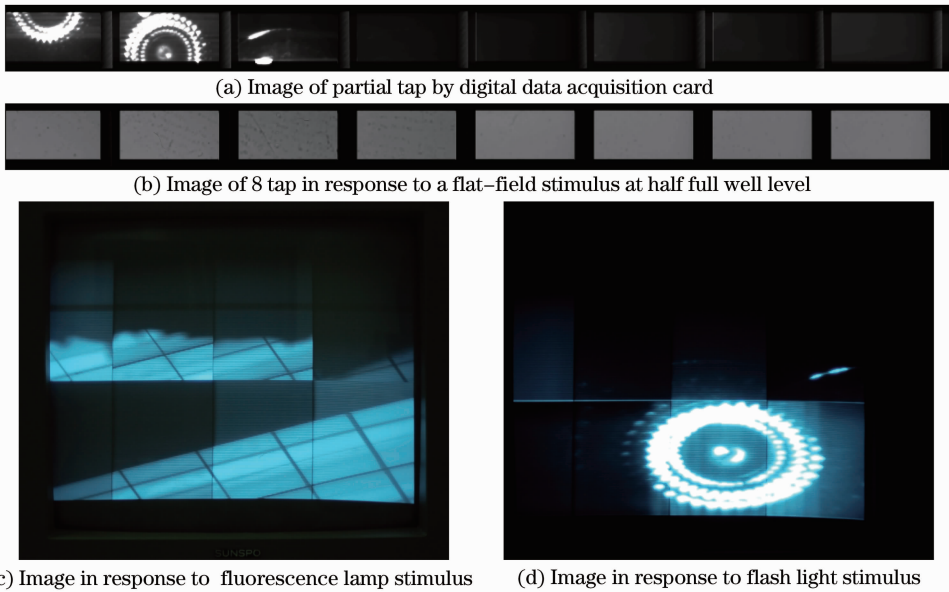


图 6 器件所成图像

Fig. 6 Image of the CCD sensor in response to different light source stimulus

5 结 论

本文针对多抽头高速 CCD 的频率特性、引线间信号串扰、公共引线阻抗噪声、图像串音、均匀性以及 CCD 接地等方面进行了分析和设计,设计的 $400 \text{ pixel} \times 400 \text{ pixel}$ 高速 CCD, 在 500 frame/s 工作时, 器件的灵敏度为 0.02 lx , 输出噪声电压小于 0.3 mV , 动态范围大于 $5000:1$, 抽头间非均匀性小于 5% , 实验结果表明, 针对多抽头高速 CCD 的设计考虑是有效的, 较好地解决了多抽头高速 CCD 器件一致性、高频特性、噪声、信号串扰等问题, 为多抽头高速 CCD 设计提供了借鉴和参考。

参 考 文 献

- 1 James R. Janesick. Scientific Charge-Coupled Devices [M]. Bellingham: SPIE, 2001. 605~720
- 2 James R. Janesick, Tom S. Elliott. Sandbox CCDs[C]. SPIE, 1995, 2415: 19~27
- 3 Gerald C. Host. CCD arrays cameras and displays[M]. SPIE Optical Engineering Press, 1998. 102~145
- 4 Albert J. P. Theuwissen. Solid-State Imaging with Charge-Coupled Devices[M]. Kluwer: Academic Publishers, 1995. 85~106
- 5 Rudolf Germer. High speed videography with solid state devices [C]. SPIE, 2001, 4183: 233
- 6 R. Germer. High speed video techniques with CCD-cameras[C]. SPIE, 1987, 674: 631~637
- 7 Rudolf K. Germer, Werner Meyer-Ilse. High-speed CCD video camera[C]. SPIE, 1991, 1358: 346~350
- 8 R. Germer, W. Meyer-Ilse. High speed CCD video camera[C]. SPIE, 1991, 1358: 346~350
- 9 Liu Changlin, Li Renhao *et al.*. 512×512 high frame rate visible CCD[J]. Semiconductor Optoelectronics, 2005, (suppl.): 16~18
刘昌林, 李仁豪 等. 512×512 高帧频可见光 CCD[J]. 半导体光电, 2005, (增刊): 16~18
- 10 Liu Changlin, Zhou Xudong *et al.*. 80×80 High Speed CCD Development[M]. Chengdu: University of Electronic Technology and Science Publisher. 74~78
刘昌林, 周旭东 等. 80×80 高速 CCD 研制[M]. 成都: 电子科技大学出版社. 74~78