

利用半导体光放大器实现 10 Gb/s 全光半减器的组合逻辑实验研究

韩丙辰^{1,2} 于晋龙¹ 张立台¹ 王文睿¹ 江 阳¹ 张爱旭¹ 杨恩泽¹

(¹天津大学电子信息工程学院, 光电信息技术科学教育部重点实验室, 天津 300072)

²山西大同大学物理与电子科学学院, 山西 大同 037009

摘要 提出了一种新型全光半减器组合逻辑方案。该方案基于两个半导体光放大器(SOA)和窄带光滤波器(NOBBPF)。利用 SOA 的四波混频(FWM)和交叉增益调制(XGM)效应,通过调整 NOBBPF 的中心波长,第一个 SOA 产生逻辑“ $\bar{A} \cdot B$ ”门,提供半减器的“借位”,同时该 SOA 产生“同或”逻辑;第二个 SOA 产生“非”逻辑,两个 SOA 级联后产生逻辑“异或”门,提供半减器的“差”位。实验中,实现了两路 10 Gb/s 伪随机归零(RZ)码信号间的全光半减逻辑运算。

关键词 光通信; 全光半减器; 半导体光放大器; 四波混频; 交叉增益调制

中图分类号 TN929.11 文献标识码 A doi: 10.3788/AOS20092908.2082

The Experimental Research on 10 Gb/s all-Optical Half-Subtractor by Using Semiconductor Optical Amplifier

Han Bingchen^{1,2} Yu Jinlong¹ Zhang Litai¹ Wang Wenrui¹ Jiang Yang¹

Zhang Aixu¹ Yang Enze¹

¹Key Laboratory of Opto-Electronic Information Science and Technology, Ministry of Education
School of Electronic Information Engineering, Tianjin University, Tianjin 300072, China

²School of Physics and Electronic Science, Shanxi Datong University, Datong, Shanxi 037009, China

Abstract A novel all-optical half-subtractor combination logic scheme is demonstrated, based on two semiconductor optical amplifiers (SOA) and three narrow optical bandpass filters (NOBBPF). By utilizing four-wave mixing (FWM), cross-gain modulation (XGM) in the SOA and through adjusting narrow optical bandpass filter central wavelength, the first SOA generates $\bar{A} \cdot B$ logic and provides borrow bit of half-subtractor, simultaneously the SOA generates XNOR logic; the second SOA generates NOT logic, two cascaded SOAs engender XOR logic and provides difference bit of half-subtractor. In the experiment, all-optical half-subtraction Boolean calculation is achieved between 10 Gb/s PRBS signals.

Key words optical communication; all-optical half-subtractor; semiconductor optical amplifier (SOA); four-wave mixing (FWM); cross-gain modulation (XGM)

1 引 言

全光技术的发展对于未来的通信网络而言,是一个重要的组成部分,它可以使网络中的节点功能

在光域里面执行,完成诸如分插复用、分组同步、地址识别和信号再生等功能的全光实现,从而可以避免繁琐的光电转换问题,突破在宽带、灵活网络方向

收稿日期: 2008-08-11; 收到修改稿日期: 2008-12-23

基金项目: 国家自然科学基金(60572013)、国家自然科学基金重点项目(60736035)、国家 863 计划(2007AA01Z272)、天津市自然科学基金(06YFJMJC01400)和教育部新世纪人才计划(NCET-06-0248)支持资助课题。

作者简介: 韩丙辰(1976—),男,博士研究生,主要从事高速光纤通信方面的研究。E-mail: han_bchen@126.com

导师简介: 于晋龙(1969—),男,教授,博士生导师,主要从事高速光纤通信系统、光微波和光纤传感等方面的研究。

E-mail: yujinlong@tju.edu.cn

发展的瓶颈。而这些全光功能节点的实现过程中，全光逻辑门起着非常重要的作用。全光逻辑门是实现光分组交换、全光再生、全光波长变换、光学双稳态、光计算和未来高速大容量光传输的关键器件，近年来受到国内外广泛的关注，研究者已经展开了对全光基本逻辑（“与”、“或非”、“同或”等）^[1~5] 和组合逻辑（半减器、半加器等）^[6,7] 的相关研究。

从功能上来讲，半减器可以由“异或”逻辑和“ $\bar{A} \cdot B$ ”逻辑来构成。而半减器全光逻辑门的功能实现则是利用高非线性材料的非线性特性，如光波导材料、高非线性光纤材料、半导体光放大器(SOA) 等非线性效应。为此，研究人员已经提出了多种全光半减器以及“异或”的实现方案。基于周期性极化反转铌酸锂(PPLN)波导的半减器^[6]，基于半导体光放大器(SOA)和 PPLN 波导混合使用实现半减功能^[7]，使用平行马赫-曾德尔结构的 SOA 实现多种逻辑门^[8]，基于马赫-曾德尔干涉结构的 SOA 实现“异或”^[9]。上述各种全光逻辑的实现技术各有优势，基于 SOA 干涉结构的逻辑门输出信号具有较好的消光比，然而结构过于复杂，限制了器件的灵活性。由于其干涉仪结构，只能利用交叉相位调制(XPM)，而 SOA 中的其它非线性效应交叉增益调制(XGM)、四波混频(FWM)等无法应用，也就无法在一个结构中实现多种逻辑运算；使用 PPLN 构成的逻辑门具有噪声小、响应速度超快等优点，不受信号速率的限制，但是 PPLN 的本身材料限制以及波长

要求严格，因此无法实现全光逻辑门的集成化。在众多方案中由于 SOA 不仅具有良好非线性特性，且具有体积小和可集成等优点，而利用 SOA 中的多种非线性效应，可以同时实现若干种逻辑运算，有利于减少系统的复杂度和降低系统的成本。国内外的研究者们已采用单个 SOA 实现了逻辑“或非”、“同或”、“非”和“与”门等多种高速全光逻辑^[10]。

提出了一种利用两个 SOA 结合窄带光滤波器(NOBBPF)并采用时钟脉冲序列作为探测光的新型的全光组合逻辑门方案。利用 SOA 中的 FWM 和交叉增益调制(XGM)效应，通过调整带通滤波器的中心波长，同时实现了“ $\bar{A} \cdot B$ ”，“ $A \odot B$ ”，“ $A \oplus B$ ”全光逻辑功能，并将“ $\bar{A} \cdot B$ ”逻辑与“ $A \oplus B$ ”逻辑组合起来，构成了全光半减器。实验中，完成了 10 Gb/s 的伪随机归零(RZ)码的半减器逻辑运算。

2 工作原理

基于 SOA 的半减器逻辑工作原理如图 1 所示。A 和 B 是两路数据信号光，其波长分别为 λ_A 和 λ_B ，而探测光是两路波长为 λ_{P_1} 和 λ_{P_2} 的小功率时钟脉冲光 P_1 和 P_2 ，两路信号光注入到 SOA 之后产生 FWM 效应。而两路探测光分别注入到两个 SOA 后面均会受到信号光的交叉增益调制。两个 SOA 后面接有 SOA，通过 SOA 可以同时得到不同的逻辑门输出。

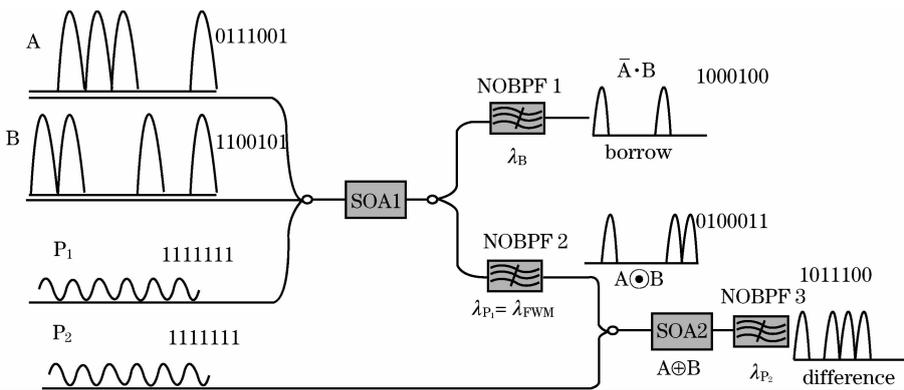


图 1 图 1 基于 SOA 的全光半减器组合逻辑工作原理示意图

Fig. 1 Principle of the all-optical half-subtractor logic gates based on SOA

全光半减器逻辑功能的具体实现原理如下。

半减器“借位”的实现。当数据信号 A 和 B 共同注入到 SOA 1 后，由于数据 B 将受到数据 A 的交叉增益调制，当数据 A 为“1”码时，无论数据 B 为“1”码或“0”码，在 λ_B 波长处都为“0”码。当数据 A 为“0”码且数据 B 为“1”码时，在 λ_B 波长处为“1”

码，将 NOBBPF 1 中心波长调到 λ_B 即可得到逻辑 $\bar{A} \cdot B$ 如表 1 所示。根据逻辑关系， $\bar{A} \cdot B$ 可表示“A-B”的“借位”。

半减器“差”位的实现。从逻辑运算的角度来看，二进制数字减法表现为“异或”逻辑，如表 1 所示。而“异或”逻辑则在该方案中可通过“同或”逻辑

后接“非”逻辑来构成。

表 1 全光半减器逻辑门真值表

Table 1 All-optical half-subtractor logic true value table

data A	data B	borrow A-B	difference
0	0	0	0
1	0	0	1
0	1	1	1
1	1	0	0

实现“同或”原理如图 2 所示。当数据 A 和 B 的波长确定后,其 FWM 后产生的闲频光位置亦为定值,调整探测光波长使得 $\lambda_{P_1} = \lambda_{FWM}$ (λ_{FWM} 为 FWM 产生的闲频光)。探测光为连“1”小功率信号,将 NOBPF 1 中心波长调到 λ_{P_1} ,当信号 A 和 B 同为“1”码时,由于 FWM 效应产生闲频光,NOBPF 1 输出为“1”码。当信号 A 和 B 相异(其中一路为“0”另一路为“1”)时,由于 XGM 效应,小信号探测光将被抑制,视输出为“0”。当信号 A 和 B 同为“0”码时,小信号探测光被放大,输出为“1”,即完成“同或”运算。

“非”逻辑则相对简单。探测光 P_2 为连“1”信号,并将 NOBPF 2 中心波长调到 λ_{P_2} 。当前面“同或”逻辑信号注入到 SOA 2 时,由于 SOA 中的 XGM 效应,输出信号将是“同或”逻辑的“非”运算结果,即数据信号 A 和 B 的“异或”运算。

由于“异或”逻辑的实现中,“非”逻辑比较简单,只考虑 XGM 效应;而“同或”逻辑中则涉及到 XGM 和 FWM 效应的共同作用,同时探测光为时钟脉冲光,因此 SOA 中的载流子动态变化较为复杂^[11~13]。另外,探测光的中心波长与两路信号光 FWM 时产生的闲频光波长相同,为避免探测光与闲频光之间的干涉,应使探测光的偏振态与闲频光的偏振态保持正交^[14],如图 2 所示。

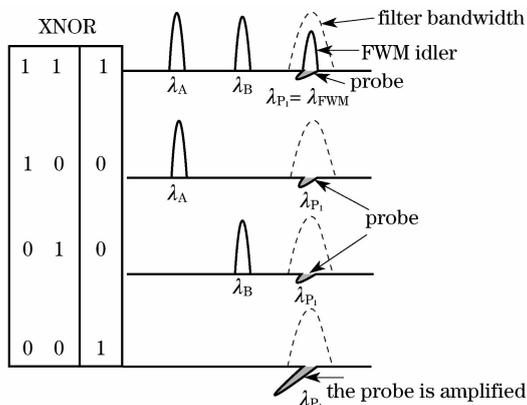


图 2 同或逻辑工作原理示意图

Fig. 2 Principle of the XNOR logic

3 实验结果及讨论

提出的全光半减器逻辑门整体实验方案如图 3 所示。其中,PC 为偏振控制器,IM 为电光强度调制器,CLK 为电时钟,TODL 为光可调延时线,ATT 为可变衰减器,NOBPF 为窄带光滤波器,WDM 为波分复用器。

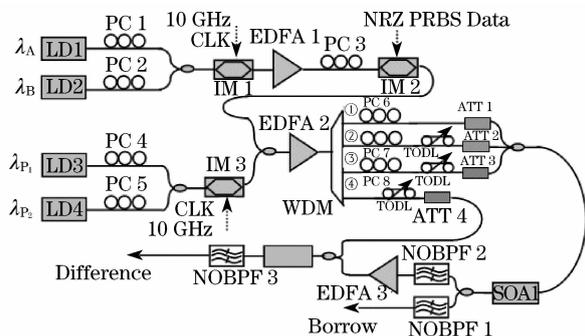


图 3 基于 SOA 的全光半减器逻辑门系统实验图

Fig. 3 Experimental setup of the all-optical half-subtractor logic-gate system based on SOA

两路波长分别为 1550.9 nm 和 1551.7 nm 的直流激光器产生的连续光(CW)经过偏振控制器 PC 1 和 PC 2 后,通过一个 50 : 50 的光耦合器合为一路线路输入到钕酸锂(LiNbO₃)电光强度调制器 IM 1,经调制产生 10 GHz 光时钟脉冲并通过 EDFA 放大后再输入 IM 2。非归零(NRZ)编码电信号(data)将 10 GHz 光脉冲变成 10 Gbit/s 归零伪随机码序列(PRBS)。此刻,两路不同波长的光信号的码型完全相同。

LD 3 和 LD 4 分别为中心波长 1552.5 nm 和 1553.3 nm 的连续光源,产生的连续光分别经 PC 4, PC 5 输入到强度调制器 IM 3。同时 10 GHz 的时钟射频信号输入到 IM 3 对连续光进行强度调制,产生 10 GHz 的光脉冲序列作为探测光。

伪随机归零码信号光和探测光通过一个 50:50 的光耦合器合为一路线路经 EDFA 2 后进一步放大,放大后的信号光和探测光经过波分解复用器(WDM)分为 4 路。① 路为 1550.9 nm 波长通道(设为 A),由 PC 6 来调整其偏振态,并可通过可调衰减器 ATT 1 改变该路信号的光功率,码型为“0111001”,如图 4(a)所示。② 路为 1551.7 nm 波长通道,信号光经 PC 7 来调整其偏振态,信号光经过光可谐延时线(TODL)调整与信号 A 的相对延时,产生相应的码型为“1100101”,通过可调衰减器 ATT 2 改变该路信号的光功率,在实验中设该路信号为 B 如图 4(b)所示。③ 路为 1552.5 nm 探测光波长通道,通过 PC 8 来调整该路信号的偏振态(使探测光 P_1 与信

号光的偏振态正交),使用 TODL 来调整时钟探测光的时序,令探测光的时序与两路编码信号的时序对准,经 ATT 3 来改变其光功率。④ 路为 1553.3 nm 探测光波长通道,使用 TODL 来调整时钟探测光的时序,经 ATT 4 来改变其光功率。信号光 A 和 B 及探测光经光耦合器合为一路进入半导体光放大器 SOA 1,在 SOA 1 中发生交叉增益调制和四波混频效应,由带宽 0.26 nm 的 NOBPF 1 滤出半减器“借位”运算结果,同时由 NOBPF 2 滤出“同或”逻辑结果后,与 WDM 的第 4 路通道的探测光耦合后注入到 SOA 2 中,在 SOA 2 中发生 XGM 效应起到逻辑“非”的作用,经 NOBPF 3 得到“异或”逻辑运算结果,即半减器的“差”位的实现,可用示波器(Agilent-86100A)和光谱仪(Agilent-86142B)分别观测逻辑门输出的信号波形和光谱。

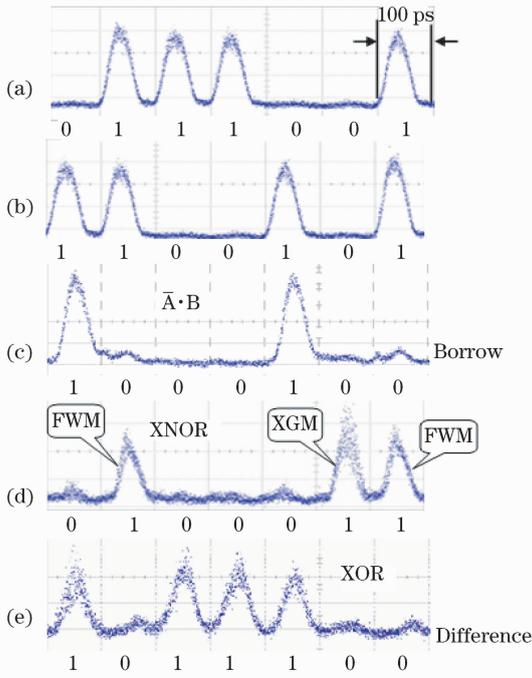


图 4 信号 A 和 B 及半减器中不同逻辑门的波形图

Fig.4 Waveforms of signal A, B and the different outputs of different logic gates in half-subtractor

图 4 分别给出了信号 A 和 B 间实现半减器功能时得到的不同的逻辑运算的实验结果,其中入 SOA 1 前,信号 A 和 B 的光功率分别为 2 dBm 和 0,其码型如图 4(a)和图 4(b)所示,探测光 P_1 的光功率 -27 dBm。信号光 A 和 B 以及探测光 P_1 注入 SOA 1 后,在 SOA 1 中产生 FWM 和 XGM 效应,在信号 B 波长处通过 NOBPF 可得到“ $\bar{A} \cdot B$ ”逻辑如图 4(c)所示。即全光半减器的“借位”输出。在探测光 P_1 波长处通过 NOBPF 可得到信号 A 和 B 的“同

或”逻辑输出如图 4(d)所示。信号 A 和 B“同或”逻辑运算结果(光功率 7 dBm)与探测光 P_2 (光功率 -6.1 dBm)共同注入 SOA 2,产生 XGM 效应,对前面“同或”逻辑的结果进行“取反”运算,实现信号 A 和 B 之间的“异或”逻辑运算如图 4(e)所示,得到 A-B 的“差位”输出,两个 SOA 的工作电流均为 300 mA。

在实现“同或”逻辑时,需把探测光 P_1 的中心波长 λ_{P_1} 调至信号 A 和 B 的四波混频处,即 $\lambda_{P_1} = \lambda_{FWM2} = 1552.5$ nm。在此逻辑实现过程中分别使用了交叉增益调制和四波混频效应,因探测光波长与 FWM 的闲频光波长相同,故“同或”逻辑的输出信号只有一个波长,便于进一步组合为半减器等复杂逻辑。实验中分别观测了“同或”逻辑实现过程中四波混频和交叉增益调制单独作用的输出波形如图 5(a)和图 5(b)所示。

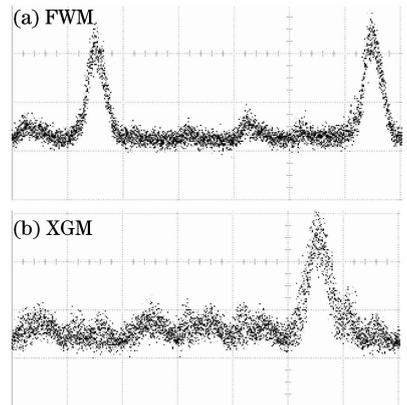


图 5 “同或”逻辑实验中不同机理的逻辑输出

Fig.5 Logic outputs of different principle on XNOR experiment

4 结 论

全光组合逻辑门是全光信号处理中的关键功能,是目前研究的热点。提出了一种新型的全光半减器组合逻辑门的实现方案,该方案基于两个级联的 SOA 和 NOBPF,通过调节带通滤波器的中心波长,可以获得全光逻辑的“ $\bar{A} \cdot B$ ”、“同或”、“异或”功能,由此来构成全光半减器。在理论和实验上,通过研究 SOA 的 FWM 和 XGM 效应,实现了全光半减运算。实验完成了两路 10 Gb/s 归零码信号的多种基本逻辑,并将这些基本逻辑进行组合,得到半减器的全光逻辑结构,证实了该方案的可行性,该方案中结构比较简单,为进一步构成复杂的组合逻辑(全减器等)奠定基础。

参 考 文 献

- 1 Tarek A. Ibrahim, R. Grover, L.-C. Kuo *et al.*. All-optical AND/NAND logic gates using semiconductor microresonators [J]. *IEEE Photon. Technol. Lett.*, 2003, **15**(10):1422~1424
- 2 A. Bogoni, L. Poti, R. Proietti *et al.*. Regenerative and reconfigurable all-optical logic gates for ultra-fast applications [J]. *Electron. Lett.*, 2005, **41**(7): 435~436
- 3 R.P. Webb, R.J. Manning, G.D. Maxwell *et al.*. 40 Gbit/s all-optical XOR gate based on hybrid-integrated Mach-Zehnder interferometer [J]. *Electron. Lett.*, 2003, **39**(1):79~81
- 4 YawDong Wu. All-optical logic gates by using multibranch waveguide structure with localized optical nonlinearity [J]. *IEEE J. Sel. Topics Quant. Electron.*, 2005, **11**(2):307~312
- 5 Ding Yuan, Zhang Xinliang, Dong Jianji *et al.*. Improvement for all-optical logical AND gate based on cascaded semiconductor optical amplifiers [J]. *Chinese J. Lasers*, 2007, **34**(11):1517~1521
丁 园, 张新亮, 董建绩 等. 基于级联半导体光放大器实现全光逻辑与门的改进方案[J]. *中国激光*, 2007, **34**(11):1517~1521
- 6 Jian Wang, Junqiang Sun, Qizhen Sun. Single-PPLN-based simultaneous half-adder, half-subtractor, and OR logic gate: proposal and simulation [J]. *Optics Express*, 2007, **15**(4): 1690~1699
- 7 John E. McGeehan, Saurabh Kumar, Alan E. Willner. Simultaneous optical digital half-subtraction and-addition using SOAs and a PPLN waveguide [J]. *Optics Express*, 2007, **15**(9): 5543~5549
- 8 Joo-Youp Kim, Jeung-Mo Kang, Tae-Young Kim *et al.*. All-Optical multiple logic gates with XOR, NOR, OR, and NAND functions using parallel SOA-MZI structures: theory and experiment [J]. *J. Lightwave Technology*, 2006, **24**(9): 3392~3399
- 9 Sebastian Randel, Alessandro Marques de Melo, Klaus Petermann *et al.*. Novel scheme for ultrafast all-optical XOR operation [J]. *J. Lightwave Technology*, 2004, **22**(12):2808~2814
- 10 Dong Jianji, Zhang Xinliang, Wang Yang *et al.*. High speed reconfigurable logic gate s based on single semiconductor optical amplifier [J]. *Acta Physica Sinica*, 2008, **57**(4):2222~2228
董建绩, 张新亮, 王 阳 等. 基于单个半导体光放大器的高速多功能逻辑门[J]. *物理学报*, 2008, **57**(4):2222~2228
- 11 Tang Guangqiang, Yu Jinlong, Wang Yaotian *et al.*. 40 GHz All-optical clock extraction using a fabry-pérot filter [J]. *Acta Photonica Sinica*, 2007, **36**(10):1853~1857
汤广强, 于晋龙, 王耀天 等. 基于法布里-珀罗滤波器的 40 GHz 全光时钟提取实验[J]. *光子学报*, 2007, **36**(10):1853~1857
- 12 Zhang Aixu, Yu Jinlong, Wang Yaotian *et al.*. Noninverted wavelength conversion for 40 Gb/s return-to-zero signal based on semiconductor optical amplifier and optical bandpass filter [J]. *Acta Optica Sinica*, 2008, **28**(2):249~254
张爱旭, 于晋龙, 王耀天 等. 基于半导体光放大器和整形滤波器的 40 Gb/s 的归零正码波长变换研究[J]. *光学学报*, 2008, **28**(2):249~254
- 13 Yu Yinlong, Wang Yaotian, Zhang Aixu *et al.*. Experimental study on 40 Gb/s All optical 3R regeneration [J]. *Acta Optica Sinica*, 2007, **27**(5):801~806
于晋龙, 王耀天, 张爱旭 等. 40 Gbit/s 信号全光 3R 再生实验 [J]. *光学学报*, 2007, **27**(5):801~806
- 14 G. Berrettini, A. Simi, A. Malacarne *et al.*. Ultrafast integrable and reconfigurable XNOR, AND, NOR, and NOT photonic logic gate [J]. *IEEE Photon. Technol. Lett.*, 2006, **18**(8):917~919