

激光与光电子学进展

基于自对准技术的 4 管像素寄生电容建模与分析

杜雅娟^{1,2}, 高静^{1,2*}, 高志远^{1,2}, 聂凯明^{1,2}¹天津大学微电子学院, 天津 300072;²天津市成像与感知微电子技术重点实验室, 天津 300072

摘要 转换增益是微光 CMOS 图像传感器的重要参数, 转换增益的提高有助于提升图像传感器的信噪比, 进而提升灵敏度和成像质量。由于转换增益与像素的寄生电容成反比关系, 为有效提升转换增益, 提出了一种基于自对准技术的 4 管有源像素寄生电容的二维物理模型。该模型建立了像素寄生电容与注入条件之间的关系, 其中包括注入剂量、注入能量和复位电压, 该模型的计算结果与 TCAD 仿真结果具有较高的一致性, 二者之间的方差小于 0.0028 fF^2 , 验证了该模型的准确性。该模型能应用于高性能图像传感器尤其是高灵敏度微光图像传感器的设计和优化中。

关键词 有源像素; 转换增益; 寄生电容; 注入工艺

中图分类号 TN223

文献标志码 A

DOI: 10.3788/LOP221253

Modeling and Analysis of Parasitic Capacitance in 4-Transistor Pixels Based on Self-Alignment Technique

Du Yajuan^{1,2}, Gao Jing^{1,2*}, Gao Zhiyuan^{1,2}, Nie Kaiming^{1,2}¹School of Microelectronics, Tianjin University, Tianjin 300072, China;²Tianjin Key Laboratory of Imaging and Sensing Microelectronic Technology, Tianjin 300072, China

Abstract Conversion gain is an important parameter of low-light CMOS image sensors, and realizing improvements in conversion gain helps to enhance their signal-to-noise ratio, which in turn improves their sensitivity and imaging quality. Because the conversion gain is inversely related to the parasitic capacitance of a pixel, this paper proposes a two-dimensional physical model of the parasitic capacitance of a 4-transistor active pixel based on the self-alignment technique to effectively improve the conversion gain. The proposed model establishes the relationship between pixel parasitic capacitance and injection conditions, which include injection dose, injection energy, and reset voltage. The calculated results of the model are in good agreement with the TCAD simulation results, and the variance between them is less than 0.0028 fF^2 , verifying its accuracy. The proposed model can be applied to the design and optimization of high-performance image sensors, especially high-sensitivity low-light image sensors.

Key words active pixel; conversion gain; parasitic capacitance; injection process

1 引言

随着工业智能化的发展, 互补金属氧化物半导体 (CMOS) 图像传感器的性能优化成为近几年的研究热点^[1-2], 其中微光 CMOS 图像传感器可弥补人眼在弱光环境下的视觉误差实现精准判断, 被广泛应用于工业制造、国防和军工^[3]、环境监测、生物医学等领域^[4]。在微弱光环境下, 由于光信号较弱, 噪声水平直接决定传感器的成像质量^[5]。从像素层面消除噪声的方法之一

是提升转换增益, 通过增加像素的输出信号的方式, 等效降低读出电路的噪声影响。转换增益与像素内的寄生电容成反比, 故寄生电容的研究和消除成为近年来微光 CMOS 图像传感器技术的研究热点。

像素内寄生电容主要是指像素内电荷-电压转换节点的寄生电容, 4 管像素内的电荷-电压转换节点为浮动扩散 (FD) 节点, 则 4 管像素内的寄生电容包括 FD 节点与衬底之间形成的 p-n 结电容、FD 节点分别与传输栅和复位栅之间的交叠电容以及源跟随器的栅

收稿日期: 2022-04-11; 修回日期: 2022-05-19; 录用日期: 2022-06-13; 网络首发日期: 2022-06-23

基金项目: 国家重点研发计划 (2019YFB2204202)

通信作者: *gaojing@tju.edu.cn

电容^[6]。目前针对像素寄生电容的优化方法包括通过降低注入剂量和能量的方式降低 p-n 结电容以及通过将 FD 节点与相邻栅极间隔开^[7-10]。但在实际的像素制造过程中,由于存在栅极侧墙结构,FD 节点的离子注入剂量降低到一定程度时,传输沟道和 FD 节点之间会出现明显势垒,严重影响像素的电荷传输性能,从而降低图像传感器的成像质量。而将 FD 节点与相邻栅极隔离的方式需要一个特定的制造工艺,还需要一个非常高的脉冲电压来完成电荷传输。对像素寄生电容进行建模分析,研究寄生电容与注入工艺之间的关系,能有效掌握基于标准 CMOS 工艺的寄生电容优化工艺。

基于自对准技术,对 4 管像素的寄生电容各组分与注入工艺之间的相关性进行了分析和二维建模。其中针对 FD 节点与相邻栅极之间的交叠电容的建模方法包括保角变换方法^[11-12]和半解析方法^[13],半解析法的计算量较小,可用于正常门和高 k 栅(k 指介电常数) MOS 晶体管寄生电容分析。但文献^[11-13]建立的模型都没有明确建立寄生电容与注入条件之间的关系,也没有考虑到离子注入的横向效应对寄生电容的影响。本文基于半解析方法,并结合实际的像素工艺,研究离子注入和横向效应对传输沟道的电势分布的影

响,建立起交叠电容与注入工艺条件之间的二维关系模型;并将该模型的计算结果与计算机辅助设计技术(TCAD)的仿真结果进行比较,分析总结优化寄生电容、提升像素转换增益的方案。

2 像素寄生电容模型研究

4 管像素内寄生电容 C_{FD} 的组成如图 1 所示。图 1 中: TG 为传输管的栅极, RST 为复位管的栅极, FD 节点处于传输栅和复位栅之间。FD 节点的寄生电容 C_{FD} 包括 FD 节点与衬底之间形成的 p-n 结电容($C_{j,FD} = C_{jsw,FD} + C_{jb,FD}$)、FD 节点与传输栅之间的耦合电容($C_{overlap,TG} = C_{tg1,b} + C_{tg1,s}$)、FD 节点与复位栅之间的耦合电容($C_{overlap,RST} = C_{tg2,b} + C_{tg2,s}$)以及源极跟随器的栅极电容 $C_{g,SF}$ 。其中 $C_{jsw,FD}$ 和 $C_{jb,FD}$ 分别为 FD 节点底部和侧面形成的 p-n 结电容, $C_{tg,s}$ 为相邻栅极的侧壁对 FD 节点的耦合电容, $C_{tg,b}$ 为相邻栅极的底部对 FD 节点的耦合电容, FD 节点与相邻栅之间的耦合电容通常统称为交叠电容。则 4 管像素中 FD 节点的寄生电容可表示为

$$C_{FD} = C_{overlap,TG} + C_{overlap,RST} + C_{jb,FD} + C_{jsw,FD} + C_{g,SF} \quad (1)$$

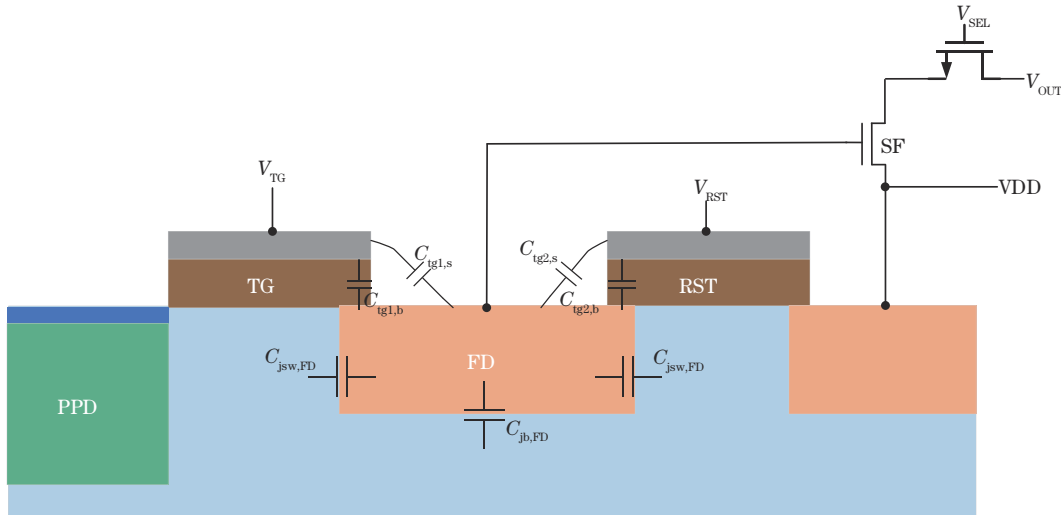


图 1 FD 节点寄生电容的示意图

Fig. 1 Schematic of the parasitic capacitance of the FD node

2.1 p-n 结电容模型

在进行 p-n 结电容建模时,为简化计算,将 FD 节点简化为一个掺杂浓度均匀的矩形区域,即 FD 节点的掺杂浓度 N_D 简单地表示为

$$N_D = Q/y_j, \quad (2)$$

式中: Q 为 FD 节点的离子注入总剂量 (cm^{-2}); y_j 为 FD 节点的纵向结深。根据注入离子在非晶靶中的 LSS (Lindhard, Scharff and Schiott) 分布理论, FD 节点的纵向结深 y_j 为

$$y_j = R_p + \Delta R_p \sqrt{2 \ln \left(\frac{Q}{\sqrt{2\pi} \Delta R_p N_A} \right)}, \quad (3)$$

式中: R_p 、 ΔR_p 分别为离子注入的有效射程和标准偏差,这 2 个参数均只与注入离子和靶材料的种类以及离子注入的能量有关。 N_A 为衬底的掺杂浓度,视为已知参数。

将式(3)代入式(2),可得:

$$N_D = \frac{Q}{R_P + \Delta R_P \sqrt{2 \ln \frac{Q}{\sqrt{2\pi} \Delta R_P N_A}}} \quad (4)$$

在像素工作的过程中,FD节点与衬底之间形成的p-n结始终处于反偏状态,因此仅研究p-n结的势垒电容,忽略扩散电容。单位面积势垒电容的定义为

$$C_{j0} = \sqrt{\frac{\epsilon_s \epsilon_0 q N_A N_D}{2(N_D + N_A)(V_D + V_{FD})}} \quad (5)$$

式中: ϵ_0 为真空介电常数; ϵ_s 为硅的相对介电常数; V_{FD} 为FD节点的外加电压; V_D 为p-n结的内建电压:

$$V_D = \left[(kT/q) \ln \left[(N_A N_D) / n_i^2 \right] \right] \quad (6)$$

将式(4)和式(6)代入式(5)内可获得单位面积p-n结电容与注入剂量Q、衬底掺杂浓度 N_A 以及FD节点的外加电压 V_{FD} 之间的具体关系。

2.2 交叠电容模型

传输栅和复位栅对FD节点的耦合作用是对称的,主要针对传输栅对FD节点的耦合作用展开研究。

为研究传输栅对FD节点的耦合作用,建立物理模型如图2所示。图2中: L_g 、 L_{FD} 分别为传输栅的长度、FD节点的长度; t_g 、 t_{ox} 分别为传输栅结构的金属层和栅氧化层的厚度,传输栅和FD节点的宽度默认为单位宽度。将FD节点上方遮蔽层区域和传输栅的氧化层区域分别划分为区域I和区域II,其介电常数分别为 ϵ_1 、 ϵ_r ,分别讨论传输栅的侧壁和底部对FD节点的耦合电容。根据文献[13]提出的MOSFETs栅漏寄生电容模型,当栅极下方衬底的表面电势 Φ_s 为固定常数时,区域I和区域II区域的电荷量分别为

$$Q_I = - \sum_{n=1}^{\infty} \epsilon_1 A_n \tanh \frac{(2n-1)\pi L_{FD}}{2(t_{ox} + t_g)} \cos \frac{(2n-1)\pi t_{ox}}{2(t_{ox} + t_g)}, \quad n=1, 2, \dots, \quad (7)$$

$$Q_{II} = \frac{\epsilon_r L_g}{t_{ox}} (V_G - \Phi_s) - \epsilon_r \sum_{n=1}^{\infty} (-1)^n B_n \tanh \frac{n\pi L_g}{t_{ox}}, \quad n=1, 2, \dots, \quad (8)$$

式中: A_n 、 B_n 均为无穷系数常数。

$$A_n = \alpha_n + \frac{\epsilon_1}{2\epsilon_r} \sum_{m=1}^{\infty} \sum_{k=1}^{\infty} A_k \frac{(2k-1)\beta_{mn}\beta_{mk}}{m \cdot \tanh(m\pi L_g/t_{ox})} \tanh \frac{(2n-1)\pi L_{FD}}{2(t_{ox} + t_g)}, \quad n=1, 2, \dots, \quad (9)$$

$$B_n = \frac{\epsilon_1}{2\epsilon_r} \frac{1}{m} \coth \frac{m\pi L_g}{t_{ox}} \sum_{n=1}^{\infty} A_n (2n-1) \tanh \frac{(2n-1)\pi L_{FD}}{2(t_{ox} + t_g)} \cdot \beta_{mn}, \quad m, n=1, 2, \dots, \quad (10)$$

其中,

$$\alpha_n = \left[-\frac{4}{(2n-1)\pi} + \frac{8(t_{ox} + t_g)}{(2n-1)^2 \pi^2 t_{ox}} \sin \frac{(2n-1)\pi t_{ox}}{2(t_{ox} + t_g)} \right] (V_G - \Phi_s) + \frac{4}{(2n-1)\pi} (V_G - V_{FD}), \quad (11)$$

$$\beta_{mn} = \frac{2}{t_{ox} + t_g} \left\{ \frac{(-1)^{m+1} \sin \frac{(2n-1)\pi t_{ox}}{2(t_{ox} + t_g)}}{2\pi \left[\frac{m}{t_{ox}} + \frac{(2n-1)}{2(t_{ox} + t_g)} \right]} + \frac{t_{ox}}{2} \delta_{m, \frac{(2n-1)t_{ox}}{2(t_{ox} + t_g)}} + \frac{(-1)^{m+1} \sin \frac{(2n-1)\pi t_{ox}}{2(t_{ox} + t_g)}}{2\pi \left[\frac{m}{t_{ox}} - \frac{(2n-1)}{2(t_{ox} + t_g)} \right]} \left(1 - \delta_{m, \frac{(2n-1)t_{ox}}{2(t_{ox} + t_g)}} \right) \right\}, \quad (12)$$

式中: $\delta_{m, \frac{(2n-1)t_{ox}}{2(t_{ox} + t_g)}} = \begin{cases} 1, & m = [(2n-1)t_{ox}] / [2(t_{ox} + t_g)] \\ 0, & m \neq [(2n-1)t_{ox}] / [2(t_{ox} + t_g)] \end{cases}$

由于 α_n 均与 $V_G - V_{FD}$ 和 $V_G - \Phi_s$ 成正比,故 A_n 与 B_n

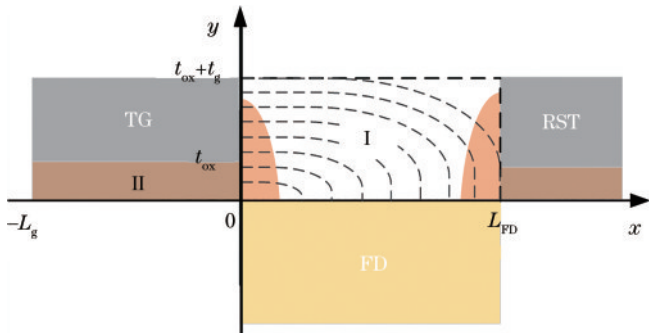


图2 传输栅和FD节点的电势分布示意图

Fig. 2 Schematic diagram of the potential distribution of transfer gate and FD

均与 $V_G - V_{FD}$ 和 $V_G - \Phi_s$ 成正比,则传输栅极侧壁和底部对FD节点的耦合电容分别为

$$C_{ig1,s} = \frac{\partial Q_I}{\partial (V_G - V_{FD})} = - \sum_{n=1}^{\infty} \epsilon_1 \frac{\partial A_n}{\partial (V_G - V_{FD})} \tanh \frac{(2n-1)\pi L_{FD}}{2(t_{ox} + t_g)} \cos \frac{(2n-1)\pi t_{ox}}{2(t_{ox} + t_g)}, \quad n=1, 2, \dots, \quad (13)$$

$$C_{ig1,b} = \frac{\partial Q_{II}}{\partial (V_G - V_{FD})} = \epsilon_r \sum_{n=1}^{\infty} (-1)^n \frac{\partial B_n}{\partial (V_G - V_{FD})} \tanh \frac{n\pi L_g}{t_{ox}}, \quad n=1, 2, \dots. \quad (14)$$

由式(13)、式(14)可知,当传输栅下的衬底表面电势为固定常数时,栅极与FD节点的耦合电容只与器件结构有关,所以当器件结构确定时,栅与FD之间的耦合电容是一个固定常数,即 $C_{ig1,s} = S_{An}$, $C_{ig1,b} = S_{Bn}$, S_{An} 、 S_{Bn} 均为常数。

然而,在实际工艺条件下,传输沟道的表面电势会受FD节点注入工艺的影响而发生变化。因为在进行

离子注入的过程中存在横向效应,导致FD节点的实际注入范围大于掩模板窗口,且横向效应会随注入剂量的增大而变得更明显,如图3所示,FD节点的耗尽区和注入区会随FD节点注入剂量的增大而逐渐延伸

至传输栅下方,导致传输沟道表面电势发生变化,进而导致传输栅底部对FD节点的耦合电容 $C_{ig1,b}$ 发生变化。

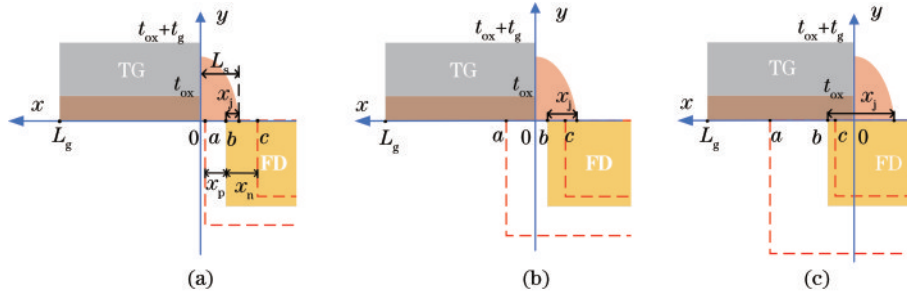


图3 FD节点随注射剂量增加的变化示意图。(a)注入剂量较低;(b)注入剂量增大;(c)注入剂量较大

Fig. 3 Schematic representations of the change in FD node with increasing injection dose. (a) Low injection dose; (b) increased injection dose; (c) large injection dose

图3中: L_s 为侧墙结构的宽度; a 点、 c 点为FD节点与衬底形成的耗尽区边界,其中 a 点为衬底一侧的边界所在位置, c 点为FD节点一侧的边界所在位置; b 点为FD节点表面横向结深的位置; x_p 、 x_n 分别为FD和衬底两侧的耗尽区的宽度; x_j 为FD节点的表面横向结深,且 x_p 和 x_j 可由以下公式计算得到:

$$x_p = \sqrt{\frac{2\epsilon_s\epsilon_0}{q} \frac{N_D}{N_A(N_A+N_D)} [V_D - (V_G - V_{FD})]}, \quad (15)$$

$$x_j = \Delta R_{\perp} \sqrt{2 \ln \frac{Q}{\sqrt{2\pi} \Delta R_p N_A} - \left(\frac{R_p}{\Delta R_p}\right)^2}, \quad (16)$$

式中: R_p 、 ΔR_p 、 ΔR_{\perp} 分别为离子注入的有效射程、标准偏差、横向标准偏差。当确定注入的离子类型和靶材料种类时,这些参数仅与注入的能量呈正相关关系。在研究交叠电容时,需针对图3的情况进行具体讨论。

如图3(a)所示,当FD节点的注入剂量较低时,离子注入的横向效应不明显,FD节点的注入区和耗尽区均没有延伸至传输栅,即 $x_j+x_p < L_s$ 时,由于FD节点处离子注入的横向效应不影响基底在栅极的电势分布,此时在传输栅下方衬底表面电势为固定常数 Φ_s ,则传输栅对FD节点的耦合电容为常数。

如图3(b)所示,当FD节点的注入剂量增大时,有且仅有FD节点的耗尽区延伸到传输沟道的区域,即 $L_s < x_j+x_p < L_s+x_p$ 时,传输栅下方衬底表面电势不再均匀分布。在 $a < x < L_g$ 区域,沟道表面电势仍保持恒定的 Φ_s ,而 $0 < x < a$ 区域的电势则为FD节点与衬底之间的耗尽区电势,即该区域表面电势为 $V_p(x)$:

$$V_p(x) = \left[\frac{qN_A}{2\epsilon_s\epsilon_0} \right] (x_p - x + b)^2, \quad b \leq x \leq a. \quad (17)$$

则区域II中的电荷量 Q_{II} 修正为 Q'_{II} , Q'_{II} 可表示为

$$Q'_{II} = \int_0^a \frac{\epsilon_r}{t_{ox}} [V_G - V_p(x)] dx + \int_a^{L_g} \frac{\epsilon_r}{t_{ox}} (V_G - \Phi_s) dx + \epsilon_r \sum_{n=1}^{\infty} (-1)^{n-1} B_n \tanh \frac{n\pi L_g}{t_{ox}}, \quad n=1, 2, \dots, \quad (18)$$

其中, a 点坐标值为

$$a = -L_s + x_j + x_p. \quad (19)$$

将式(17)、式(19)代入式(18),计算得传输栅底部的电荷量为

$$Q'_{II} = \frac{\epsilon_r L_g}{t_{ox}} (V_G - \Phi_s) - \frac{1}{6} \frac{\epsilon_r q N_A}{\epsilon_s \epsilon_0 t_{ox}} (x_j + x_p - L_s)^3 + \epsilon_r \sum_{n=1}^{\infty} (-1)^{n-1} B_n \tanh \frac{n\pi L_g}{t_{ox}}, \quad n=1, 2, \dots, \quad (20)$$

则传输栅底部对FD节点的耦合电容为

$$C'_{ig1,b} = S_{Bn} + \frac{\epsilon_r N_D}{t_{ox} x_p (N_A + N_D)} \left[\frac{(x_j + x_p - L_{sw})^2}{2\epsilon_s} - \frac{\epsilon_0 \Phi_s}{q N_A} \right]. \quad (21)$$

如图3(c)所示,当FD节点的注射剂量持续增加,FD节点的耗尽区和注入区延伸到转移门的底部时,即当 $x_j > L_s$ 时,传输栅沟道的表面电势被分为3个区域: $a < x < L_g$ 区域的电势为常数 Φ_s , $b < x < a$ 区域的电势为耗尽区电势 $V_p(x)$, $0 < x < b$ 区域为FD节点的注入区以及FD节点一侧的耗尽区,由于此时的FD节点为高掺杂区域,即FD节点一侧的耗尽区宽度 $(b-c) \approx 0$,所以 $0 < x < b$ 区域的表面电势为 V_{FD} 。则区域II的电荷量 Q_{II} 修正为 Q''_{II} 为

$$Q''_{II} = \int_0^b \frac{\epsilon_r}{t_{ox}} [V_G - V_{FD}] dx + \int_b^a \frac{\epsilon_r}{t_{ox}} [V_G - V_p(x)] dx + \int_a^{L_g} \frac{\epsilon_r}{t_{ox}} (V_G - \Phi_s) dx + \epsilon_r \sum_{n=1}^{\infty} (-1)^{n-1} B_n \tanh \frac{n\pi L_g}{t_{ox}}, \quad n=1, 2, \dots, \quad (22)$$

所以传输栅底部对FD节点的耦合电容为

$$C''_{ig1,b} = S_{Bn} + \frac{\epsilon_r N_D}{t_{ox} (N_A + N_D)} \left[\frac{2(x_j - L_s) + x_p}{2\epsilon_s} - \frac{\epsilon_0 \Phi_s}{q N_A x_p} \right]. \quad (23)$$

结合式(13)、式(14)、式(19)以及式(21),可以总结出传输栅底部对FD节点的耦合电容 $C_{ig1,b}$ 取决于FD节点的注入剂量、注入能量以及传输栅和FD节点

之间的电压差为 $V_G - V_{FD}$ 。

2.3 源跟随器的栅极电容

源极跟随器的栅电容 $C_{g,SF}$ 可表示为

$$C_{g,SF} = C_{gb} + (1 - G)C_{gs} + C_{gd}, \quad (24)$$

式中: G 为源极跟随器的增益, 一般为 $0.8 \sim 0.9$; C_{gb} 为栅极与衬底之间的电容, 满足 $C_{gb} = C_{ox}$; C_{gs} 、 C_{gd} 分别为栅极与源极和漏极之间的耦合电容, 可以参考 2.2 节提出的 FD 交叠电容模型进行具体计算。则像素内的总寄生电容为

$$C_{total} = A_{pn} \times C_{j0} + W_{TG} \times C_{overlap, TG} + W_{RST} \times C_{overlap, RST} + C_{g,SF}, \quad (25)$$

式中: W_{TG} 、 W_{RST} 分别为传输栅和复位栅的宽长; A_{pn} 为 FD 节点与衬底之间的总接触面积, 包括底部面积和侧边面积。

3 仿真结果讨论

为了验证模型的正确性, 利用 TCAD 仿真模拟了 FD 节点的 p-n 结电容 C_{pn} 和交叠电容 C_{ov} 随注入剂量 Q 、注入能量 E 、FD 节点外加电压 V_{FD} 以及 FD 节点尺寸 L_{FD} 的变化, 并将仿真结果与模型计算结果进行了分析。

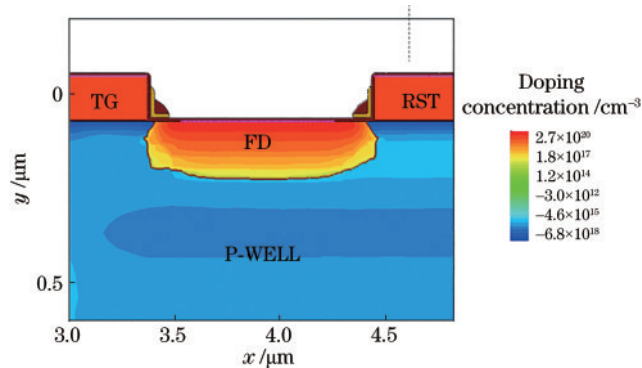


图 4 TCAD 模拟 FD 节点的结构

Fig. 4 Structure of FD node simulated by TCAD

3.1 寄生电容随注入剂量的变化

FD 寄生电容随注入剂量的变化趋势如图 5 所示, 其中 C_{pn} 表示 p-n 结电容, C_{ov} 为传输栅与 FD 节点的交叠电容, Q 为 FD 节点的注入剂量, sim 为仿真结果。模型的计算结果和仿真结果吻合度较高, 经进一步计算, pn 结电容的模型计算结果与仿真结果之间的方差小于 0.001 fF^2 , 交叠电容的方差小于 0.0028 fF^2 , 初步验证了本模型的准确性。由图 5 可知, C_{pn} 、 C_{ov} 都随着注入剂量 Q 的增加而增大, 但二者的增大趋势不同。当 Q 增加至 $N_D \gg N_A$ 时, FD 与衬底之间形成单边突变 p-n 结, 其势垒电容取决于衬底的掺杂浓度 N_A , 由于衬底的掺杂浓度保持不变, 故 C_{pn} 也保持不变。而交叠电容 C_{ov} 随着 Q 的增加始终保持增大趋势。因此, 降低 FD 节点的注入剂量可以有效地降低 FD 节点的寄生电容。

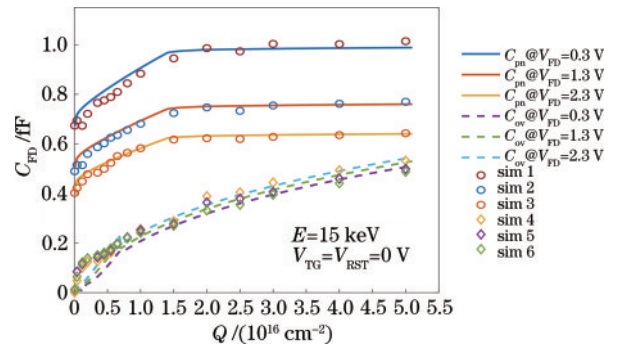


图 5 FD 寄生电容随注入剂量的变化趋势

Fig. 5 Trends of the FD parasitic capacitance with the injection dose

但在实际像素工艺中发现当注入剂量降低时, FD 节点的侧结深度 x_j 及其耗尽区宽度 x_p 均减小, 当其减小至 $x_j + x_p < L_s$ 时, 侧壁下方的区域总是一个 p 型掺杂低电势区域, 即在 FD 节点与传输沟道之间产生势垒, 注入剂量越低势垒越明显, 如图 6 所示。

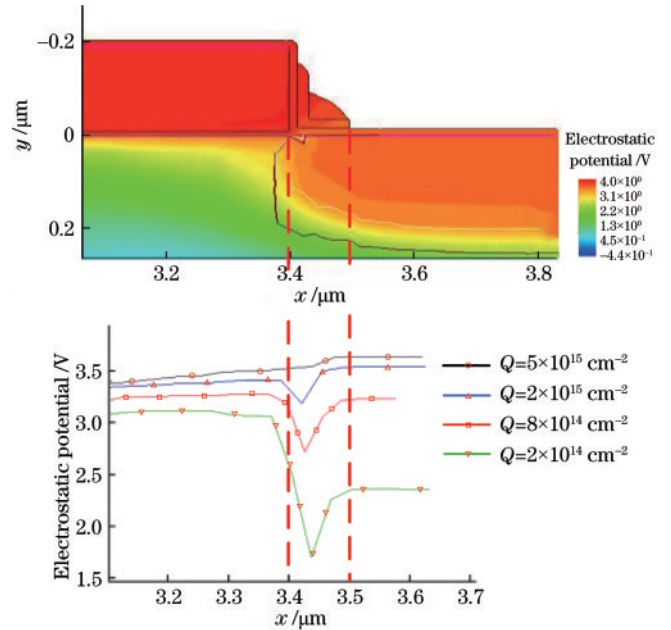


图 6 传输栅边界处的电势随注入剂量的变化

Fig. 6 Variation of the electrostatic potential at the boundary of transfer gate with the injection dose

针对注入剂量较低时会产生势垒的这种情形, 可通过增加一次小剂量的倾斜注入增大 FD 节点的 x_j 和 x_p , 消除侧壁下方的势垒, 保证像素的电荷转移性能, 同时降低总注入剂量, 进一步优化寄生电容, 如图 7 所示, 其中 α_{in} 为倾斜角度。

3.2 寄生电容随注入能量的变化趋势

FD 寄生电容随注入能量的变化趋势如图 8 所示, 且 p-n 结电容和交叠电容的模型计算值与仿真值之间的方差均小于 0.0001 fF^2 , 进一步验证模型的准确性。当注入能量增加 $8 \sim 18 \text{ keV}$, R_p 、 ΔR_p 、 ΔR_L 都小幅度增加, 导致 FD 节点的 y_j 和 x_j 均增加, 进而使 C_{pn} 、 C_{ov} 均发生

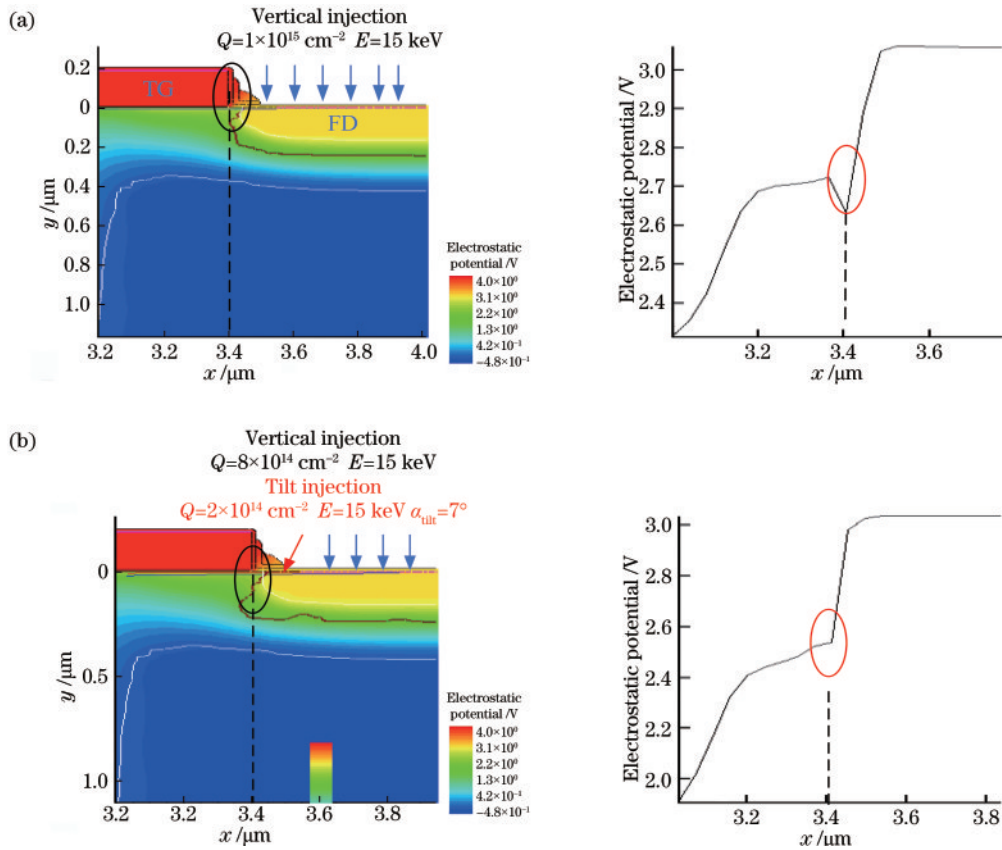


图 7 倾斜注入对栅极侧墙下方势垒的优化效果示意图。(a) FD 节点仅进行一次垂直注入;(b) FD 节点进行“垂直+倾斜”注入
Fig. 7 Optimization of the potential under the sidewall by the tilt injection. (a) Only one vertical injection performed at the FD node;
(b) “vertical + tilt” injection performed at the FD node

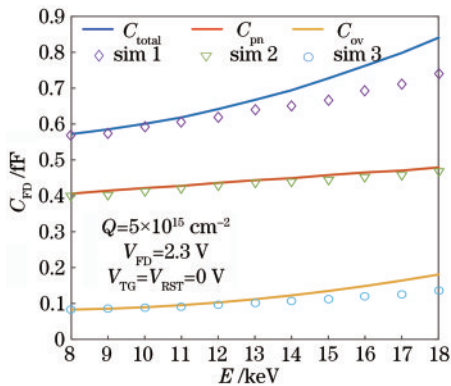


图 8 FD 寄生电容随注入能量的变化趋势
Fig. 8 Dependence between FD parasitic capacitance and injected energy

小幅度增大。但 ΔR_p 、 R_p 之间有明确的换算公式,而 ΔR_{\perp} 通过估算得出,因此 x_j 的计算结果存在一定误差,从而导致了 C_{ov} 的计算结果与仿真结果存在误差,且该误差随注入能量的增大而增大,但在 FD 节点常用的注入能量范围内,该误差属于可接受范围。

3.3 寄生电容随 FD 节点电压的变化趋势

FD 节点寄生电容随其外加电压 V_{FD} 的变化趋势,如图 9 所示。由图 9 可知,随着 V_{FD} 的增大,p-n 结电容明显减小,交叠电容小幅度增大。根据式(5), C_{pn} 与

$V_{FD}^{-1/2}$ 成正比,当反向偏置电压 V_{FD} 增大时,势垒电容减小。然而对交叠电容而言,当 V_{FD} 增加时,FD 的横向结深不会改变,只有 FD 耗尽区 x_p 的宽度增加,导致栅极底部的耦合电荷量小幅度增加,从而导致 C_{ov} 的小幅度增大。由于交叠电容的增大幅度明显小于 p-n 结电容的减小幅度,故 FD 节点的总寄生电容随 V_{FD} 的增加呈减小趋势。

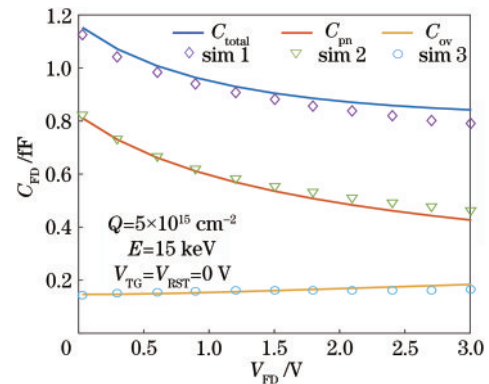
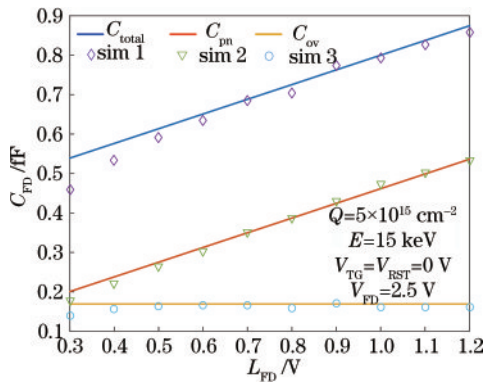


图 9 FD 寄生电容随 V_{FD} 的变化趋势
Fig. 9 Dependence between FD parasitic capacitance and V_{FD}

3.4 FD 寄生电容随节点尺寸的变化趋势

FD 寄生电容随 L_{FD} 的变化趋势如图 10 所示。此处的 L_{FD} 为相邻栅极之间的间距。当 L_{FD} 发生变化时,

图 10 FD 寄生电容随 L_{FD} 的变化趋势Fig. 10 Dependence between FD parasitic capacitance and L_{FD}

FD 节点与相邻栅极之间的耦合电容保持不变,但 p-n 结的总面积随 L_{FD} 呈线性增加,从而导致 p-n 结的电容与 L_{FD} 呈线性增加。

3.5 像素寄生电容的优化方案

基于以上分析,可以得出结论:降低注入剂量和注入能量、增加 FD 节点的复位电压以及减小 FD 节点的尺寸均可以降低 FD 节点的总寄生电容。其中,对寄生电容的优化效果最显著的是减小 FD 节点的尺寸,其次是减少 FD 节点的注入剂量,但在减少注射剂量时,传输栅和 FD 节点之间可能会随之产生明显势垒,需通过倾斜注入来保持像素良好的电荷转移性能。

4 结 论

基于自对准技术对 4 管像素内的寄生电容建立了二维物理模型,该模型建立了寄生电容与注入剂量、注入能量、复位的电压以及 FD 节点尺寸等工艺条件之间的相关关系,且经验证,该模型的计算结果与 TCAD 二维仿真结果具有较高一致性。根据该模型可以总结出减少寄生电容的工艺优化方案,如减少注入剂量、降低注入能量、提高 FD 节点复位电压以及减小 FD 节点尺寸,且减小尺寸和减少注入剂量的优化效果相对明显。但在减少 FD 节点注入剂量的过程中,由于离子注入的横向效应减弱,可能会导致传输沟道和 FD 节点之间产生明显的势垒,从而严重影响传感器的成像质量。在这种情况下,通过增加一次小剂量的倾斜注入以消除势垒,确保良好的传输性能,进一步减少 FD 节点的注入剂量,进而优化 FD 节点的寄生电容。该模型能应用于所有高性能有源像素中的 FD 节点设计与优化,根据所需寄生电容值推算出相应的工艺参数范围,或根据已知工艺参数预估像素内各节点的寄生电容等,无需通过反复仿真验证,简化了像素设计过程。

参 考 文 献

[1] 高坤,徐江涛,高志远.脉冲序列图像传感器的噪声和误

差分析[J].激光与光电子学进展,2022,59(10):1011003.

Gao K, Xu J T, Gao Z Y. Noise and error analyses of a pulse sequence image sensor[J]. Laser & Optoelectronics Progress, 2022, 59(10): 1011003.

[2] 赵彤,高静,徐江涛,等.量子图像传感器的过采样优化和读出电路设计[J].激光与光电子学进展,2021,58(24):2403001.

Zhao T, Gao J, Xu J T, et al. Optimized oversampling and readout circuit design for quanta image sensor[J]. Laser & Optoelectronics Progress, 2021, 58(24): 2403001.

[3] Gething M J. Seeing to shoot advances in night vision[J]. Armada International, 2019, 44(3): 22-24.

[4] Chrzanowski K. Review of night vision technology[J]. Opto-Electronics Review, 2013, 21(2): 153-181.

[5] Su H N, Jung C. Low light image enhancement based on two-step noise suppression[C]//2017 IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP), March 5-9, 2017, New Orleans, LA, USA. New York: IEEE Press, 2017: 1977-1981.

[6] Kusuhara F, Wakashima S, Nasuno S, et al. Analysis and reduction technologies of floating diffusion capacitance in CMOS image sensor for photon-countable sensitivity[J]. ITE Transactions on Media Technology and Applications, 2016, 4(2): 91-98.

[7] Chen Y, Xu Y, Chae Y, et al. A $0.7e^-$ -rms-temporal-readout-noise CMOS image sensor for low-light-level imaging[C]//2012 IEEE International Solid-State Circuits Conference, February 19-23, 2012, San Francisco, CA, USA. New York: IEEE Press, 2012: 384-386.

[8] Ma J J, Starkey D, Rao A R, et al. Characterization of quanta image sensor pump-gate jots with deep sub-electron read noise[J]. IEEE Journal of the Electron Devices Society, 2015, 3(6): 472-480.

[9] Seo M W, Kawahito S, Kagawa K, et al. A $0.27e^-$ -rms read noise $220-\mu V/e$ -conversion gain reset-gate-less CMOS image sensor with $0.11-\mu m$ CIS process[J]. IEEE Electron Device Letters, 2015, 36(12): 1344-1347.

[10] Chen S, Fossum E R. High conversion-gain pixels in a standard CMOS image sensor process[C]//2017 IEEE Photonics Conference, October 1-5, 2017, Orlando, FL, USA. New York: IEEE Press, 2017: 485-486.

[11] Suzuki K. Parasitic capacitance of submicrometer MOSFET's[J]. IEEE Transactions on Electron Devices, 1999, 46(9): 1895-1900.

[12] Liu X, Jin X S, Lee J H, et al. A full analytical model of fringing-field-induced parasitic capacitance for nano-scaled MOSFETs[J]. Semiconductor Science and Technology, 2010, 25(1): 015008.

[13] Wang M, Ke D M, Xu C X, et al. A 2-D semi-analytical model of parasitic capacitances for MOSFETs with high k gate dielectric in short channel[J]. Solid-State Electronics, 2014, 92: 35-39.