

## 激光与光电子学进展

## 光刻技术六十年

陈宝钦<sup>1,2\*</sup><sup>1</sup>中国科学院微电子研究所, 北京 100029;<sup>2</sup>中国科学院大学集成电路学院, 北京 100049

**摘要** 当今世界离不开信息产业, 信息产业离不开半导体集成电路芯片制造技术, 即微电子技术。集成电路芯片制造工艺中最关键的就是光刻技术。光刻技术开始于 1958 年美国德克萨斯公司试制的世界上第一块平面集成电路, 在短短的 60 年中, 光刻分辨率极限一次又一次被突破, 创造了人间奇迹。作为微电子技术工艺基础的光刻技术与微/纳米加工技术是人类迄今为止所能达到的精度最高的加工技术。光刻加工尺寸从百微米到 10 nm, 加工手段从钢板尺手术刀照相机到电子束光刻, 光源波长从光学曝光到极紫外曝光。集成度提高了约百亿倍, 特征尺寸线宽缩小到原来的约 1/10000。随着纳米集成电路迅猛发展, 光刻技术也从等效摩尔时代进入后摩尔时代。

**关键词** 光刻技术; 光学分辨率增强技术; 下一代光刻; 微纳米加工技术

中图分类号 TN305.6; TN305.7; TN405

文献标志码 A

DOI: 10.3788/LOP202259.0922031

## Lithography Technology During the Past Six Decades

Chen Baoqin<sup>1,2\*</sup><sup>1</sup>*Institute of Microelectronics (IMECAS), Chinese Academy of Sciences, Beijing 100029, China;*<sup>2</sup>*School of Integrated Circuits, University of Chinese Academy of Sciences, Beijing 100049, China*

**Abstract** Nowadays, the world is inseparable from the information technology (IT), while IT is inseparable from the integrated circuit (IC) semiconductor manufacturing technology, that is, microelectronics technology. The most critical technology in IC semiconductor manufacturing is lithography. Lithography emerged in 1958 when Texas Instruments produced the world's first planar IC. Over the past short 60 years, the lithography resolution limit has been broken again and again, creating a miracle on earth. As the basis of microelectronics technology, lithography and micro-nanofabrication technologies are the highest accuracy manufacturing technologies so far. Lithography process sizes range from several hundredmicrons to 10 nanometers. Process methods develop from plate ruler scalpel and camera to electron beam lithography. Light source wavelengths range from optical exposure to extreme ultraviolet exposure. In the development process, integration increases by about ten billion times, while the characteristic dimension has been reduced to about one ten-thousandth of the original value. With the rapid development of IC, lithography has also moved from the era of equivalent Moore into the post-Moore era.

**Key words** lithography technology; resolution enhancement technology; next generation lithography; micro-nanofabrication technology

1 引言<sup>[1-3]</sup>

当今世界离不开信息产业(IT), 信息产业离不

开半导体集成电路(IC)芯片制造技术, 即微电子技术。IC 芯片制造工艺中最关键的就是光刻技术。也就是说: 当今人类社会、整个世界的科技民生和

收稿日期: 2022-04-01; 修回日期: 2022-04-08; 录用日期: 2022-04-11

通信作者: \*chenbq@ime.ac.cn

未来都离不开微电子技术。自从 1958 年世界上出现第一块平面 IC 开始,在短短的 60 年中,光刻技术一次又一次突破分辨率极限,使得微电子技术以令世人震惊的速度突飞猛进地发展,创造了人间奇迹。

1980 年左右有人预言:光刻线宽不可能小于  $1\ \mu\text{m}$ 。

1989 年又有人预言:到 1997 年光刻技术将走到尽头。1994 年有个比较“乐观”的长期预测:2007 年 IC 最细线宽可以达到  $0.1\ \mu\text{m}$ (保守预计为  $0.5\ \mu\text{m}$ )。

这些预测都被光刻技术飞快前进的步伐远远抛在后头。过去的 60 年发展历程证明,通过光刻技术领域专家们的努力,当时看来已经超过光刻工艺极限和物理极限的加工精度总有办法实现。

微电子技术之所以能够创造如此伟大的奇迹,光刻技术立下了汗马功劳。光刻技术和相关 IC 工艺、装备和材料的不断进步,使得 IC 制造技术的工艺极限不断被打破,摩尔定律不断在延伸。从 1968 年半导体 IC 由实验室走向工业大生产算起到现在,集成度提高了约百亿倍,最小特征尺寸图形的加工线条宽度缩小到原来的约  $1/10000$ 。

## 2 光刻技术<sup>[1,4]</sup>

光刻技术起源于印刷技术中的照相制版术,是一种在半导体基片上运用平面加工的方式制造 IC 芯片的技术。在半导体芯片制作过程中,首先采用 IC 版图设计软件(CAD)设计出 IC 制造工艺所需要的各个工艺层次的版图,通过图形发生器(光学、激光、电子束图形发生器等)制备出各工艺层次的光掩模版,然后采用光刻机把掩模版的图形照射到涂覆有光致抗蚀剂(光刻胶)的硅片表面,再进行曝光后光刻胶的显影等工序,在硅片表面形成可选择性刻蚀的膜层,最后通过刻蚀机把设计版图的数据转移到硅片表面的整个过程,称为光刻工艺。

光刻一词对应的英文术语拼写为 lithography。lithography 本身是个多义词,在印刷行业中原意是指石版印刷和胶版印刷(Offset lithography)等意思,相当于平版印刷技术的一种应用。而在现代微电子学中,lithography 专指光刻,是可以应用于微光刻和微纳米加工技术中的各种曝光、成像技术及传统或非传统的图形转移技术(图形化技术)的统称,实际上应该包含整个 IC 芯片制造的图形转移工艺过程:IC 芯片版图数据处理工序,数据格式转换工序,光刻掩模版制备工序,把掩模图形转移到基片表面

的曝光工序,光致抗蚀剂的显影等化学处理生成浮雕似版图工序,基片表面选择性刻蚀(腐蚀)工序等。曝光技术决定了所有工艺节点的特征,是整个光刻过程中最关键的技术,而且曝光技术发展非常快、种类非常多,后来曝光工序“霸占”了“光刻”一词,自然就把采用某某方式或者某某光源进行曝光称为相应的光刻技术。其中最关键的是曝光和刻蚀工序,如浸没式光刻(Immersion lithography)、电子束光刻(Electron beam lithography)和数字光刻(Digital lithography)。需要注意的是,在微电子领域,不要把 lithography 翻译成“平版印刷”、“石版印刷”等外行术语,更不能生造成“激光烧蚀”之类的词语。

### 2.1 光刻是 IC 芯片制造的关键工艺技术<sup>[1]</sup>

半导体 IC 制造需要经过非常复杂的制造工艺。首先,需要完美的半导体基片材料,或者已经检测没有任何错误和缺陷的前道工序的半成品基片。通过光刻机,先把没有缺陷的掩模版的版图图形对准曝光到基片表面的抗蚀剂。接着,在严格控制条件下进行化学显影、定影、清洗和检测工序,形成带有版图图形抗蚀剂的基片,再转入后道工序,如腐蚀工艺、镀膜工艺、沉积工艺、外延工艺、离子注入、扩散工艺或其他处理工艺。如此反反复复进行十几次,甚至几十次光刻工艺过程,最后形成各种各样的半导体器件和电路。每工艺层之间的套准精度都在纳米级,每一层版图的线宽精度也是如此,且不允许任何可检测的缺陷出现。原本表面极其光滑的硅片由此变成一个非常复杂的、肉眼不可分辨的几十层纳米级的结构。此外,在每一张圆形硅片上分布着数以百计的独立芯片,每一个芯片中包含由上百亿个晶体管组成的具有各种各样电学功能的 IC。最后,还要进行非常复杂的电学性能检测,切片,封装,终测和可靠性、稳定性、老化筛选等工序,才能最终形成正式出厂芯片。

整个芯片制造过程中,需要几十道光刻工艺,每一道光刻工艺后面还跟着许多道各种各样的半导体 IC 平面加工工艺,每一道工艺又包含许多道工序,每一道工序还包含许多步骤,每一个步骤都不允许出错。就是其中看似最简单的基片表面处理和清洗步骤,也需要重复多次,其中一步出了问题,整个 IC 制造过程就全部报废。因此,要求每一步出问题的可能性都不得超过  $0.000001\%$ 。因为每一步都在原有的基础上进行,最终的成品率为每一步成功率的乘积,如果要经过两千多次步骤,即使每

一步都能达到 99% 的成功率,那最后生产出来的成品率也只有 0。而在大生产中,即使通过几千次步骤的总成品率低过 90%,这也都是亏本的。因此在芯片制造技术中,好的设备很关键,尤其是需要高精度的光刻机,但有了好的工艺设备后,人才是最关键的。在芯片制造技术中,最难的在于如何建立一个能够齐心协力的敬业的团队,这需要整个公司上上下下所有人都是最敬业的。世界上没有任何一个人能制造出来的东西,可以像芯片这样要求百分之百精准度。

## 2.2 微光刻

大家还经常在书中或者报道中看到“微光刻”一词。实际上微光刻是指应用于特征尺寸在微米到亚微米、甚至纳米尺度范围的光刻工艺技术。由于传统光学曝光的分辨能力受到曝光光源的波长限制,通常光学曝光的分辨率是两倍波长,所以当年加工到微米级就是个里程碑。许多加工技术都冠以“微”字,所以才有诸如微电子学(Microelectronics)、微光刻(Microlithography)、微制造(Micro-machining)、微加工(Micro-fabrication)、微结构(Micro-structures)、微光学(Micro-optics)等术语沿用至今。随着光刻技术的迅速发展,特别是由于光学曝光分辨率增强技术的突破,光刻技术已经超越了微米级,现在特征尺寸已从微米尺度延伸到纳米尺度。近年来,研究者已把微光刻概念拓展到后光刻范畴,如其他传统的和非传统的纳米成像技术及纳米图形化技术。

同时,在半导体设备和材料国际组织(Semiconductor Equipment and Materials International, SEMI)制定的 SEMI 标准中,与微光刻相关的专业分类名称变迁如下:1987年前的 SEMI 版本称为光掩模卷(Photomasks volume);1990年后的版本改为微图形化卷(Micropatterning volume);1997年版定名为微光刻卷(Microlithography volume)。该专业标准涵盖与微电子学微光刻技术有关的标准有:微光刻图形化和图形数据处理技术;微光刻感光材料、光致抗蚀剂(光刻胶)和基片;光掩模与先进掩模技术;光刻工艺(曝光、刻蚀与各种微纳米加工)技术;电子束掩模制造与硅片直写技术;光刻及掩模质量参数测量和评定;掩模制造设备和微光刻设备。

## 2.3 关于半导体技术发展路线图摩尔定律和工艺节点<sup>[1,5]</sup>

为协调世界各大公司和研究机构 IC 工艺研究

和设备研制的进展,满足 IC 工艺技术水平发展的需要,国际半导体协会(International Technology Roadmap for Semiconductors, ITRS)从 1992 年开始研究并发布半导体技术发展路线图(Road MAP),即发展蓝图。该蓝图揭示了 IC 工艺技术在之后 15 年按照摩尔定律的发展趋势和技术路线。随着技术的发展,其中的技术指标不断地往前提,使所有企业产品的研发进度按照蓝图规划进行。每 2 年,协会会对它进行适当的调整。Road MAP 反映出 IC 光刻工艺技术发展的进度和新技术应用的可能性。其中详细地规划了每个工艺节点各种不同电路芯片的特征尺寸、不同功能图形线宽尺寸的修正量、所允许的非致命缺陷的尺寸、芯片的集成度等,同时明晰了后几个工艺节点相应需要达到的技术指标及可能采用的新的光刻技术。这一发展蓝图对于 IC 产业、装备、材料,以及整个产业链的发展趋势具有重要的参考价值,对于每个工艺节点都详细地制定了世界光刻工艺发展的技术目标。其中主要包括相应工艺节点有可能应用的光刻曝光手段(Lithography exposure tool potential solutions),各工艺节点面临的光刻技术难点(Lithography difficult challenges),各工艺节点对光刻工艺技术的要求(Lithography technology requirements),各工艺节点对抗蚀剂工艺技术的要求(Resist requirements),各曝光光源对抗蚀剂灵敏度的要求(Resist sensitivities),以及各工艺节点对光学光刻/极紫外光刻/电子束投影光刻掩模的要求(Optical/EUVL/EPL mask requirements)。

IC 制造工艺技术节点,早年的说法主要是指晶体管栅极的宽度,也可以理解为铝引线层中引线的半周期(称半节距)。每个工艺节点对应的特征尺寸(可以理解为该工艺节点上能够加工的最细线条宽度)遵循摩尔定律,大体上每 3 年缩小至之前的 70%。从 1968 年的微米级,逐渐缩小到 0.35  $\mu\text{m}$ 、0.25  $\mu\text{m}$ 、0.18  $\mu\text{m}$ 、0.13  $\mu\text{m}$ 、90 nm、65 nm、45 nm、32 nm、22 nm、14 nm、10 nm,一直延伸到 7 nm。由于 10 nm 以后特征尺寸的线条宽度逼近加工极限,在 7 nm 以下的工艺节点上的特征尺寸不是最细加工线条宽度,而是采用 3D 结构、立体栅结构、叠层栅结构、3D 封装及新结构新材料等措施,以单位面积所含晶体管数折算出来的等效特征尺寸。IC 芯片制造技术进入深化摩尔(More Moore)的时代和拓展摩尔(More than Moore)的时代。再往后,连等

效摩尔 (Equivalent Moore) 定律也无能为力的情况下, 超越摩尔定律、进入后摩尔时代 (Post-Moore era) 的 IC 芯片是否能够制造出来不得而知。

#### 2.4 图形转移技术

光刻技术实质上就是 IC 芯片制造的图形转移技术 (Pattern transfer technology), 其过程就是把设计图纸上的图形转移到掩模基板上, 再把掩模版上的图形转移到晶片表面抗蚀剂膜上, 最后再把晶片表面抗蚀剂图形转移到晶片上。

图形转移技术通过几十年的发展, 已成为微电子平面加工工艺的关键技术之一。设计图纸上的图形转移到掩模基板的工序大体上分为: 版图设计; 图形编辑和数据格式转换; 在镀铬的玻璃基板上涂布光致抗蚀剂; 采用光学图形发生器、光学分步重复精密缩小照相机、激光图形发生器或电子束图形发生器等曝光设备, 在掩模基板表面的光致抗蚀剂膜上曝光图形; 通过显影工序, 显影出抗蚀剂“浮雕”图形; 再以抗蚀剂“浮雕”图形作为掩蔽膜选择性地刻蚀玻璃表面的铬膜; 最后通过清洗、烘干完成设计图形转移到掩模基板上, 完成掩模版制造。根据掩模版类型不同, 采用接触式光刻机或投影光刻胶机, 把掩模版的图形曝光到晶片表面抗蚀剂上, 同样通过显影工序在晶片表面上生成抗蚀剂“浮雕”图形, 再以生成的抗蚀剂“浮雕”图形作为掩蔽膜, 选择性地刻蚀晶片, 完成掩模图形到晶片表面的图形转移。

随着微纳米加工技术的发展, 除以“曝光—显影—刻蚀”构成的传统图形转移技术外, 逐渐发展起来的其他几种典型的图形转移技术有:

- 1) 无掩模直写曝光 (Optical maskless lithography, OML2) 图形转移技术。采用电子束直写系统或激光直写系统直接在晶片表面的抗蚀剂上描绘待加工图形, 不需要掩模图形转移的过程, 同样通过显影工序在晶片表面上生成抗蚀剂图形, 再以抗蚀剂图形刻蚀掩蔽膜, 进行选择性的刻蚀, 完成掩模图形到晶片表面的转移。

- 2) 微电镀 (Electroplating) 或化学镀 (Chemical plating) 图形转移技术。采用上述图形转移技术在晶片表面形成待加工图形后, 利用微电镀技术在晶片表面抗蚀剂槽内沉积金属膜, 涂胶、成像、显影后形成没有抗蚀剂覆盖的金属图形, 再进行微电镀工艺, 完成微电镀图形转移。微电镀图形转移技术的关键是晶片表面需要事先沉积一层导电膜, 微电

前需要用氧等离子打底膜, 去除残胶, 电镀速度不宜太快, 否则镀膜的精细程度会受到影响。

- 3) 溶脱镀膜剥离 (Negative tone lift-off) 的图形转移技术 (简称剥离工艺)。采用上述图形转移技术在晶片表面形成待加工抗蚀剂“深槽”图形; 准备在抗蚀剂“深槽”中镀膜制备微细金属图形, 同时在抗蚀剂“深槽”之外的大片区域去除抗蚀剂并剥离掉金属膜。工艺过程如下: 首先利用镀膜技术在晶片表面的抗蚀剂图形上再沉积一层一定厚度的金属膜; 利用有机溶剂 (丙酮) 长时间浸泡, 让有机溶剂钻进晶片表面大面积金属膜与“深槽”底部金属膜之间的台阶侧壁缝隙, 逐渐深入溶解掉晶片表面大面积金属膜下面的抗蚀剂层, 原来大面积抗蚀剂表面的金属膜失去抗蚀剂的支撑而脱离晶片, 处于飘浮状态, 只剩下原来抗蚀剂“深槽”中蒸镀的微细金属结构的图形; 去除飘浮的金属膜, 完成溶脱剥离的图形转移工艺。剥离工艺关键技术: 一是抗蚀剂膜要足够厚; 二是抗蚀剂“深槽”的侧壁形成底切结构 (“深槽”剖面要上窄下宽, 防止侧壁也被镀上金属膜造成剥离工艺失败!); 三是控制镀膜厚度要小于抗蚀剂厚度; 四是不要旋转镀膜; 五是丙酮溶脱过程尽量想办法扰动有机溶剂, 促进金属膜溶脱, 切忌用超声波脱膜。

- 4) 纳米压印 (Nanoimprint) 图形转移技术。

- 5) 嵌段聚合物自组装等非光刻技术实现图形转移。

### 3 光刻设备<sup>[4]</sup>

光刻设备, 即在微光刻与微/纳米制造技术的光刻工艺中进行曝光成像设备的统称, 也称光刻机 (Lithography machine)、曝光机 (Photoetching machine)。英语中不用光刻机 (Lithography machine) 这个术语, 通常称之为光刻系统 (Lithography system), 或者分别采用其功能、曝光光源或曝光方式命名。

光刻机最早源于半导体光刻工艺, 是通过人工或者自动对准和曝光的操作, 把光刻掩模版上的半导体器件或者 IC 的版图转移到晶片表面光致抗蚀剂上的曝光设备, 故也称掩模对准曝光机 (Mask aligner 或者 mask alignment system)。广义地说, 光掩模版制造的设备也归纳在光刻机范畴内, 如制造中间掩模版的图形发生器 (Optical pattern generator)、制造主掩模版或者工作掩模版的光学分步重复精密缩小照

相机(简称精缩机, Photorepeater)、掩模复印机(俗称翻版机, Mask printer)、激光掩模直写系统(也称激光图形发生器, Laser pattern generator, Maskless laser lithography system, Laser direct writing system)和电子束掩模直写系统(也称电子束图形发生器, E-beam lithography system)。随着微光刻技术的不断发展,光刻设备光源的波长不断缩短,由原来的 e 线、g 线、h 线、i 线发展到远紫外、准分子激光、极紫外、X 射线以及各种粒子束光源,如电子束、离子束。光刻设备的系统越来越复杂,光刻设备的范畴也不断拓展。虽然光源的波长已经远远超出早期常规的紫外线范围,由于技术的延伸,原来的“曝光”“感光胶”“光刻”“光刻机”等术语仍然沿用下来。

### 3.1 光刻机分类

从曝光方式上分:

1) 接触式(Contact printing)/接近式(Proximity printing)光刻机(Mask alignment system);

2) 投影(Projection lithography)/扫描投影式(Scanning projection printing)/分步重复投影(Stepping-repeating project printing, 或称作 Stepper, DSW)/扫描步进投影(Scanning-stepping project printing)光刻机;

3) 无掩模/直写式光刻机。

从曝光光源上分:

1) 紫外光刻机(UVL), g 线(436 nm), i 线(365 nm);

2) 深紫外光刻机(DUVL, 也称为准分子光刻机), KrF 曝光波长 248 nm;

3) 准分子激光光源浸没式光刻机(Immersion, 193i); ArF 曝光波长 193 nm;

4) 无掩模光刻机(DMDL), 基于数字微镜器件(Digital micromirror device, DMD)的无掩模光刻(OML2)设备;

5) 极紫外光刻机(EUVL), 是下一代光刻技术的一种, 波长为 13.4 nm;

6) 电子束光刻机(EBL), 主要有电子束掩模制造系统, 纳米电子束直写系统(Electron beam direct-writing lithography, EBLDWL);

7) 多头电子束光刻系统(Multi-electron-beam lithography, MEBL), 是下一代光刻技术中的光刻候选技术;

8) 软 X 射线光刻机(Soft X-ray projection lithography);

9) 近年来把光刻机概念拓展到后光刻的其他传统和非传统的纳米成像或图形化装置, 如纳米压印(Nanoimprint)、定向自组装(Directed-self-assembly, DSA)、全息光刻(Hologram lithography)、蘸笔纳米光刻(Dip-pen nanolithography, DPN)等。

20 世纪 60 年代到 80 年代中期的接触式光刻机、接近式光刻机和投影式光刻机主要采用汞灯光源, 其光谱线分别为 g 线(436 nm)、h 线(405 nm)和 i 线(365 nm)。20 世纪 80 年代后期的步进式光刻机、步进式扫描光刻机和浸入式光刻机主要采用 KrF(248 nm)和 ArF(193 nm)准分子激光光源。现在的 EUV 光刻机采用的极紫外光源为 13.5 nm。

### 3.2 光刻机发展历程<sup>[4]</sup>

根据所用光源改进和工艺创新, 光刻机经历了 5 代产品发展, 每次改进和创新都显著提升了光刻机所能实现的最小工艺节点。

第一代接触式光刻机。曝光方式为掩模版与半导体基片之间靠控制真空度实现紧密接触, 使用光源分别为 g 线和 i 线。接触式光刻机由于掩模与光刻胶直接接触, 所以易受污染, 掩模版和基片容易受到损伤, 掩模版寿命短。

第二代接近式光刻机。曝光方式为掩模版与半导体基片之间为非紧密接触状态, 掩模版不容易受到损伤, 掩模版寿命长, 但由于掩模版与基片之间有一定间隙, 成像质量受到影响, 分辨率下降。

第三代扫描投影式光刻机。中间掩模版上的 IC 版图通过光学透镜成像在基片表面, 有效地提高了成像质量, 投影光学透镜可以是 1:1, 但大多数采用精密缩小分步重复曝光的方式(如 1:10, 1:5, 1:4)。IC 版图面积受限于光源面积和光学透镜成像面积。光学曝光分辨率增强技术的突破, 把光刻技术推进到深亚微米及百纳米级。

第四代步进式扫描投影光刻机。以扫描的方式实现曝光, 可以增大曝光面积和曝光效率, 通过采用 193 nm 的 KrF 准分子激光光源, 实现光刻过程中掩模和硅片的同步移动, 并同时实现将掩模图像缩小投影在硅片上, 进行分步重复曝光, 将芯片的最小工艺节点提升一个台阶。实现了跨越式发展, 将最小工艺推进至 180~130 nm。

通过双工作台、沉浸式光刻等新型光刻技术的创新与发展, 进一步提升第四代光刻机的工艺制造水平和生产效率。2001 年开始采用双工作台系统, 将测量、对准与光刻流程相分离, 实现曝光与预对

准同时进行,大幅提高了生产效率。

浸没式光刻技术通过在光刻机投影物镜最后一个透镜下表面与硅片光刻胶之间充满高折射率的液体(如去离子水),进一步提高了光刻分辨率,把 193 nm 光源的光刻工艺节点进一步延伸到 65 nm。由于 193 nm 光波在水中的等效波长缩短为 134 nm,超越 157 nm 波长的极限,打破光源波长瓶颈。到 2010 年,193 nm 液浸式光刻系统实现 32 nm 工艺节点的芯片制造突破,并把工艺节点尺寸进化到 22 nm。此外,28 nm 是一个重大的技术节点,因为可以继续沿用现有工艺非常成熟的 193 nm 浸没式光刻技术,不需要大规模设备更新,投入与产出比最佳,成本最优,所以到现在 28 nm 技术节点工艺线还是很有价值的。从理论上讲,193 nm 波长的 ArF 浸没式 DUV 光刻机与多次图形化技术(多次曝光技术)可以用于 7 nm 工艺节点芯片的生产,为进一步挖掘浸没式光刻技术的潜力,人们也不放弃开发更高数值孔径(NA)的成像镜头、高高宽比鳍形栅(FinFET)、叠层栅(GAAFET)、梳齿薄片栅、多掩模版、DUV 波段灵敏光刻胶等各种先进工艺与材料,使现有工艺设备加工极限延伸到 14 nm、7 nm,甚至 5 nm,使得浸没式光刻系统得以延续摩尔定律,成为极紫外光刻(EUVL)切入之前芯片生产能力最强的、最成熟的主流纳米光刻技术。

第五代为 EUV 光刻机。采用波长为 13.5 nm 的激光等离子体光源作为光刻曝光光源。即使其波长是 193 nm 的 1/14,几乎逼近物理学、材料学以及精密制造的极限,将最小工艺节点推进至 7 nm 仍然面临着种种难题。从 2010 年开始,研究者整整花了 10 年时间,达成了波长压缩到 13 nm 大功率激光等离子体光源、50 多层纳米尺度反射层的反射透镜和反射掩模版、能够抵抗 EUV 破坏的掩模版及基片保护膜、EUV 光刻胶及 11 个 9(即 99.99999999%)极高纯度硅基片材料的突破,于 2019 年推出了将产能提高到每小时处理 175 块晶片的 EUV 光刻机。一台 EUV 光刻机重达 180 t,需要 40 个集装箱运输,安装调试都要超过 1 年时间。荷兰阿斯麦尔公司(ASML)用于 7 nm 工艺的 EUV 光刻机共有 10 万个零件,其中 90% 的关键设备来自世界各国。ASML 只负责整机设计与各模块集成,它离不开全球上、下游产业链 5000 多个供应商提供的用于生产光刻系统的材料、设备、零部件和工具的支持。

## 4 光刻胶<sup>[6]</sup>

光刻胶是光刻工艺中实现图形转移的感光材料和选择性抵抗刻蚀的材料。其术语应该称光致抗蚀剂(Photoresist),在化学界和光刻工艺中通常称之为光刻胶,是在半导体微电子芯片制造工艺中应用的一种高分子、高分辨率的光敏感光材料。在微光刻技术中,用来有选择性地掩蔽或者保护衬底表面不被刻蚀的材料。它也可以作为其他半导体工艺的掩蔽层材料,如离子注入的掩蔽层和剥离工艺的镀膜掩蔽层(牺牲层)等。光刻胶是由高分子光敏树脂、抗蚀性树脂、增感剂、防光晕剂和溶剂等几种主要成分组成的对光敏感的混合胶态液体。感光树脂经光照后,在曝光区能很快地发生光固化反应或者分解反应,使得这种材料的物理性能,特别是溶解性、亲合性等发生明显变化。经适当的溶剂显影处理,溶去可溶性部分,得到所需图像。抗蚀剂大体可以分为紫外光、深紫外、极紫外、X 射线敏感的材料及电子束和离子束等高能粒子束辐照敏感材料,如光致抗蚀剂和电子抗蚀剂等。同时光致抗蚀剂有正性光致抗蚀剂和负性光致抗蚀剂之分。

紫外光致抗蚀剂(UV photoresist)是感光灵敏度在 280~450 nm 波长范围内的光致抗蚀剂。如曝光波长为 g 线(436 nm)和 i 线(365 nm)用的抗蚀剂。

深紫外光致抗蚀剂(Deep ultraviolet photoresist, DUV resist)是感光灵敏度在 180~260 nm 波长范围内的光致抗蚀剂,如准分子激光(248 nm 和 193 nm)曝光用的光致抗蚀剂。利用深紫外光致抗蚀剂可以减少光衍射产生的光学邻近效应的影响。之所以称为准分子,是因为它不是稳定的分子,是在激光混合气体受到外来能量的激发所引起的一系列物理及化学反应中曾经形成但转瞬即逝的分子,其寿命仅为几十纳秒。准分子激光属于冷激光,无热效应,是方向性强、波长纯度高、输出功率大的脉冲激光,光子能量波长范围为 157~353 nm。最常见的波长有 157, 193, 248, 308 nm 及 351~353 nm。其中 193 nm 是目前光刻技术的主流光源。

极紫外光致抗蚀剂(Extreme ultraviolet photoresist, EUV resist)是应用于波长为 10~14 nm 的以极紫外光作为光源的光致抗蚀剂。具体如采用波长为 13.4 nm 的软 X 射线作为曝光光源的极紫

外光刻用的抗蚀剂。

电子束抗蚀剂(E-beam resist)是应用于电子束光刻的抗蚀剂。高分子光敏电子束光刻应用范围非常广泛,用于电子束掩模制造曝光系统的抗蚀剂要求灵敏度高(如曝光剂量选择在 $0.5\sim 1\ \mu\text{C}/\text{cm}^2$ ),曝光速度快,分辨率大体在 $100\ \text{nm}$ 。用于纳米直写光刻的电子束抗蚀剂要求高分辨率、通常需要曝光 $10\ \text{nm}$ 量级的结构。但是,高分辨率的抗蚀剂通常曝光灵敏度比较低。实际上所有抗蚀剂都可以应用于电子束曝光,只是很多抗蚀剂的分辨率不太理想。

化学增幅光致抗蚀剂(Chemical amplify resist, CAR)是具有光化学增幅作用的光致抗蚀剂。通过光致酸化学增幅放大,可以使具有较弱光学对比度的空间图像在光致抗蚀剂中形成增强化学对比度的潜像,以获得更好的光刻分辨率和更高的曝光灵敏度。光致反应产生的活性产物可以作为催化剂进一步催化化学反应过程,使光致抗蚀剂的曝光区域在显影液中的溶解率和其他未曝光区域的产生显著差异。化学放大光致抗蚀剂的树脂是具有化学基团保护(t-BOC)的聚乙烯(PS),不溶于水,其感光剂是光酸剂(Photo acid generator, PAG)。光刻胶曝光后,在曝光区的光酸产生剂发生光化学反应会产生一种酸,该酸在曝光后烘(PEB)时,每一个光酸分子在PEB中会诱发上千个光酸分子,它作为化学催化剂将树脂上的保护基团移走,从而使曝光区域的光刻胶由原来不溶于水转变为高度溶于水为主要成分的显影液。曝光后产生交联反应使溶解率变慢的为负性化学放大光致抗蚀剂(如负性电子束抗蚀剂SAL601系列),曝光后产生分解反应使溶解率变快的为正性化学放大光致抗蚀剂。

## 5 光掩模<sup>[4]</sup>

### 5.1 光掩模概念及掩模版制备工艺

光掩模是光刻工艺中用于选择性地阻挡曝光、辐照或物质穿透的掩蔽模版。需要注意的是,现在社会上,甚至发表在正式刊物的论文中存在不规范的术语,例如“掩模版”或者“掩模板”。规范的写法应该使用“掩蔽模具”的“模”,不应该写成“薄膜”的“膜”;已经制备有光刻版图的掩模版应该使用“出版”的“版”,而没有制备光刻版图的基板(如匀胶铬板或者感光板)使用“板材”的“板”。在光刻工艺中,把掩模版上的图形转移到涂覆在半导体基片表

面光刻胶上,所形成的抗蚀剂“浮雕”图形是具有阻挡刻蚀、阻挡物质穿透、阻挡离子注入和阻挡氧化等功能的掩蔽层,可以称为“掩膜”。具有相同功能的、采用图形转移技术在半导体基片表面形成的二氧化硅膜、金属膜图形层,称为“硬掩膜”。在IC制造中,光刻工艺需要一整套具有特定几何图形的掩蔽模版,称为掩模(Mask)或掩模版。光刻工艺是把掩模版上的IC图形通过曝光和显影等工序,转移到半导体基片表面的光刻胶上,再以所形成的抗蚀剂图形作为掩蔽层,在刻蚀工艺中可以阻挡对基片的刻蚀、在扩散工艺中可以阻挡杂质往基片内部扩散,在注入工艺中可以阻挡离子注入、在金属化工艺中可以阻挡金属膜的刻蚀形成铝引线,因此掩模版在半导体平面工艺中是不可缺少的。

制备掩模版的工艺本身就是光刻工艺。掩模版制备过程大体上分如下步骤:掩模图形设计,掩模图形编辑,掩模图形数据格式转换,采用掩模曝光设备(光刻机的一类,如光学图形发生器、激光图形发生器和电子束图形发生器)进行掩模图形曝光、显影、清洗和干燥处理,掩模缺陷检测修补等工序。掩模版按用途又分为主掩模、中间掩模、工作掩模、移相掩模等。

### 5.2 掩模版和中间掩模版制造设备

掩模版制造全过程所需要的设备,包括掩模版图处理系统、掩模数据格式转换系统、匀胶铬掩模基板制造设备、掩模原图制造设备、掩模曝光设备、掩模清洗设备和掩模检测仪器设备等。主要有:

- 1) 共焦激光扫描显微镜(Confocal laser scanning microscope, CLSM);
- 2) 激光差动共焦显微镜(Laser differential confocal microscope, LDCM);
- 3) 掩模线宽测量设备(Mask linewidth measurement equipment);
- 4) 掩模关键尺寸测量系统(Mask CD measurement system);
- 5) 掩模检查设备(Mask inspection equipment);
- 6) 掩模比较仪(Mask comparator);
- 7) 表面缺陷和污染检测仪(Surface defect and contamination detector, SDCCD);
- 8) 掩模版自动检查系统(Automatic photomask inspection system);
- 9) 掩模修补系统(Mask repair system);
- 10) 掩模制造设备(Mask-making equipment);

- 11) 光学图形发生器(Optical pattern generator, OPG);
- 12) 光学分步重复机(Photorepeater);
- 13) 扫描激光直写系统(Scanning laser direct write system, SLDWS);
- 14) 超大尺寸平面显示掩模激光直写系统(Scanning laser direct write system for ultra large size mask);
- 15) 基于 DMD 激光直写系统(Laser direct writing system based on DMD);
- 16) 无掩模光刻系统(Maskless lithography system, ML2 system);
- 17) 电子束掩模制造系统(E-beam system for mask making);
- 18) 电子束投影光刻系统(E-beam projection lithography system, EBPL system);
- 19) 电子束光刻系统(E-beam lithography system, EBL system);
- 20) 掩模抗蚀剂涂布机(Mask resist coater);
- 21) 掩模显影机(Mask developer);
- 22) 掩模清洗设备(Photomask cleaning equipment);
- 23) 掩模抗蚀剂处理及清洗设备(Mask resist processing and cleaning equipment);
- 24) 超大尺寸平面显示掩模处理及清洗设备(Resist processing and cleaning equipment for ultra large size mask);
- 25) 掩模抗蚀剂去除装置(Mask resist stripper);
- 26) 掩模复印机(Mask printer);
- 27) 掩模湿法刻蚀设备(Mask wet etching equipment);
- 28) 掩模干法刻蚀设备(Mask dry etching equipment);
- 29) 烘干设备(Baking equipment);
- 30) 掩模版保护膜安装仪器(Pellicle mounting instrument);
- 31) 掩模图形数据处理系统(Mask pattern data processing system)。

## 6 光刻分辨率增强技术<sup>[1,5]</sup>

光刻分辨率增强技术(Resolution enhancement technology, RET)是为充分利用光波的基本物理特性,挖掘光学曝光技术巨大潜力,实现增强光刻分

辨率的各种技术。如:利用缩短曝光波长实现准分子激光光源光刻技术;利用改变入射方向实现离轴照明(Off-axis illumination, OAI)光刻技术的开发;利用调制光强分布实现光学邻近效应校正(Optical proximity correction, OPC)技术的应用;利用调整相位分布实现移相掩模(Phase-shifting masks, PSM)光刻技术的突破;利用光的干涉衍射实现光的波前重建工程的应用;利用光的折射率实现浸没透镜(Immersion)光刻技术的应用;利用光的定位对准实现二次图形化(DPT)光刻技术的应用;利用软 X 射线反射镜和反射掩模片实现 EUV 光刻技术。

IC 芯片制造工艺技术用尽了所有光的物理性质,实现了光刻分辨率的增强,如同八仙过海各显其能,每一项技术的突破,都让光刻工艺推进一个工艺节点。

人们为了使光学曝光技术的分辨能力不断地超越光学理论分辨率极限,通过开发各种各样的光学波前工程增强光学光刻分辨率,由两倍波长的光刻分辨能力,逐渐提高到亚波长以至达到半波长的加工分辨能力。如:PSM 光刻技术、OPC 光刻技术、亚分辨率辅助增强光刻(Sub-resolution assist feature enhancement lithography, SRAF)技术、OAI 光刻技术、驻波效应校正(Surface wave correction, SWC)光刻技术、空间滤波(Spatial filtering)光刻技术、光瞳滤波(Pupil filter)光刻技术、离焦迭加增强曝光(Focus latitude enhancement exposure)光刻技术、多级胶结构工艺(Multi-level resist processing)光刻技术、浸没透镜光刻技术、DPT 光刻技术。

其中,浸没透镜光刻技术和 DPT 光刻技术及多次图形化光刻技术也应该归入光学光刻分辨率增强技术范畴。通过多重曝光的方式生产 14, 10, 7 nm 芯片。

## 7 电子束光刻技术<sup>[4-5]</sup>

电子束曝光技术实际上是一种很传统的曝光技术,由于它的束斑尺寸可以从微米级至纳米级,适用范围广,是实验室条件下进行亚微米至纳米级光刻技术研发的理想工具。电子束光刻技术是利用计算机输入的地址和图形数据,控制聚焦电子束在感光材料基片上直写曝光的技术,也称为电子束曝光技术(E-beam exposure technology)。

### 7.1 掩模制备电子束曝光系统

从功能上大体分为快速掩模制造电子束曝光



(Quick mask manufacturing electron beam lithography) 和高精度芯片纳米直写电子束光刻(High precision nanometer electron beam lithography)。

从电子束斑形状上大体分为高斯束电子束光刻(Gaussian beam of electron beam lithography)、圆形束电子束光刻(Circular beam of electron beam lithography)和成形束电子束光刻(Shaped beam electron beam lithography)。

从成像方式上大体分为光栅扫描式(Raster scanning)、矢量扫描式(Vector scanning)和成形束(Shaped beam)光栅成像拼接式。

应用于光掩模制造的电子束曝光系统多采用曝光效率比较高的光栅扫描和可变矩形束电子束曝光系统。

应用于纳米电子芯片直写的电子束光刻系统多采用高斯束矢量扫描曝光方式的电子束光刻或者圆形束光栅扫描电子束曝光。

变形束电子束曝光系统(Variable electron beam exposure system)是利用电子光学系统中的静电偏转电极将可移动的第一光阑(大的矩形窗口光阑)的像投影在第二光阑上,第一光阑窗口的像和第二光阑窗口重合部分便形成可改变形状和尺寸的束斑,在曝光过程中根据 IC 版图的单元图形结构和大小,和实时改变束斑形状相配合,以此实现由大小束斑拼接成像的高速电子束曝光设备。也称可变矩形束电子束曝光系统,常用于光掩模制造。如果将第一光阑偏转成像在第二光阑窗口上,则可构成三角形、梯形等其他形状束斑。

成形束电子束曝光系统(Shaped electron beam exposure system)也称为定形束电子束曝光系统,它利用电子光学系统中第一光阑(大的矩形窗口光阑)的像移动到一定位置后保持不变地投影在第二光阑上,第一光阑窗口的像和第二光阑窗口重合部分便形成一个形状和尺寸固定的束斑,以此实现固定矩形束拼接成像的电子束曝光设备。也称固定矩形束电子束曝光系统,常用于光掩模制造。可以根据曝光图形的精度要求不同,调整矩形束斑的尺寸。该系统由于是固定束斑,电子束曝光的数据处理比较简单。

光栅扫描电子束曝光系统(Raster scan electron beam exposure system)是在工件台移动和电子束以光栅扫描方式相配合下构成的二维扫描场中,通过静电通断电路按输入图形数据控制电子束通断,使

晶片选择性曝光的电子束曝光设备。通常是工件台在 X 方向按弓字形连续往返移动,电子束沿 Y 方向以 1024  $\mu\text{m}$  宽度扫描曝光,调整工件台往返的间隔与电子束扫描宽度相匹配,完成整个基片曝光。该系统有较高的曝光效率,主要用于掩模制造。

电子束投影光刻(EBPL)系统是以镂空掩模作为第二光阑,在电子光学系统中,把镂空掩模图形成像到晶片表面电子抗蚀剂膜上,实现电子束缩小投影曝光的设备。该系统具有纳米级的曝光精度又具有很高的曝光效率,既可以应用于大面积纳米尺度芯片直写,也可应用于高阶先进掩模制造。其镂空掩模采用硅片作为支撑体,在硅片上镀有一定厚度的金属膜,并进行视场分割,从硅片背面腐蚀出一个个具有一定尺寸的窗口,在硅梁支撑下,在每个窗口的薄膜上制备出一组镂空的常用基本图素,或者基本单元的版图图形。采用偏转器把第一光阑的窗口投射到所选择的某镂空的常用基本图素上,经电子光学系统缩小成像在晶片表面的电子抗蚀剂上,可以进行图形拼接曝光,也可以进行分步重复曝光。电子束投影光刻是在成形束电子束曝光技术上发展起来的一种电子束光刻技术,其第二光阑可以是固定矩形束的束斑,也可以是三角形和其他特殊设计的多边形束斑;可以是一个固定形状的束斑,也可以是可选择的若干种不同形状的束斑构成的复合镂空掩模。

此外,为满足大批量生产的效率问题,有几种正在开发的下一代生产型的电子束光刻技术,即反射式电子束光刻(Reflective electronic beam lithography, REBL)系统和电子束步进(EB stepper)系统、接近式电子光刻技术(Proximity electron lithography, PEL)、多头电子束光刻技术(MEBL)。

## 7.2 纳米电子束直写系统<sup>[7]</sup>

纳米电子束直写系统是采用电子束光刻系统在基片表面抗蚀剂上直接扫描曝光纳米图形的技术,也可以应用于纳米尺度特种掩模的制造,如 X 射线掩模、EUV 光刻掩模、投影光刻掩模、压印模版和嵌段聚合物自组装模版。在纳米加工中主要采用矢量扫描曝光方式的电子束光刻系统在硅片上直写实现纳米尺度的加工。20 世纪 60 年代初,随着半导体平面工艺的发展,人们开始用扫描电子显微镜进行微细图形曝光的尝试。1964 年,剑桥大学 Broers 在第六届国际三束会议上发表了用电子束曝

光出  $1\ \mu\text{m}$  图形的微细加工技术,随后剑桥大学成功研制了点扫描电子束装置。到了 20 世纪 70 年代,法国汤姆逊公司研制了配备有激光干涉仪定位的电子束曝光装置,定位精度达  $0.1\ \mu\text{m}$ ,最细线宽为  $0.3\ \mu\text{m}$ ,这是世界上第一台技术比较完善的电子束扫描曝光设备。此后,直写式电子束曝光系统得到了迅速发展,在纳米制造中发挥重要的作用。以 JBX-6300FS 为代表的使用矢量扫描曝光方式的实验型电子束光刻系统具有芯片直写功能和实验用掩模版曝光功能,可自动识别金标记(凸出台面)或硅片标记(凹槽),可在晶片上直接描绘图形,实现电子束光刻,最细束斑可达  $2\ \text{nm}$ ,极限曝光线条为  $8\ \text{nm}$ 。

电子束光刻系统虽然具有很高的电子扫描成像精度,但是电子束光刻技术要应用于纳米尺度微小结构的加工和 IC 的光刻,必须解决几个关键的技术问题:

1) 由于电子在抗蚀剂和基片中的散射和背散射现象造成的邻近效应问题,包括如何减少电子散射效应影响,低散射基片和高原子序数材料夹层技术,采用线曝光技术和几何修正技术,电子束曝光剂量调制邻近效应校正技术应用等问题。

2) 任何实现高分辨率扫描成像及电子束高精度扫描曝光效率很低的问题,包括如何降低束流使电子束处在最细束斑状态,采用近距离扫描透镜,改变加速电压和小扫描场,高精度调整电子光柱的对中、像散和场拼接状态及电子束与其他光学曝光系统的匹配和混合光刻曝光效率提高等问题。

3) 电子抗蚀剂和电子束曝光及显影、刻蚀等工艺技术问题,包括采用高灵敏度、高分辨率和抗等离子刻蚀的电子抗蚀剂,抗蚀剂化学放大和感光增强技术,薄胶工艺及多层抗蚀剂与多层结构的纳米图形转移工艺技术等问题。

实践证明电子束邻近效应校正技术、电子束曝光与光学曝光系统的匹配和混合光刻技术,并结合光的波前工程和抗蚀剂曝光工艺优化技术的应用是一种提高光刻分辨能力非常有效的办法。

此外,纳米级电子束光刻中还需要解决若干工艺技术问题:包括电子束光刻图形数据设计可制造性;电子束变剂量曝光技术;电子束线曝光技术;高高宽比抗蚀剂图形坍塌与粘连;绝缘衬底电子束曝光电荷积累;高能电子束激发的二次电子、背散射电子、X 射线及其他电磁辐射的漫散射曝光积累等问题。

## 8 计算光刻<sup>[1]</sup>

计算光刻是一种利用计算机仿真软件,建立光刻模型,并结合实际光刻工艺中各种偏差数据,通过计算推演出光刻过程中产生的图形失真,实施图形数据修正,实现超强光学光刻分辨率的技术。

计算光刻既包括用预期光刻成像结果为目标、通过掩模版图可制造性设计、实现光学光刻分辨率增强的技术,如光学邻近效应校正(OPC)技术、亚分辨率辅助图形(SRAF)技术、光源-掩模交互优化(SMO)技术等,也包括利用计算机仿真对掩模图形和光刻工艺参数进行反向设计的逆向光刻技术(Inverse lithography technology, ILT)。其目的是提高现有的光刻系统的分辨率、提高曝光成像的准确性、加大成像系统的焦深、增大工艺窗口。

目前已被公认计算光刻是 193 浸没式光刻机进一步突破光学衍射极限以实现超强光刻分辨率的最有效的手段之一。其可解决  $14\ \text{nm}$  以下特别是  $7\ \text{nm}$  节点的复杂多样的设计版图的可制造性问题,有效扩展了 193 浸没式光刻技术的应用技术范围,通过更准确的仿真技术实现了更高的光刻分辨率,进一步延伸摩尔定律应用极限。其中光刻模型包括光刻成像模型、抗蚀剂显影过程模型、成像系统传递函数、数字照明系统模型等。工艺偏差因素包括焦面偏差、曝光剂量偏差、显影条件偏差。

当前计算光刻研究的主要内容包括:1)光源-掩模协同优化(SMO)技术;2)设计规则优化(Design Rule Optimization, DRO)技术;3)基于模型的亚分辨率辅助图形技术(Model-based SRAF)和像素化 OPC 技术;4)设计与工艺技术协同优化(Design-technology co-optimization, DTCO; Design and process collaborative optimization, DPCO)技术。该技术的核心是将设计规则、多重光刻技术、混合光刻技术、SMO 有机统一,建立完善的从设计到光刻制造的仿真模型,产生符合某设计节点的完备测试图形集,寻找限制光刻制造的设计规则缺陷,填补设计规则与工艺制造之间的技术鸿沟。

## 9 下一代光刻技术与微纳米加工技术<sup>[5-6]</sup>

IC 特征尺寸已越来越接近加工的极限和物理

的极限,人们在研发光学光刻分辨率增强技术的同时,也一直在开发研究新一代的光刻技术。下一代光刻技术大体上有如下几种:

1) 电子束投影光刻技术,包括散射角限制的投影电子束光刻(Scattering with angular limitation projection electron-beam lithography, SCALPEL)技术、可变轴浸没透镜电子束投影微缩曝光刻(Projection reduction exposure with variable axis immersion lenses, PREVAIL)技术、反射式电子束光刻系统、电子束步进系统;

2) 电子束投影无(数字)掩模光刻(Projection maskless lithography, PML2);

3) 接近式电子光刻技术;

4) 多头电子束光刻技术;

5) 软 X 射线投影光刻技术(X-ray projection lithography, XPL);

6) 离子束投影光刻(Ion beam projection lithography, IPL)技术和聚焦离子束(Focused ion beam, FIB)成像技术;

7) 纳米图形压印光刻(Nanoimprint lithography, NIL)技术;

8) 其他创新的光刻技术(Innovative lithography technology)。

电子束光刻因其灵活性和设备价格优势,以及它本身不需要掩模,可以直接在涂有抗蚀剂的掩模基板或者半导体晶片上直写 IC 功能层的版图图案,可以非常有效地缩短芯片制造投片周期,成为实验室条件下不可替代的高端掩模版制造设备和高端纳米结构芯片实验片的光刻设备。

除此之外,人们还把在显微成像技术的基础上开发的各种新颖的、非常规的纳米成像技术或者纳米加工技术归纳为未来可能应用于光刻的技术,目前还不能真正称其为光刻技术,如数字光刻(Digital lithography)、压印光刻(Imprint lithography)、自组装技术(Directed self-assembly)、表面等离子光刻(Surface-plasmon-mediated near-field lithography)、接近式电子探针(或热探针)光刻(Proximity probe lithography)、干涉光刻(Interference lithography)、软光刻(Soft-lithography)、近场光学光刻(Near-field optical lithography)、化学与生物接触复印(Chemical and biological approaches)、原子力光刻(Atomic power lithography 或 Atom lithography)、全息光刻(Hologram lithography)、物质波光刻(Matter-waver

lithography)、表面成像(Top-surface imaging)光刻技术、亚波长近场光刻(Subwavelength photolithography)、量子纠缠态光刻(Quanta entangled state lithography)、受激发射耗尽光刻(Stimulated emission depletion, STED)、基于波带片阵列的无掩模光刻(Maskless lithography based on the zone plate)、光子筛(多孔结构波带片)光刻(Photon sieve lithography)、基于偏振的浸没光刻(Immersion lithography based on the polarization)、喷墨打印制造(Ink-jet fabrication of electronic components)、蘸笔纳米光刻术(DPN)等。

## 10 结束语

在过去的 60 年中,光刻技术的专家们好像通过他们的努力一定有机会实现当时看来已经超过光刻工艺极限的加工精度。人们利用现有的光学曝光系统结合先进的掩模制造技术,包括移相掩模制造技术和光学邻近效应校正技术等利用光的干涉衍射效应重建光波前工程技术的应用,充分利用光波的基本物理特性,挖掘光学曝光技术的巨大潜力,实现光刻分辨率增强技术的突破,使光学曝光技术的分辨能力不断超越光学理论分辨率极限。当今的微电子技术已经把金、银、铜、铝和各种宝石等所有能应用上的金属和介质材料都用上,而微光刻技术为满足越来越小的特征尺寸的要求,也把光子束、电子束、离子束、X 射线、粒子束、原子束、质子束和分子束都用上。新的光刻技术和微纳米加工技术不断涌现。在这之后,人们很可能在新加工技术的基础上,开发量子及分子计算技术,进入纳电子学、分子电子学和生物电子学时代。微纳电子技术也将从不断被刷新的技术极限逼近宏观物理极限和加工能力极限,光刻技术也从等效摩尔进入后摩尔时代,进入介于宏观世界和微观世界之间的介观世界领域。

科学的历史证明,在这变革时代必然会有新的技术被人们创造出来。半导体制造工艺是人类迄今为止最精细的加工工艺,它要求最完美的半导体晶体材料、最精密的制造设备、最纯净的气体和化学品材料、最精准的工艺技术、最洁净的厂房环境、最敬业的工作人员,这几个条件缺一不可。

中国 IC 发展正面临百年变革的挑战和机遇,国内研究者需要脚踏实地,勇攀科学高峰,砥砺前行。

## 参考文献

- [1] 韦亚一. 超大规模集成电路先进光刻理论与应用[M]. 北京: 科学出版社, 2020.  
Wei Y Y. Advanced lithography theory and application of very large scale integration[M]. Beijing: Science Press, 2020.
- [2] 陈宝钦. 回眸五十年的艰辛, 细微之处见业绩: 我国制版光刻技术的发展轨迹[J]. 世界产品与技术, 2000, 4: 11-12.  
Chen B Q. Looking back on the hardships of the past 50 years, we can see the achievements in details: the development track of plate making lithography technology in China[J]. Electronic Component News, 2000, 4: 11-12.
- [3] 陈宝钦. 中国制版光刻与微/纳米加工技术的发展历程回顾与现状[J]. 微细加工技术, 2006(1): 1-2.  
Chen B Q. Review and current situation of development of plate making lithography and micro/nano processing technology in China[J]. Microfabrication Technology, 2006(1): 1-2.
- [4] 王阳元. 第八章: 集成电路专用设备[M]//集成电路产业全书. 北京: 电子工业出版社, 2018.  
Wang Y Y. Chapter 8: integrated circuit special equipment[M]//Integrated circuit industry. Beijing: Publishing House of Electronics Industry, 2018.
- [5] 何杰, 夏建白. 微光刻与微纳米加工技术[M]. 半导体科学与技术. 北京: 科学出版社, 2007: 306-350.  
He J, Xia J B. Micro lithography and micro nano processing technology[M]. Semiconductor science and technology. Beijing: Science Press, 2007: 306-350.
- [6] 陈宝钦. 微光刻与微纳米加工技术[J]. 微纳电子技术, 2011(1/2): 1-5.  
Chen B Q. Microlithography and micro-anometer process technology[J]. Nanotechnology and Precision Engineering, 2011(1/2): 1-5.
- [7] 罗晓斌. 电子束曝光模型的研究[D]. 北京: 北京信息科技大学, 2008.  
Luo X B. Study of electron beam lithography model[D]. Beijing: Beijing Information Science and Technology University, 2008.

## 附录 1: 全球半导体集成电路制造工艺的发展历程

1890年, 世界第一台机械计算机诞生。

1900年, 发明半导体材料。

1925年, Julius Edgar Lilienfeld 提出场效应晶体管概念。

1945年, 贝尔实验室计划针对硅和锗等新材料进行有目标的基础研究, 成立了以 William Shockley 为组长的“半导体小组”, 成员包括 John Bardeen 和 Walter Brattain Bardeen 和 Brattain。

1946年, 发明第一台电子管计算机 ENIAC。

1947年, 贝尔实验室发明第一只点接触晶体管, 从此光刻技术开始了发展。

1948年1月, 贝尔实验室 Shockley 发明了三明治结构的双极性结式晶体管; 由于点接触式晶体管不能实现量产, 结式晶体的出现使得现代半导体工艺成为可能, 为许多半导体公司的兴起做出了重大贡献。

1949年, Shockley 提出 pn 结和双极型晶体管理论。

1950年, 发明重氮萘醌酚醛树脂系光刻胶。

1950年, 奥耳发明离子注入工艺。

1950年, 制造成功结型晶体管。

1950年, 日本东北大学的 Jun-ichi Nishizawa

(西泽润一)和 Y. Watanabe(渡边宁)发明了静电感应晶体管(Static induction transistor, SIT)。

1951年, 发明场效应晶体管。

1951年, 贝尔实验室制造出第一只锗双极型晶体管。

1952年, 发表半导体集成电路设想。

1952年, Shockley 提出结式场效应晶体管(Junction field-effect transistor, JFET), 同年基于晶体管的助听器 and 收音机就投入市场。

1952年, 德州仪器制造出第一只硅双极型晶体管。

1954年1月, 贝尔实验室 Morris Tanenbaum 制备了第一个硅晶体管。

1954年4月14日, 德州仪器 Gordon Teal(原贝尔实验室)实现了商业化的硅晶体管。

1954年, 开创聚乙烯醇肉桂酸酯光刻胶。

1956年, 富勒提出扩散结工艺。

1956年, 世界第一台晶体管计算机 TX-O 诞生。

1956年, 通用电气发明了晶闸管。

1956年, Bardeen、Brattain、Shockley 获得了诺贝尔物理学奖。

1957年, 提出光刻工艺。

1957年, 仙童半导体制造第一只商品化原始平面晶体管。

1958年, Eastman Kodak 开发成功适合半导体

工业的环化橡胶—双叠氮系负性光刻胶,首次应用于半导体制造过程。同期 Shipley 也研发成功适合半导体工业的光刻胶。

1958年,德州仪器研制成功世界第一块数字集成电路(锗)。

1958年9月12日,德克萨斯公司杰克·基尔比(Kilby)研制出世界上第一块双极型平面集成电路。

1959年,世界上第一台晶体管计算机诞生。仙童半导体提出光刻工艺。仙童半导体研制世界第一个适用单结构硅晶片及世界第一块适用单结构硅芯片集成电路。

1959年,贝尔实验室 Dawon Kahng 和 Martin Atalla 发明了金属氧化物半导体场效应晶体管(MOSFET)。

1959年,仙童半导体 Jay Last 和 Robert Noyce 在母公司的支持下,制造了世界上第一台“步进重复(Step and repeat)”相机,使用光刻技术在单个晶圆片上制造了许多相同的硅晶体管。

1959年,仙童公司 Robert Noyce 提交了平面工艺的专利,从此开始了集成电路时代。

1959年7月30日,仙童公司 Noyce 发明了平面工艺双极型集成电路,用铝作为导电条制备集成电路,开始有了半导体集成电路平面加工工艺,即开始有了光刻工艺。该工艺使用一种叫作光学蚀刻的处理方法,类似于利用底片冲洗照片的过程。开始在一片锗或硅上面喷洒上一层叫作抗蚀剂的物质,光照后抗蚀剂会变坚硬,然后用一种特殊的化学药品清除掉没有被光照射到的抗蚀剂。后来创造了光掩模版,就像一张底片,通过曝光再把底上的图形复制到硅片上,这种平面加工方法堪称为“20世纪意义最重大的成就之一”,其奠定了硅作为电子产业中关键材料的地位。2000年 Kilby 因为发明集成电路而获得当年的诺贝尔物理学奖,“为现代信息技术奠定了基础”。

1959年,由 Ephraim Radner 创办仅一年的美国地球物理公司(Geophysical Corporation of America, GCA)收购 David W. Mann Company,制造出采用离轴对准,e线(577 nm)曝光光源,可实现光掩模上的电路图案缩小后与硅片电路图案之间精确对分的分步重复式精密缩小曝光装备(简称精缩机)。

1960年代,仙童提出 CMOS 集成电路制造工艺,制造了第一台集成电路计算机 IBM360,并且建立了世界上第一台 2 inch(1 inch=2.54 cm)集成电

路生产线,GCA 开发出光学图形发生器和分布重复精缩机。

1960年,卢耳发明外延生长工艺。

1960年,研制出外延平面晶体管。

1961年,GCA 首次发布光学分步重复曝光系统(Photo-repeaters)。

1961年,发明化学气相淀积技术。

1962年,研制成功 MOSFET 器件。

1962年,开发出 MOS 集成电路制造工艺,研制出 12 个元件基础集成电路模块。

1963年,仙童提出互补金属氧化物半导体(CMOS)场效应晶体集成电路制造工艺。

1963年,苏斯(Süss)为西门子公司(Siemens)开发了第一台掩模对准仪 MJB3(接触式光刻机原型)。

1964年,世界第一台集成电路计算机 IBM-360 诞生。

1965年,仙童公司摩尔(Moore)提出了摩尔定律(Moore's law):集成电路上可容纳的元器件的数目,每隔 18~24 个月便会增加 1 倍,性能也将提升 1 倍(摩尔定律起初说是每年翻 1 番,10 年后改为 2 年翻 1 番。后来又修改为每年翻 1 番、每 3 年翻 2 番)。这个定律本来是描述此前半导体产业发展的经验公式,结果竟然奇迹般地揭示了此后 50 多年信息技术进步的速度。为了协调半导体产业的发展,从 20 世纪 90 年代起,国际半导体产业界开始筹划研究路线图(包括美、欧、日、韩及中国台湾等半导体产业发达的国家和地区)。从 1998 年开始,半导体技术国际路线图(International Technology Roadmap for Semiconductors)每 2 年发布 1 次。然而,2016 年发布的新的路线图,首次不再强调摩尔定律,而是制定了超越摩尔的战略(More than Moore strategy):以前是芯片先行、应用跟随(应用跟着芯片走),今后则是芯片为应用服务。

1965年,研制出 100 个元件的小规模集成电路(SSI)和 1000 个元件的中规模集成电路(MSI)。

1965年,成立于 1951 年的库力索法半导体工业公司(Kulick & Soffa)推出首款商用接触式对准器(Aligners)。

1966年,成功研制出第一块 CMOS 门阵列(50 门)。

1966年,建立了世界第一条 2 inch 集成电路生产线。

1967年,Dawon Kahng和施敏(S. M. Sze)制作了浮栅型MOSFET(FGMOS),为半导体存储技术奠定了基础。

1968年,GCA开发出光掩模版制造设备——光学图形发生器(GCA PG3600F),同年Veridyne Semiconductor收购光掩模制造公司Electromask。

1968年,Kasper Instruments成立,专业生产接触式掩模对准器(接触式光刻机)。

1968年,成立于1846年的卡尔蔡司公司(Carl Zeiss)首次进入曝光系统镜头领域,为德国半导体商Telefunken提供了第一款用于电路板曝光机(Circuit board printer)的镜头,分辨率为15  $\mu\text{m}$ 。

1969年,Computervision Corp. 创立,进入计算机辅助设计与绘图系统(Computer-aided design and drafting system,CADDS)领域。科天公司(KLA)创始人Ken Levy配合Joe Sliwowski把半导体掩模对准仪和手动对准器相结合研发出自动对准系统(Autolign)。

1969年,成立于1917年的尼康公司(Nikon)开发了第一台光学分步重复系统曝光机(Repeater)。1971年推出精密光学测距设备MND-2,成功用于光掩模坐标测量,为研制高分辨率光学系统、高精度位置检测和高精密对准精度的曝光装备奠定了基础。

1970年代,GCA开发出第一台分布重复投影曝光机,集成电路图形线宽从1.5  $\mu\text{m}$ 缩小到0.5  $\mu\text{m}$ 节点。

1970年,硅平面加工工艺技术和光刻技术逐渐成熟,双极型集成电路开始大批量生产,特征尺寸为180 nm。

1970年,Bell Western 开发出激光扫描图形发生器。

1970年,依托复印机、成像系统和摄像系统产品起家的日本佳能公司开始研发接触式光刻机。

1971年,研制出1024位随机存储器(DRAM),进入大规模集成电路(LSI)时代(8  $\mu\text{m}$ 工艺)。同年,英特尔公司(Intel)研制出第一块微处理器(4004)。

1972年,世界第一条3 inch集成电路生产线建成。

1973年,半导体设备和材料国际组织(SEMI)举行第一次国际标准化会议。

1974年,推出第一块CMOS微处理器1802。

1974年,研制成功8位处理器,4  $\mu\text{m}$ 工艺。

1974年,Dennard提出等比例缩小定律。

1974年,相继开发出电子束曝光机、各种投影光刻机、离子注入机、洁净室等集成电路关键工艺设备技术。

1975年,世界第一条4 inch集成电路生产线建成。

1976年,16 KB DRAM和4 KB静态随机存储器(SRAM)问世。

1978年,研制出64 KB DRAM,世界进入超大规模集成电路(VLSI)时代。

1978年,GCA在1968年开发的分步重复精密缩小掩模曝光设备的基础上推出真正意义的自动化步进式投影光刻机4800DSW。曝光的集成电路版图线宽尺寸从1.5  $\mu\text{m}$ 缩小到0.5  $\mu\text{m}$ 的工艺节点。

1979年,国际商业机器公司(IBM)推出世界第一台PC机(8088)。

1980年代,美国硅谷光刻集团(SVGL)开发出第一代步进扫描投影曝光机,集成电路图形线宽从0.5  $\mu\text{m}$ 缩小到0.35  $\mu\text{m}$ 节点。

1980年,研制出256 KB DRAM和64 KB CMOS SRAM。

1980年后,国际上光刻机研发迅速发展,在自动化步进重复式光刻机出现后,全球正式开启了群雄争霸的光刻机大发展时代。

1980年,日本尼康公司依托其照相机技术开始研发半导体光刻设备。

1981年,研制出世界上第一台便携式计算机Osborne I。

1982年,世界第一条5 inch集成电路生产线建成。

1983年,研制出16位微处理器1.5  $\mu\text{m}$ 工艺的80286 CPU和80C86 CPU。

1984年,研制出1 MB DRAM。

1985年,研制出32位微处理器80386 CPU 20 MHz(1  $\mu\text{m}$ 工艺)。

1986年,世界第一条6 inch集成电路生产线建成。

1986年,研制出4 MB DRAM。

1986年,世界进入集成度达1亿个单元的超大规模集成电路(ULSI)时代。

1986年,推出第一款平板显示(FPD)光刻设备,主要是制造半导体集成电路光刻机和平面显示

大面积面板光刻设备。

1987年,张忠谋创建了全球第一家专业代工公司,台湾积体电路制造股份有限公司(台积电),开创了半导体代工时代。

1987年,开发出准分子激光光源的曝光工艺。

1988年,世界第一条 8 inch 集成电路生产线建成。

1988年,研制出 16 MB DRAM。

1989年,研制出 32 位 80486 微处理器(25~50 MHz, 1~0.8  $\mu\text{m}$ ),采用 CMOS 工艺,包含 120 万个晶体管。同年,1 MB DRAM 进入市场。

1990年代,日本佳能公司开发直径 300 mm 晶片的光刻机,并推出 EX3L 和 5L 步进扫描投影光刻机;荷兰阿斯麦尔公司(ASML)推出 193 nm 波长步进扫描光刻机 FPA2500,光学光刻分辨率到达 70 nm。

1990年,研制出 64 MB DRAM。

1991年,研制出 80586 CPU (0.8  $\mu\text{m}$  工艺)。

1992年,硅片直径达到 200 mm(俗称 8 inch)。

1992年,研制出 64 位微处理器。

1993年,研制出 256 MB DRAM。

1993年,研制出 66 MHz Pentium 微处理器。

1995年,研制出 64 位 Pentium MMX 微处理器,133~200 MHz,采用 0.6~0.35  $\mu\text{m}$  工艺。

1996年7月,在美国主导下,33个西方国家签署了《关于常规武器和两用物品及技术出口控制的瓦森纳协定》。并在“巴黎统筹协会”框架下,将原来的 17 个成员国,扩充到 42 个成员国,继续对我国实施高技术禁运、打压,世界最先进的两到三代设备技术不允许进入中国。西方国家对我国半导体技术及光刻机等设备出口,一般都遵循“N-2”的原则审批,即比最先进技术落后两代。如果再在审批过程中适当拖延一下,基本上中国能拿到的设备技术就落后三代甚至更多。

1996年,研制出 1 GB DRAM。

1996年,世界进入集成度达 10 亿个单元的巨大规模集成电路(GLSI)时代。

1997年,胡正明领导研究出 BSIM,从 MOSFET 晶体管的复杂物理推演出数学模型,发明了鳍式场效晶体管(FinFET)和平面晶体管(FD-SOI)等多种新结构器件,对微电子器件可靠性物理研究贡献突出。

1997年,研制出 64 位 Pentium II 微处理器,233~453 MHz,采用 0.35~0.25  $\mu\text{m}$  工艺。

1999年,研制出 64 位 Pentium III 微处理器,450~550 MHz,采用 0.25  $\mu\text{m}$  工艺。

1999年,研制出 1 GB SDRAM,采用 0.18  $\mu\text{m}$  工艺。

1999年,研制出光子计算机芯片。

2000年以来,在光学光刻技术和光学分辨率增强技术的突破下,人们不断超越传统光学光刻分辨率“极限”的同时,开展下一代光刻(NGL)的研究,包括极紫外线光刻技术、电子束光刻技术、X射线光刻技术、纳米压印技术等。

2000年,研制出 Pentium IV 微处理器,1~3 GHz,采用 0.18~0.13  $\mu\text{m}$  工艺。

2000年,超微半导体公司(AMD)研制成功 50 nm CMOS 器件,日本电气股份有限公司(NEC)研制成功 45 nm CMOS 器件。AMD 后又研制成功 35 nm CMOS 器件。

2001年,AMD 研制成功 15 nm NMOS 器件。

2002年,硅片直径达到 300 mm(俗称 12 inch)。一块 300 mm 直径的晶圆,16 nm 工艺可以做出 100 块芯片,10 nm 工艺可以做出 210 块芯片。

2002年,Intel 研制成功 15 nm NMOS 器件。

2002年,国际光刻机技术取得了重大突破。林本坚先生以水作为介质的 193 nm 浸润式浸没透镜光刻技术方案获得成功。

2004年,国际突破浸没式光刻机技术,ASML 和台积电共同研发出第一台浸润式浸没透镜光刻机 XT:1700i。因其优秀的性能和稳定的技术,45 nm CMOS 器件达到量产,摩尔定律得以继续延伸。

2004年,上海华虹转向芯片代工,正式开启我国芯片产业的探索道路。

2004年,研制出 64 位 Pentium MMX 微处理器、200 MHz、90 nm CMOS 器件,达到量产。

2005年,Intel 推出基于 65 nm 工艺的处理器的芯片。

2007年,Intel 宣布与台积电同时生产 45 nm 工艺的芯片。

2007年,ASML 成功推出第一台浸没式光刻机 TWINSCANXT:1990i,采用折射率达到 1.44 的去离子水作为媒介,实现了 45 nm 的工艺流程,垄断光刻机市场。当时日本尼康、佳能主推的 157 nm 光源干式深紫外光刻(DUV)扫描投影光刻机被市场抛弃。

2008年,Intel 完成基于 32 nm 的制造工艺开发。

2009年,IBM 展示 22 nm 的极紫外(EUV)光刻验证芯片。

2009年9月, Intel第一次向世人展示了22 nm工艺晶片。

2011年年初, IBM展示了全世界第一块20 nm工艺晶圆, 使用了HKMG和Gate-Last技术。

2011年7月, 韩国三星电子公司也宣布完成了全球第一颗20 nm工艺试验芯片的流片。

2011年8月, AMD宣布, 20 nm工艺试验芯片成功流片。

2011年, 台积电具备了22 nm/20 nm工艺节点的制造能力。

2012年4月24日, Intel发布核心代号为Ivy Bridge的首款22 nm工艺第三代酷睿处理器, 包含14亿个晶体管。

2015年, 荷兰光刻机巨头ASML经过10年的研发, 终于将EUV光刻机开发到了可量产的状态。ASML是唯一的高端光刻机生产商, 其能够生产7 nm以下工艺节点集成电路芯片的高端纳米光刻机, 每台售价至少1亿美金, 2017年只生产了12台, 2018年预计能生产24台。这些光刻机都被台积电、三星、Intel购走。2019年生产的40台中, 其中一台被我国中芯国际购走, 但美国一直阻挠设备进入中国。

2015年, 特征尺寸达到14 nm工艺。

2015年, 世界第一块7 nm芯片实验成功。

2017年, 世界第一块5 nm芯片实验成功。同年, Intel宣布在下半年推出10 nm工艺的处理器。

2019年, 尼康总共销售了47台光刻机, 占全市场的13%, 佳能光刻机销售了82台, 但是集中在第一、第二代古老的光刻机。光刻是集成电路最重要的加工工艺, 在整个芯片制造工艺中, 几乎每个工艺的实施, 都离不开光刻的技术。光刻也是制造芯片的最关键技术, 它占芯片制造成本的35%以上。

2019年, 欧洲微电子研究中心(IMEC)宣布了等效3 nm及以下光刻工艺的技术细节, ASML制定了等效3 nm、2 nm、1.5 nm、1 nm, 甚至1 nm以下的芯片工艺技术路线图。

2020年, 集成电路科学与技术的发展已经进入后摩尔时代:

- 1) 迈进(More Moore, 延续摩尔);
- 2) 探索(More than Moore, 拓展摩尔);
- 3) 演绎(Beyond Moore, 超越摩尔);
- 4) 未来(Much Moore, 丰富摩尔)。

2021年8月24日, 根据IC insights公布的数据,

最新一期全球半导体厂商十强排名分别是: 三星(韩国Samsung)、英特尔(美国Intel)、台积电(中国台湾TSMC)、SK(韩国SK Hynix海力士)、美光(美国Micron)、高通(美国Qualcomm)、英伟达(美国Nvidia)、博通(美国Broadcom)、联发科(中国台湾MediaTek)和德州仪器(美国TI)。

2021年第一季度, 全球知名机构集邦咨询(TrendForce)正式对外公布全球芯片代工厂十强排名, 分别是: 台积电、三星、联电、格芯(美国GlobalFoundries)、中芯国际(中国SMIC)、力积电(中国台湾PSMC)、高塔半导体(以色列Tower)、世界先进(美国VIS)、华虹半导体(中国HH Grace)和上海华力(中国HLMC)。根据TrendForce的数据, 台积电2021年第一季度的收入达129亿美元, 占全球芯片代工收入的57%左右, 2021台积电的投资将会达到300亿美元, 未来3年总计达到1000亿美元。

2021年第二季度, TrendForce正式对外公布的全球芯片代工厂十强排名分别是: 台积电、三星、联电(中国台湾UMC)、格芯、中芯国际、华虹半导体(含华力)、力积电、世界先进、高塔半导体和东部高科(韩国DB HiTek)。

2021年, 台积电公布了未来在6, 5, 4, 3, 2 nm的新工艺进展。台积电宣称, 根据试验, 纳米片晶体管可将阈值电压波动降低至少15%。目前, 台积电的2 nm工艺刚刚进入正式研发阶段, 根据此前消息, 2 nm工艺将于2023年试产、2024年量产。其最大特点是会首次引入纳米片(Nanosheet)晶体管, 取代现在的FinFET结构。

2022年, 台积电将推出3 nm芯片, 预计将设计出世界第一款2 nm芯片。

## 附录2: 中国半导体集成电路光刻技术的发展历程

1950年代, 我国制版光刻还是处于空白阶段, 半导体研究刚刚起步。在黄昆、谢希德、林兰英、王守武、黄敞、高鼎三、吴锡九等老一辈半导体科学家的带领下, 我国的半导体技术教育、科研和产业开始蹒跚起步。

1951年, 黄昆教授回国担任北京大学物理系教授, 开设第一门课程《普通物理》。

1952年, 中国成立电子计算机科研小组, 由中国科学院数学研究所所长华罗庚负责。随后十余年, 国内陆续试制成功晶体三极管、锗晶体管和第



一代硅平面晶体管。

1952年,中国科学院长春光学精密机械研究所成立。1999年与中国科学院长春物理研究所整合,改名中国科学院长春光学精密机械与物理研究所(简称中科院长春光机所),主要从事发光学、应用光学、光学工程、精密机械与仪器的研发生产,在微纳米加工技术和光刻机研发方面取得多项重要成果。

1953年,黄昆教授开设第一门专业课程《固体物理》及第二门专业课程《半导体物理》。

1956年3月,集全国600位科学家,由周恩来总理主持制定“十二年科技规划”,其中提出发展计算技术、半导体技术、无线电电子学、自动学和远距离操纵技术的紧急措施方案。北京大学物理系黄昆教授参与制定规划。专家建议为适应迅速发展的半导体科学技术事业的需要,尽快培养半导体专门人才。

1956年6月至1958年10月,高等教育部决定将北京大学、复旦大学、南京大学、厦门大学和东北人民大学(吉林大学前身)物理系部分教师和四年级本科生及研究生集中到北京大学物理系,创办中国第一个五校联合半导体专门化(还包括部分南开大学本科生和清华大学进修生)。北京大学黄昆教授担任半导体教研室主任,复旦大学谢希德教授任副主任,培养出我国第一批200多名半导体专业毕业生,成为我国半导体事业的第一批骨干力量。

1956年,我国研制成功第一只锗合金晶体管。同年,河北半导体研究所(中国电子科技集团公司第十三研究所)成立,其是中国成立最早、规模最大、技术力量雄厚、结构配套专业的综合性半导体研究所。

1957年,我国建立第一条半导体实验线,研制成功锗合金晶体三极管。

1958年8月,为研制高技术专用109计算机,建立中国第一个半导体生产厂109厂(中国科学院微电子研究所前身),其作为高技术半导体器件和集成电路研制生产中试厂,归属中国科学院应用物理研究所。从此我国开始进入人工为主的制版光刻技术萌芽年代,沿用传统的照相术及显微镜缩小曝光,使用坐标纸、喷黑漆铜版纸、手术刀等原始成像手段进行人工光刻,精度和特征尺寸为几十微米。在老一辈科学家带领下,逐渐从单晶材料制备、半导体设备制造、集成电路制造工艺等方面初步建立起半导体制造工艺全产业链。

1958年,研制的锗合金晶体三极管和磁膜存储器用于109丙计算机。同年初秋,在林兰英带领下,中国的第一根硅单晶诞生。

1960年,在原中国科学院应用物理研究所半导体教研室的基础上,成立中国科学院半导体研究所(简称中科院半导体所)。该研究所是中国国务院直属事业单位,是集半导体物理、材料、器件及其应用于一体的半导体科学技术综合性研究机构。研究所主要的研究方向和领域有半导体物理、材料、器件、工艺、电路及其集成应用研究等。

1964年,我国研制成功第一只硅平面晶体管,标志着中国开始用光刻技术制造芯片。而接着经历近十年停滞不前后,随着高考恢复及科研事业兴起,国人重新开始了对半导体技术的追求。

1965年,中国科学院109厂与上海光学仪器厂协作,研制成功我国首台65型接触式曝光系统,进行光刻掩模制造工艺开发,由上海无线电专用设备厂进行生产并向全国推广。

1965年,我国研制成功第一块硅平面数字集成电路。

1966年,研制超微粒乳胶感光板、铬板和半透明镍板。

1967年,开发超微粒感光乳胶湿板制造工艺技术和超微粒感光乳胶干板制造工艺技术。利用手术刀刻图,利用照相馆人像照相机在超微粒感光乳胶干板上成像,利用视体显微镜缩影,开发真空吸附装置曝光,制造第一批接触式曝光小掩模版和小硅片曝光。

1968年,从日本购买手摇半自动超微粒感光板掩模曝光机。

1968年,我国研制成功第一台第三代计算机。

1968年,我国研制成功PMOS集成电路和NMOS集成电路。

1969年,中国科学院109厂与丹东精密仪器厂协作,研制成功全自动步进重复照相机,套刻精度达 $3\mu\text{m}$ ,由北京700厂批量生产。

1970年代,中国科学院开始研制计算机辅助光刻掩模工艺,我国进入大规模集成电路(LSI)研制时代。同时,我国投入大量的人力物力研制大型刻绘图机、大型照相机、图形发生器、超微粒干版e线精缩机和接触式光刻机,制版光刻精度为 $1\mu\text{m}$ 、特征尺寸为 $10\mu\text{m}$ 。

1970年,成立中国科学院光电技术研究所(简

称中科院光电所)。建有微细加工光学技术国家重点实验室、中国科学院光束控制重点实验室、中国科学院自适应光学重点实验室、中国科学院空间光电精密测量技术重点实验室和光电工程总体研究室等 9 个创新研究室,以及中国科学院成都几何量及光电精密机械测试实验室。50 年间在光刻机研发方面及微纳光学等领域取得了多项重大成果。

1971 年,我国研制成功 CMOS 集成电路。

1975 年,王阳元主持研制成功国内第一块三种类型的 1024 位 MOS DRAM。

1975 年,从日本引进超微粒感光板曝光的分步重复掩模曝光机。

1975 年,北京大学研制成功我国第一台 100 万次计算机。

1976 年,中国科学院研制成功我国第一台 1000 万次计算机。

1977 年,我国研制成 1024 位 PMOS GaAs 场效应。

1977 年,在江苏吴县(今苏州吴中区)召开了光刻机技术座谈会,42 个单位的 67 名代表出席了本次会议。为半导体器件和集成电路制造业赶超世界水平,讨论了有关光刻设备和光刻工艺的攻关问题。参会代表们达成共识,组建全国光刻机技术协作攻关组织。清华大学精密仪器系、中科院光电所、中国电子科技集团公司第四十五研究所(简称中电科 45 所)等先后投入研制光刻机。

1977 年,我国一台接触式光刻机 GK-3 型半自动光刻机诞生,但结构相对粗糙,只是将掩模版直接压在硅片上进行曝光,这是光刻机的雏形。美国早在 50 年代已拥有接触式光刻机,意味着我国与国外的差距有 20 年左右。

1978 年,中科院半导体所研制成功 4096 位 N 沟 DRAM GaAs 单片集成电路。

1978 年,中国人民解放军 1445 研究所(原中科院 109 厂)在 GK-3 的基础上开发了 GK-4 接触式光刻机。当时,GCA 已推出真正意义的自动接触式光刻机。

1978 年,我国第一条 2 inch 集成电路生产线建立。

1978 年,1445 研究所在 GK-3 的基础上开发了 GK-4,但还是没有摆脱接触式光刻机。

1978 年,中科院半导体所开始研制 JK-1 型半自动接近式光刻机。

1980 年,JK-1 型接近式光刻机完成所级鉴定。

1980 年,清华大学研制第四代分步式投影光刻机,光刻精度达到 3  $\mu\text{m}$ 。

1980 年,由国务院和国防科工办批准立项、由长沙韶光微电子总公司(代号 4435 厂)从德国全套引进设备及工艺技术,为中国集成电路芯片制造配套工程。同时西安微电子技术研究所(骊山微电子公司、航天 771 所)也引进匀胶胶板车间。

1980 年,我国第一条 3 inch 集成电路生产线建立。

1980 年,无锡的江南无线电器材厂(742 厂)引进日本东芝的电视机集成电路 5  $\mu\text{m}$  全套产线,这是国内第一次从国外引进集成电路技术产线。此后,全国有 33 家单位不同程度地引进各种集成电路生产线设备。

1980 年,清华大学研制出分布式投影光刻机,精度为 3  $\mu\text{m}$ 。

1980 年,中科院半导体所研制成功 1024 位 SRAM,8 位微处理器。

1981 年,完成第二阶段工艺试验,并进行模拟 4K 和 16K 动态随机存储器器件的工艺考核试验。

1981 年,上海光学机械厂研制出 JKG-2 型大面积光刻机、JKG-1A 型、JKG-ZA 型、JKG-3A 型和 JKG-3 型等光刻机。其中 JKG-3 型是我国第一代半自动接近式光刻机。

1982 年,中科院半导体所研制成 4096 位 SRAM 和 16 KB DRAM。

1982 年,国务院成立“电子计算机和大规模集成电路领导小组”。

1982 年 10 月,由中国科学院 109 厂开发,哈尔滨量具刃具厂、阿城继电器厂共同研制的 KHA-75-1 型半自动接近接触式光刻机获第一机械工业部科技工作一等奖。由于适应性强、功能齐全、性能良好,KHA75-1 型是当时国内比较先进的光刻设备。伴随着技术发展,我国技术人员也渐渐意识到分步光刻机的重要性。根据“八五”、“九五”期间微电子技术发展的要求,我国迫切需要相当数量的分步光刻机,而当时国际上一台 i 线分步光刻机的售价是 160 万美元,一台准分子激光 DSW 光刻机的售价是 210 万美元,一套 g 线 DSW 光刻机也要 120 万美元。

1983 年,在 1978 年世界上第一台 DSW 光刻机问世的背景下,机械电子工业部第 45 所(简称 45 所)开始跟踪研究分步式光刻机。在“六五”期间,45 所

进行了BG-101型DSW光刻机的研究工作。

1984年,十二届三中全会明确提出进一步贯彻执行“对内搞活经济、对外实行开放”的方针。为搞活经济,执行“拨改贷”政策,出现“造不如买”和“贸工技”等思潮。

1984年,“电子计算机和大规模集成电路领导小组”改名为“国务院电子振兴领导小组”。同年,中科院半导体所研制成硅栅CMOS 1024位DRAM。

1985年,45所成功研制出BG-101分步光刻机。同年,中国科学院上海光学精密机械研究所(简称中科院上海光机所)研制成扫描式投影光刻机。

1985年,我国从美国公司引进13套计算机辅助GCA3600光学曝光图形发生器和CCA 3696分步重复精缩机,使用汞灯紫外光源匀胶铬板曝光。

1985年,中科院半导体所研制成16KB SRAM,16位微处理器。

1985年,45所研制出中国第一台g线 $1.5\mu\text{m}$ 分步重复投影光刻机样机。

1986年,中科院半导体所集成电路研发的四个部门(集成电路超净工艺线、微纳米加工技术研究的第三研究室、集成电路设计研究组和大规模集成电路掩模制造)与原中科院109厂合并,成立中国科学院微电子中心。

1986年,国家提出“七五”期间发展集成电路的“531”战略,即普及推广 $5\mu\text{m}$ 技术,同时开发 $3\mu\text{m}$ 、攻关 $1\mu\text{m}$ 技术,但设备和技术从国外引进。

1986年,中国科学院微电子中心研制成功64KB DRAM。

1987年,724厂与电子部第24所无锡分所合并,成立无锡微电子,即华晶电子前身。

1987年,我国原国家标准局组织成立“SEMI标准研究与转化”协调小组,翻译出版SEMI标准1987中译版。

1988年,我国第一条4 inch集成电路生产线建成。

1989年,无锡“八五”规划集成电路战略研讨加快基地建设。

1990年代,我国进入超大规模集成电路(VLSI)和微米级微细加工技术时代。掩模制造业形成规模分辨率优于 $1.25\mu\text{m}$ ,以CAD制版为主。

1990年,我国成立南方产业基地、北方研究基地和航天中心。

1990年,原国家计委、机电部决定实施908工

程,选择与美、日企业合作,目标达到 $0.5\sim 0.8\mu\text{m}$ 工艺。

1991年,清华大学、北京大学研制成功1MB汉字ROM2000门阵列。

1991年,中科院光电所研制出分辨率 $1\mu\text{m}$ 同步辐射X-射线光刻机。

1991年9月24日,国家技术监督局组织成立“中国SEMI标准化工作组”,翻译出版SEMI标准1990中译版。

1992年,SEMI中国标准化委员会成立。

1992年,我国第一条5 inch集成电路生产线建成。

1994年,我国第一条6 inch集成电路生产线建成。

1994年,中电科45所研制出 $0.8\mu\text{m}$ 分步式投影光刻机。

1994年,我国开展亚微米加工技术研究,逐渐进入以电子束高精度制版光刻时代,特征尺寸小于 $0.5\mu\text{m}$ ,图形拼接精度达 $0.1\mu\text{m}$ 。

1994年,从美国购买二手JEOL6AII可变矩形束电子束掩模曝光系统,进行改造升级。

1995年,中国科学院微电子中心研制成功万门阵列 $0.5\mu\text{m}$ 。

1995年,电子部开始实施“909工程”,1997年启动“909工程”。伴随着台积电和韩国三星半导体产业的突起,国家意识到发展集成电路的重要和紧迫性,中央领导下定决心,“砸铁卖铁也要把半导体产业搞上去”。

1997年,深圳清溢光电股份有限公司创立,其是中国大陆成立最早的专业制作高精度掩模版的企业,主要生产应用于平板显示(FPD)、集成电路(IC)、印制线路板(PCB)的掩模版。

1997年,深圳市路维光电股份有限公司成立,从事平板显示(TFT、CF、OLED)、半导体IC封装、TP、LED和PCB等各类掩模版研发,2019年10月国内首张国产G10.5/G11代用HTM产品下线。

1998年,从日本引进JEOL5000LS矢量扫描电子束硅片直写光刻系统,最细束斑 $8\text{nm}$ ,最细曝光线条 $32\text{nm}$ 。

1999年,我国第一条8 inch集成电路生产线建成,工艺技术提升到 $0.35\mu\text{m}$ 工艺。

2000年4月3日,中芯国际集成电路制造有限公司注册成立,2004年3月18日于香港联合交易所

主板上市,2020年7月16日在上海证券交易所科创板上市。2015年7月28日,中芯国际控股有限公司注册成立。中芯国际主要业务是根据客户本身或第三者的集成电路设计为客户制造集成电路芯片,为纯商业性集成电路代工厂,提供0.35 μm到14 nm制程工艺设计和制造服务。2021年8月,《财富》中国500强排行榜发布,中芯国际排名第382位。截至2009年5月,中芯国际已在上海建有一座300 nm芯片厂和三座200 nm芯片厂,在北京建有两座300 nm芯片厂,在天津建有一座200 nm芯片厂,在深圳有一座200 nm芯片厂在兴建中,在成都拥有一座封装测试厂。此外代武汉新芯集成电路制造有限公司经营管理一座300 nm芯片厂。中芯国际自创建以来,已经成长为中国大陆规模最大、技术水准最高、世界排名第4的晶片代工企业。目前主流量产28 nm和14 nm工艺产品,已经成熟掌握14 nm FinFET工艺,开始计划14 nm中端芯片的量产。此外,最新研发出了N+1和N+2工艺,接近目前最为流行的7 nm工艺。中芯国际创始人张汝京被誉为幕后英雄,2017年集微半导体峰会上,倪光南院士代表国家,为张汝京颁发了中国半导体产业终身贡献奖。张汝京先生离开中芯国际后,仍然继续关注大陆大硅片生产的上海新昇和上海积塔半导体、培养集成电路工艺技术人才的青岛大学微纳技术学院和芯片制造及掩模版制造青岛芯恩等项目。

2000年6月,国务院印发《鼓励软件产业和集成电路产业发展的若干政策》,即“18号文件”。在政策补助和庞大市场的刺激下,中国整个半导体产业出现海归创业和自主发展热潮。

2000年,我国大量引进外资(140亿美元),微电子代工产业如雨后春笋般涌现。

2000年后,我国高等院校科研院所实验室已经迈进纳米器件研究。

2001年,中国科学院电子研究所胡伟武主动请缨组建龙芯课题组,中国科学院微电子中心黄令仪研究员回电子所担任龙芯课题组顾问。

2001年,中国科学院微电子中心研制成功90 nm CMOS器件。

2002年,目标是分辨率为100 nm的193 nm ArF准分子激光器步进扫描投影光刻机的攻关项目被列入“863计划”,其中上海微电子装备有限公司(SMEE)是攻关项目主体承担企业,而中电科45所原分布式投影光刻机研发团队整体迁至上海参与

“助攻”。自此,国产光刻机事业才再度觉醒。但光刻机技术难度高到难以想象,它集合了数学、光学、流体力学、高分子物理与化学、表面物理与化学、精密仪器、机械、自动化、软件、图像识别等领域全世界最顶尖的技术和部件,不是一个国家或者一个公司能够完全靠自己的条件完成的。没有最敬业的人才团队,没有几十年光刻机制造技术的积累,没有数千个成熟的零部件配套的供应链,一切几乎都从零开始并不容易,最终只制造出封装压焊模具光刻机。此时台积电已提出了浸入式193 nm技术方案。

2002年,中国科学院微电子中心研制成功50 nm平面双栅42 nm CMOS器件。

2003年,中国科学院微电子中心更名为中国科学院微电子研究所。

2003年,中国科学院微电子研究所研制成功27 nm CMOS器件。

2003年,全国标准化技术管理委员会 SEMI 中国更名为“全国半导体设备与材料标准化技术委员会”,申请筹建“微光刻分技术委员会”。

2003年,ETEC公司赠送MEBES4700S光栅扫描电子束掩模曝光系统,最细曝光线条350 nm。

2003年,成立湖南普照信息材料有限公司,从事高精度光掩模基版材料研发。

2004年,中国科学院微电子研究所研制成功22 nm CMOS器件。

2004年,我国第一条12 inch集成电路生产线建成。

2004年,中芯国际(北京)公司实现0.18~0.13 μm工艺和65~90 nm工艺。

2004年后,中芯国际(上海)公司先后引进JEOL3030、JEOL3040、JEOL3200等电子束光掩模版制造,可为32 nm工艺节点制备纳米尺度高阶掩模版。

2005年后,我国从日本和德国引进多台JEOL6300LS、Crestec CAL9000、VISTEC EBPG 5200、EBPG 5000 +ES、SB250, MEBES 4500、RAICH 150、e\_LiNE等扫描纳米电子束硅片直写光刻系统,最细束斑2 nm,最细曝光线条10 nm;电子束掩模版曝光系统ZBA-23、JBX 6AII;激光图形发生器(激光掩模版光刻系统)DSW2000NBL、DWL 200/2000、GS MaskWrite 800、ALTA3900、CORE2000等。

2006年,成立“全国纳米技术标准化技术委员会/纳米加工技术工作组(筹)”。

2006年,《国家中长期科学和技术发展规划纲要(15年)》启动16个专项。国家科技重大专项支持“极大规模集成电路制造装备及成套工艺研究项目”,促进了国内微光刻半导体设备与材料企业发展壮大。

2006年,留美博士刘军先生在合肥创办芯硕半导体公司,是国内首家专业研究、开发和生产半导体掩模版直写光刻(ATD)和硅片检测设备(ATI)、高端PCB专用基于DMD激光直接成像设备(LDI)的高新技术企业,应用于IC芯片制造、掩模版、MEMS、生物芯片、PCB、IC Substrate、TouchPanel、LED等领域。此后在芯硕的基础上发展了数个基于DMD激光直写光刻机研发生产的公司。

2008年,国家又启动了02科技重大专项予以衔接持续攻关。通过几年的努力,自主设计、制造和集成的国内首台100 nm投影光刻机样机研制取得成功,为国家02科技重大专项高端光刻机项目的持续实施奠定了良好基础。通过“十五”光刻机专项攻关的初步成功和国家02科技重大专项多年的实施,SMEE掌握了光刻机多项关键技术,成为世界上继欧洲和日本3家光刻机公司之后的少数掌握高端光刻机的系统设计与系统集成测试技术的公司。

2008年,国家成立“极大规模集成电路制造装备及成套工艺”专项,主攻高端光刻机技术,以及材料和工艺等产业配套能力,将EUV技术列为下一代光刻技术重点攻关的方向,如由中科院长春光机所、中科院上海光机所和国科精密研究曝光光学系统,北京华卓精科承担双工件台,南大光电研制光刻胶,启尔机电负责突破DUV光刻机液浸系统等。

2011年,国家“十二五”全面启动,与微电子直接相关的01、02、03专项研究工作全面铺开。开展22 nm、16 nm、10 nm纳米极大规模集成电路研究。

2011年,“全国半导体设备与材料标准化技术委员会/微光刻分技术委员会(筹)”全体会议在深圳召开。

2015年6月30日,成立合肥芯碁微电子装备股份有限公司,主要从事集成电路、印刷电路、平板显示、平板印刷、新能源工业领域的高端制造装备及软硬件产品的研发、生产、销售。

2015年,02专项北京华卓精科科技股份有限公司研制成功65 nm ArF干式光刻机双工件台样机。

2016年,02专项国科精密研发国内首套用于高端IC制造的 $NA=0.75$ 投影光刻机物镜系统,国望光学研发出首套90 nm节点ArF投影光刻机曝光光学系统,华卓精科成功研制出两套双工件台。

2016年,02专项SMEE推出SSX600系列90 nm、110 nm和280 nm三种光刻机。

2017年,02专项中科院长春光机所牵头研发“极紫外光刻关键技术”课题验收。

2018年,02专项中科院“超分辨光刻装备”课题验收。光刻分辨力达到22 nm,结合双重曝光技术后,未来还可用于制造10 nm级别的芯片。

2019年4月,武汉光电国家研究中心通过2束激光在自研的光刻胶上,突破光束衍射极限,使用远场光学的办法光刻出最小9 nm线宽的线段。

2019年,清华大学和华卓精科研发双工件台系统,浙江大学流体动力与机电系统国家重点实验室和启尔机电研发浸液系统。

2020年5月26日,国家标准化技术管理委员会正式批准成立全国半导体设备和材料标准化技术委员会微光刻分技术委员会(TC203/SC4)。

2020年,中芯国际具备28 nm工艺,14 nm的生产线也在路上。