

激光与光电子学进展

光刻套刻误差测量技术

李一鸣^{1,2}, 杨霖³, 王晓浩¹, 单硕楠¹, 邓富元¹, 贺志学², 刘政通², 李星辉^{1,2,4*}

¹清华大学深圳国际研究生院, 广东 深圳 518055;

²鹏城实验室, 广东 深圳 518055;

³工业和信息化部电子第五研究所, 广东 广州 511370;

⁴清华-伯克利深圳学院, 广东 深圳 518055

摘要 集成电路制造中光刻工艺特征尺寸不断减小, 制造商对套刻误差指标的要求逐步提升, 对具有亚纳米精度的套刻误差测量技术与系统有极为迫切的需求。针对该需求, 对比介绍了基于衍射原理的套刻测量 (DBO) 和基于图像的套刻测量 (IBO) 技术原理与特点; 在对比分析中, 针对具有更高精度测量能力的 DBO 路线, 梳理了其技术发展脉络, 对 DBO 技术中存在的挑战和未来的发展方向进行了论述。所述内容有望为我国先进节点光刻机的独立自主开发提供技术参考。

关键词 光刻工艺; 集成电路; 基于衍射的套刻误差测量; 基于图像的套刻误差测量

中图分类号 O436.1

文献标志码 A

DOI: 10.3788/LOP202259.0922023

Overlay Metrology for Lithography Machine

Li Yiming^{1,2}, Yang Lin³, Wang Xiaohao¹, Shan Shuonan¹, Deng Fuyuan¹, He Zhixue²,
Liu Zhengtong², Li Xinghui^{1,2,4*}

¹Shenzhen International Graduate School, Tsinghua University, Shenzhen 518055, Guangdong, China;

²Peng Cheng Laboratory, Shenzhen 518055, Guangdong, China

³The Fifth Electronic Research Institute of MIIT, Guangzhou 511370, Guangdong, China;

⁴Tsinghua-Berkeley Shenzhen Institute, Tsinghua University, Shenzhen 518055, Guangdong, China

Abstract Rapidly downsized feature size of lithography process in integrated circuit (IC) manufacturing brings critical demand on smaller overlay error. Correspondingly, overlay metrology and system with a sub-nanometer accuracy are becoming significant requirement. Thus, this study introduces two existing typical measurement techniques, including diffraction-based overlay (DBO) and image-based overlay (IBO), and measurement principles and characteristics of each technology are presented. More intensive review of DBO with higher precision measurement capability is taken, in this part recent progress, challenges, and future works are involved. Hopefully, this study can provide technical references for research and development of home-made advanced lithography machines.

Key words lithography process; integrated circuit; diffraction-based overlay metrology; image-based overlay metrology

1 引言

集成电路 (IC) 产业作为支撑国家经济和保障

国家安全的战略性、基础性和先导性产业之一, 是新一代信息技术产业的核心^[1]。2020 年集成电路进口总额为 2.4 万亿元^[2], 规模超过石油 1 倍。集

收稿日期: 2022-04-06; 修回日期: 2022-04-10; 录用日期: 2022-04-13

基金项目: 广东省基础与应用基础研究基金 (2021B1515120007)、国家自然科学基金 (61905129)、深圳市科技计划基础研究稳定支持 (WDZC20200820200655001)、鹏城实验室重大攻关项目

通信作者: *li.xinghui@sz.tsinghua.edu.cn

成电路装备是半导体产业的核心环节之一,在集成电路装备中,集成电路工艺检测设备是重要的一类,市场占比约为 11%,主要用于工艺质量控制、产

品良率提升,如图 1 所示。发展独立自主的信息产业是集成电路设备国产化的必要条件之一,迫在眉睫。

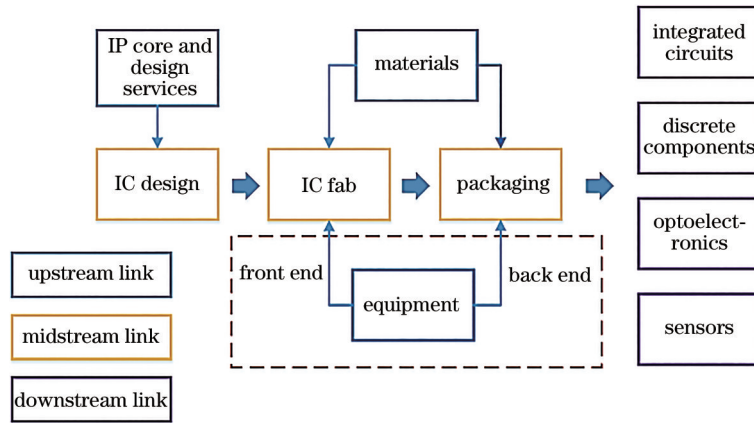


图 1 集成电路检测装备产业地位

Fig. 1 Status of IC testing equipment industry

在 IC 制造中,光刻是最复杂、最关键的工艺步骤,光刻机作为 IC 制造的关键设备,研发的技术门槛和资金门槛非常高。目前最先进的光刻机是 ASML 公司的型号为 TWINSCAN NXE3600D 的光刻机,可以用于 5~3 nm 节点和尖端 DRAM 生产,最大曝

光尺寸(max exposure field size)为 26 mm×33 mm,机台每小时的晶圆产出量(wafer per hour)大于等于 160,设备如图 2(a)所示^[3]。国内技术领先的上海微电子装备有限公司已量产的光刻机中性能最好的是 90 nm 光刻机,如图 2(b)所示^[4]。

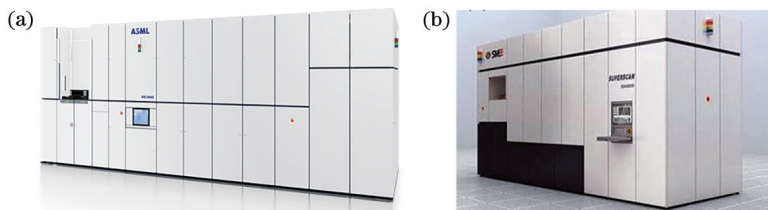


图 2 IC 前道光刻机。(a) ASML 公司的 TWINSCAN NXE3600D 光刻机^[3];(b) 国产前道 SSA600/20 光刻机^[4]

Fig. 2 IC front end lithography machine. (a) ASML TWINSCAN NXE3600D lithography machine^[3]; (b) domestic front end SSA600/20 lithography machine^[4]

随着光刻技术节点的延伸,光刻工艺对套刻精度提出了更高的要求^[5]。双层(double patterning)和多层(multiple patterning)光刻技术突破了单层光刻工艺水平面临的光学限制和更小线宽的挑战,有效地提高了光刻分辨率,使得光学光刻扩展到 32 nm 及以上成为可能。目前 193 nm 浸没式投影光刻机与多重图形技术结合已经实现了 10 nm 乃至 7 nm 节点集成电路的量产^[6]。在光刻完成过程中,通过测量基片上数十到数百个预定点的层间偏移量,定量地估计层间移位^[7]。套刻误差(overlay error)是描述当前层与参考层套刻精准性的重要参数,光刻中每个点的套刻误差由 $|m|+3\delta$ 表示,其中 m 为测量结果的平均值, 3δ 为标准偏差。光刻机的技术指标众多,在最关键的光刻环节,套刻误差是

其中重要性能指标之一^[8]。以 14 nm 节点光刻机为例,根据集成电路的需求,套刻误差要求小于线宽的 30%,即 4.2 nm^[9-10]。产品套刻性能的两个重要参数是 precision 和 accuracy,总测量不确定度(TMU)用来表示 precision,套刻测量值和真实值之间的线性关系用来表示 accuracy^[11],如图 3 所示。

如果套刻误差不符合设计规则,设备功能和连接功能会失效,从而导致生产良率的损失,因此与之匹配的套刻对准测量设备极为关键。具体而言,套刻对准测量设备用于评价多层光刻工艺之间版图的对准情况,是评价光刻工艺质量、监控光刻工艺良率的重要工具^[12-16],其所处的环节如图 4 所示。

根据截止到 2020 年的统计数据,套刻对准测量

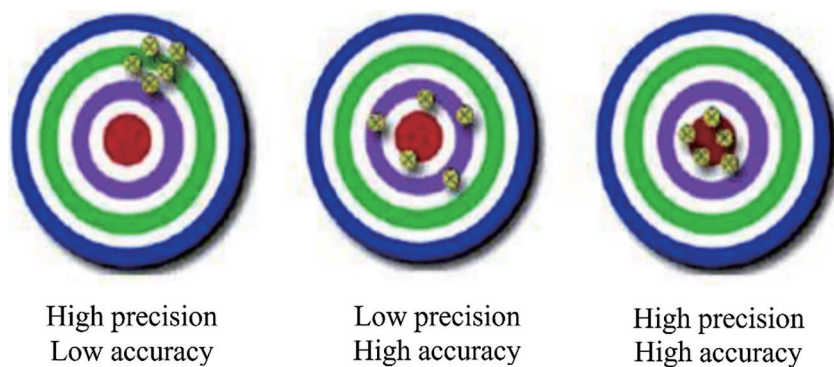


图 3 精度和准确度示意图^[11]

Fig. 3 Schema of precision and accuracy^[11]

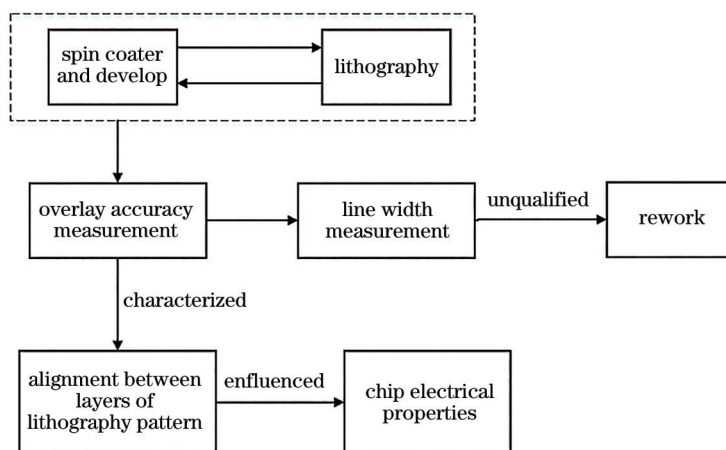


图 4 光刻工艺中套刻测量所处的工艺流程环节

Fig. 4 Process flow link of overlay measurement in lithography process

设备的全球市场约为 5 亿美元,其中面向中国大陆占比超过 20%,如图 5 所示^[17]。并且,该设备的规模会随着中国电子产业的快速发展持续扩大。在供

应商方面,从表 1 可以看出,目前 KLA(科磊)市场占有率最大,KLA(科磊)和 ASML(阿斯麦)垄断市场,这与设备的高技术壁垒有直接关系^[17]。

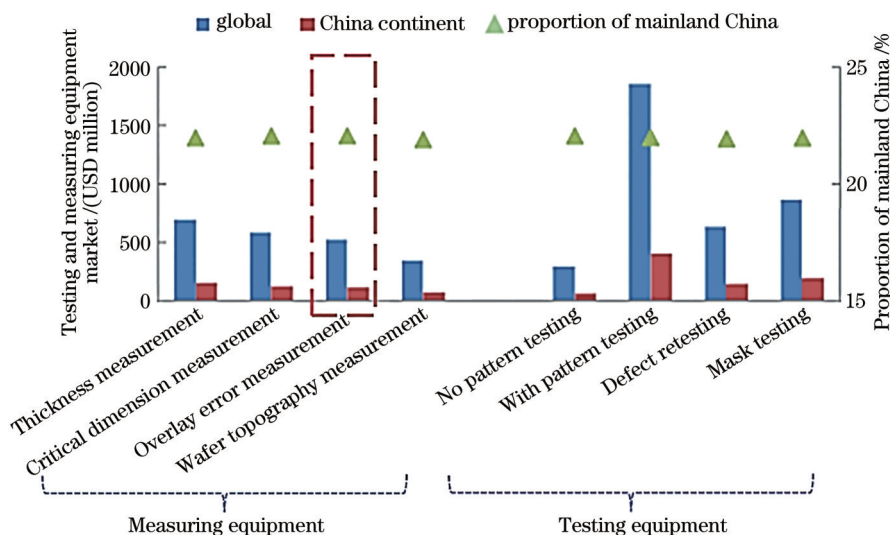


图 5 光刻工艺中各类检测设备的市场份额^[17]

Fig. 5 Market share of various inspection equipments in lithography process^[17]

表 1 光刻工艺检测设备供应商分布^[17]Table 1 Distribution of lithography process inspection equipment suppliers^[17]

Process control equipment	Overall proportion / %	Major manufacturer and market share
Thickness measurement	12	KLA(46%), Nova(30%)
Overlay error measurement	9	KLA(65%), ASML(30%)
OCD measurement	10	KLA(50%), Nanometrics(30%)
Wafer topography measurement	6	KLA(85%)
No pattern testing	5	KLA(78%)
With pattern testing	32	KLA(72%)
Defect retesting	11	AMAT(68%)
Mask testing	15	KLA(66%)

市场主流的产品如图 6 所示,是来自于 KLA 公司的 Archer 300 LCM^[18],该设备采用基于衍射的测量方法 (DBO), 又称 SCOL 技术^[19]。目前市场上 ASML 公司的产品,包括 DBO 和基于图像的套刻测量 (IBO)^[20] 两种类型,性能参数与 KLA 公司相当。



图 6 KLA 公司典型的 DBO 套刻对准测量设备 Archer 300 LCM^[18]

Fig. 6 Typical DBO overlay alignment measurement equipment Archer 300 LCM from KLA^[18]

本论文主要对基于 DBO 的套刻测量技术展开介绍。首先介绍了基于 DBO 的套刻误差测量原理,之后综述了 DBO 技术的发展,并介绍了 IBO 套刻误差的测量原理,最后详述了套刻误差测量技术路线中的关键问题和解决思路。

2 套刻误差测量技术

作为两种主流的套刻误差测量技术,基于 DBO 和 IBO 的两种方法在测量过程中存在噪声和工艺的多样性,选择哪一种套刻误差测量方法是一个复杂的问题。Samsung Electronics 的 Oh 等^[21]利用 IBO 技术和 DBO 技术对两种不同工艺的样品进行了套刻误差

测量,测量结果表明,IBO 和 DBO 方法的套刻误差测量效果总体趋势相似,但是 DBO 方案总体上显示效果更好。且 DBO 测量的结果随着测量条件比如对准和标记类型的不同而有较大的变化,因此随着性能更优越的标记类型的出现和其他优化技术的改进, DBO 技术还有较大的进步空间。中国科学院微电子研究所韦亚一研究员团队^[9]表示,相比于 IBO,基于 DBO 的套刻误差测量方法在设备引起的测量误差、测量结果的重复性、整个测量结果的不确定性三个方面表现更优良。Ke 等^[22]证明,通过低水平的工具诱导位移 (TIS) 和非常一致的重复性,基于 DBO 的套刻误差测量技术可以实现极低水平的总测量不确定度 (TMU)。随着 DBO 技术的不断发展,以及认识到传统的基于 IBO 套刻测量技术正在到达其极限^[23],我们相信, DBO 有望引领下一代套刻误差测量技术。

2.1 DBO 路线

DBO 检测技术已被证明是一种有效的套刻误差检测技术^[24-25],如图 7 所示,当前被广泛应用于先进节点的光刻工艺上^[26]。DBO 设备测量当前层和前一上层套叠的光栅衍射光,两层光栅衍射后的一阶衍射光的光强分布与两层光栅的相对位置偏移存在近似正弦的变化规律^[24-27],并且在一定套刻误差区间存在近似线性的关系,通过检测 ±1 阶衍射光的强度即可获得位移偏差^[21,28]。为了检测 x 和 y 方向的套刻误差,需要在 x 和 y 方向上分别设置预设套刻误差为 d 的衍射光栅测量标识^[29-30]。

在图 7 中, OV 代表两层光栅之间的套刻误差, d 代表两层光栅之间的固有偏移, K 代表与计量过程相关的比例因子,很容易消除, A 代表不对称性。套刻误差的测量原理公式为

$$\begin{cases} A_- = K(OV - d) \\ A_+ = K(OV + d) \end{cases} \quad (1)$$

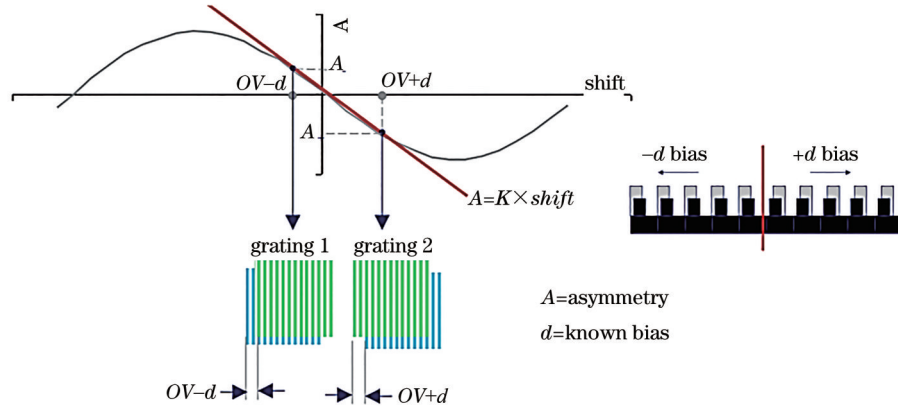


图 7 从不对称性到套刻的测量原理^[26]

Fig. 7 Measurement principle from asymmetry to overlay^[26]

图 8(a)是典型的 SCOL 套刻标记示意图,其中每对对角单元用于其光栅矢量方向的套刻测量^[31]。图 8(b)是包含叠加光栅结构的横截面图,在需要测

量的叠加光栅中,一个称为“当前层”,一个称为“前一层”。入射光、衍射光、获得的 0 和 ±1 级衍射光的集合光瞳如图 8(b)左上角所示。

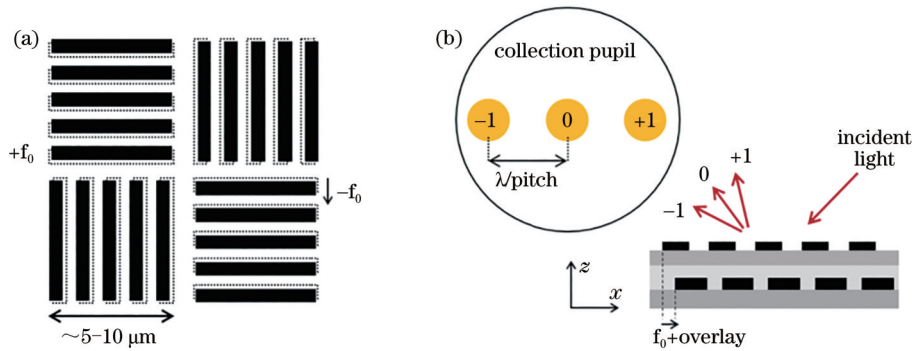


图 8 经典的套刻标记和原理示意图^[31]。(a)典型的 SCOL 套刻标记示意图;(b)包含叠加光栅结构的横截面图

Fig. 8 Classic overlay mark and schematic diagram^[31]. (a) Schematic of a typical SCOL overlay mark; (b) cross-sectional view containing the superimposed grating structure

Bischoff 等^[32]首次使用第一级衍射级次的衍射光测量套刻误差。Ko 等^[33]使用角散射法结合实验库来确定中间多晶硅线在显影后检查(ADI)堆上的套刻误差。Huang 等^[34]使用反射对称光栅的光谱和严格耦合波分析方法计算套刻误差。GLOBAL FOUNDRIES 的 Dasari 等^[35]采用光谱散射仪测量方法来确定叠加周期结构(比如光栅)之间的套刻误差,论文中用到的法向入射散射仪的典型硬件配置如图 9 所示。宽波段线性极化光垂直入射晶圆,并在此时测量不同波长 0 级衍射信号的光谱。在垂直入射时,不同的衍射光谱下可以测量不同的偏振角度和周期结构。

为了让测量结果不受测量目标周围产品结构的影响,ASML 的 Bhattacharyya 等^[27]提出了一种基于 μ DBO^[36]的套刻误差测量方案。Niclas^[37]通过使用计量目标的全光栅进行强度测量,得到套刻误

差,这种方法减小了测量噪声,相比于 IBO 技术,减少了对像差的敏感度。 μ DBO 是一种偏振角分辨光学散射技术,对由光刻定义的半导体堆栈结构反射的衍射图案中的不对称性敏感, μ DBO 将这种不对称性检测用于套刻测量。该方案的测量结果为,对尺寸为 $10 \mu\text{m} \times 10 \mu\text{m}$ 的芯片内靶(放置在模具内,被产品环境包围)的总测量不确定度(TMU)低于 0.5 nm 。科磊公司^[38]发布了一种基于衍射的叠加散射测量方法,如图 10 所示,该方法通过捕获周期性光栅的 ±1 级衍射图像,并比较所述 ±1 级衍射图案的不对称性识别套刻误差。

由不对称因素得到的套刻误差值为

$$OV = \frac{PD}{4\pi T}, \quad (2)$$

式中: P 为光栅图案的间距或者周期; D 为 ±1 级衍射图像翻转图像之间的最大自相关的位置之间的

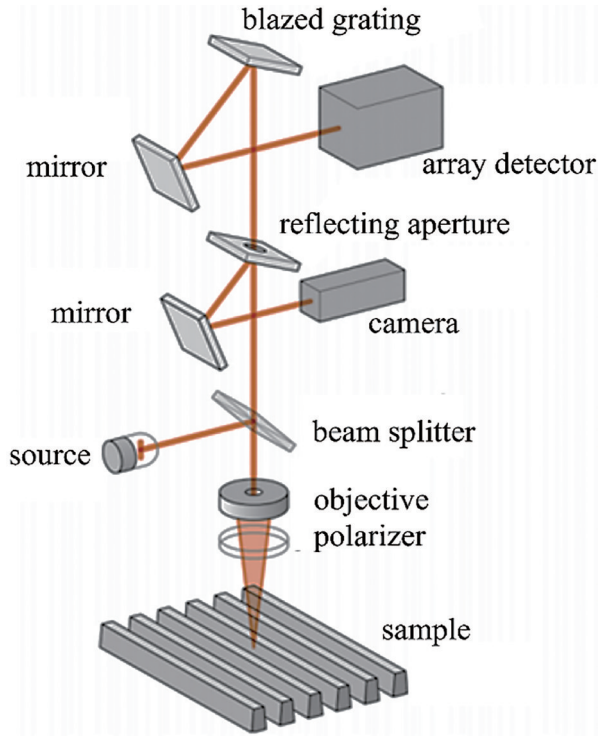


图 9 典型的法向入射散射仪的硬件结构^[35]

Fig. 9 Hardware structure of a typical normal incidence scatterometry^[35]

距离; T 为 $1/\omega_0$, ω_0 表示条纹的频率。

套刻误差装置测量的性能很大程度上取决于被测目标的详细设计, KLA-Tencor Corp. (Israel) 的 Sanchez 等^[39] 论证了散射套刻 (SCOL) 技术的三个关键因素, 使目标设计的模拟和测量性能之间的效果保持一致。为了目标设计而使用仿真技术已经成为尖端微芯片制造的普遍要求^[40-42]。Lozenko 等^[31] 提出了一种基于目标仿真结果和产品套刻误差测试结果对比的数值模型验证方法, 此方法可以缩短目

标设计周期; 比较了基于衍射测量的套刻目标在 12 nm FD-SOIFEOL 堆栈和 22 nm FD-SOI BEOL 堆栈关键层的性能指标和精度指标; 使用 KLA-Tencor 模拟测量 (S2M) 软件工具, 演示了在产品研发阶段的几个关键层的目标设计改进过程。套刻精度的测量结果对不同套刻层之间的变化敏感, KLA 公司的 Ben-Dov 等^[43] 展示了他们的计量目标设计模拟器 (MTD) 在套刻测量环节的重要作用, 并且证明了可以通过此模拟器预测套刻测量的性能指标。

光刻工艺中, 会有多种对准标记。针对多样性的对准标记, 多通道光谱测量系统可以主动调整测量光源的投射模式, 探究光学系统的多通道光谱响应规律及可靠性, 补偿不同光谱特征造成的衍射图像差异。并且多通道方式可以通过获取更多维度的表面信息对套刻误差进行综合评价, 增强对准距离的解算精度。在基于衍射的套刻误差测量方法中, 多通道探测技术是提升误差测量精度和稳定性的一个有效且重要的方法。多光谱成像技术已经很成熟, 主要利用滤波片或者色散原件等器件对光源进行分光, 从而可以获得多个波长的衍射光谱数据。如图 11 所示, ASML 公司的 den Boef 等^[44] 公开了一种 DBO 技术, 光束通过套刻标记发生衍射和反射, 从角分辨谱的非对称性信息中得到套刻误差。不同波长的光源在衍射过程中的衍射角不同, 为了避免不同波长衍射光谱的叠加, 采用滤镜装置 30 对光源 2 发出的测量光进行滤波, 形成窄带宽的测量光。为了进行多波长测量, 该专利提供了一种在物镜 L1 光瞳面 40 进行分光的方案, 以便同时测量多个分立波长下的角分辨谱。该方法的弊端是测量波长个数有限。

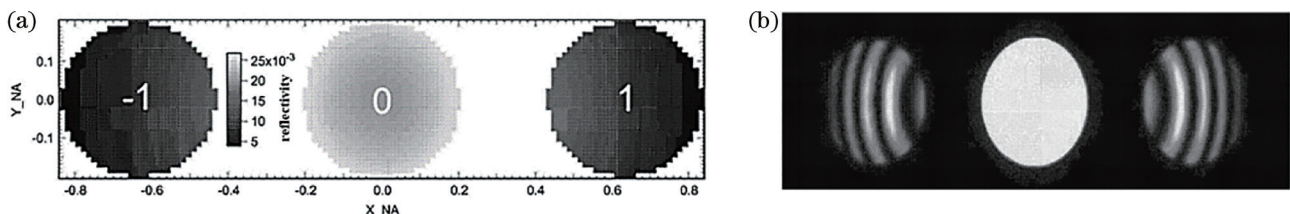


图 10 薄、厚套刻层的衍射结果^[38]。(a) 薄套刻层中 0 和 ± 1 衍射级的捕获图像; (b) 较厚套刻层中 0 和 ± 1 衍射级的捕获图像
Fig. 10 Diffraction results of thin and thick overlay layers^[38]. (a) Captured images of the 0 and ± 1 diffraction orders in thin overlay layers; (b) captured images of the 0 and ± 1 diffraction orders in the thicker overlay layers

Samsung Electronics 的 Oh 等^[45] 提出了一种可以同时利用光谱和角谱的套刻误差测量方法, 如图 12 所示。该方法的套刻误差测量精度为 0.17 nm, 优于传统单色方法的 0.52 nm, 为衍射测量技术在微纳测量领域应用提供了新思路。图 12 为基于瞳孔平面的

光谱和角光谱套刻测量方法的示意图, 图 12(a) 展示了光学系统, 氙灯作为光源发射白光, 提供连续波长。氙灯的白光通过准直棱镜准直, 再经偏振器分光, 然后经狭缝膜片准直光传输到狭缝中。狭缝透出的光束经分束器反射, 再经显微棱镜聚焦于待测

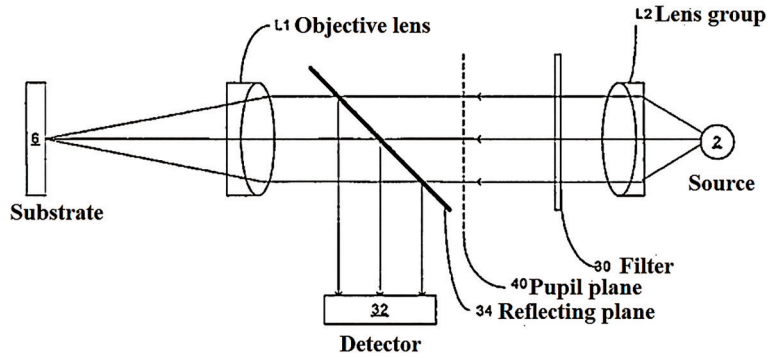


图 11 角分辨光谱光刻装置结构^[44]

Fig. 11 Structure of angle-resolved spectroscopic lithography device^[44]

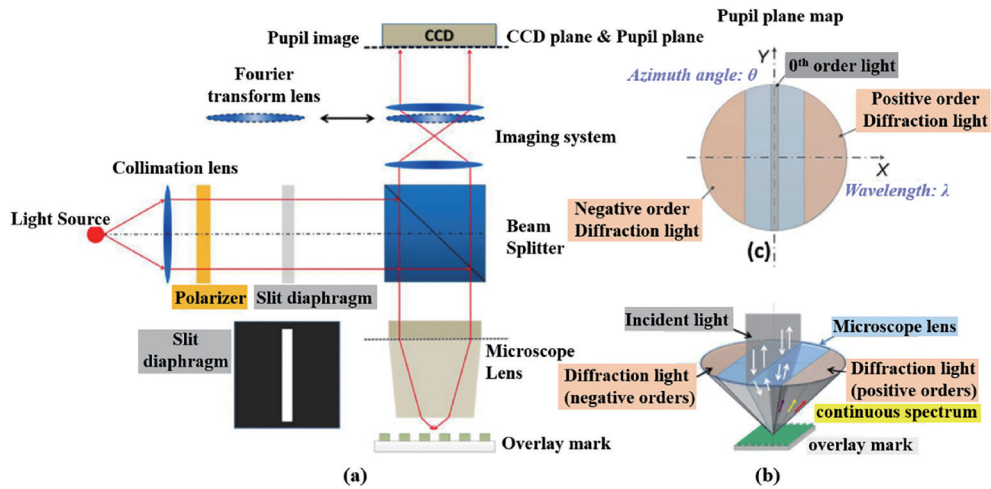


图 12 实验装置示意图^[45]。(a)光学系统；(b)连续波长衍射和收集；(c)瞳孔平面图

Fig. 12 Schematic of the experimental setup^[45]. (a) Optical system; (b) continuous wavelength diffraction and collection; (c) pupil plane map

套刻标记上,根据入射波长的不同,衍射光以不同的衍射角进行衍射,最后由显微透镜采集,依次经过分束器、成像系统,最后被 CCD 采集。傅里叶透镜组插入到成像系统中,可以移动晶圆的位置进行对准和成像。对准之后移除傅里叶透镜,CCD 平面当作瞳孔平面捕获衍射效果图。图 12(b)是对显微透镜和套刻标记之间衍射过程的详细描述。狭缝入射光束和光栅槽的方向平行,每一束光代表套刻标记的一个方位角,光束入射到显微透镜之后聚焦到套刻标记上发生衍射,入射波长以不同的衍射角度进行衍射,最后由显微透镜采集。图 12(c)为光瞳平面图,衍射光最终被 CCD 捕获在光瞳平面内,在此坐标系中, x 轴坐标代表不同的衍射光波长或者不同的衍射级次, y 轴坐标代表不同入射光的方位角。

为了提高能量利用率和图像信噪比,中国科学院光电研究所王建威等^[46]公开了一种多路复用色散型光谱成像方法,利用编码原理即通过滤波片的

透过率对物体光谱进行编码,实质上是对光谱进行加权组合。上海微电子装备有限公司陆海亮等^[47]公开了采用宽光谱光源进行基于 DBO 的误差测量的一种方法,该方法降低了对测量焦面的控制难度,宽波段测量范围广,提高了实际测量的精度和可行性。针对现有技术中用于套刻误差测量的测量光波长范围有限的问题,上海微电子装备(集团)股份有限公司彭博方等^[48]增加了一组测量光调整组件,该组件用于将测量光调整为关于显微物镜光轴中心对称,使得形成的衍射光谱上正级衍射光的光谱与负级衍射光的光谱相互错开。该方法可以使用较宽波段的光源来测量套刻误差,测量的光波长范围更广,提高了测量精度和光能的利用率。

2.2 IBO 路线

IBO 是传统的套刻误差检测方案,是常基于具有图像识别和测量的高分辨率光学显微镜等专用设备对特定设计的套刻标识进行处理从而进行套

刻误差测量的一种方法。如图 13 所示,图中使用了盒式套叠型测量标识^[49-50],通过获取当前层和前一层测量标识的图像进行影像分析,确定两层测量标识的相对位移。IBO 检测方法通常使用亮场显微镜来获取测量标识的图像,通过分析图像的灰阶度确

定测量标识的重心,以获得位移矢量^[51]。因此图像质量非常重要,会直接影响套刻误差的检测结果。由于前层被多种材质的薄膜层覆盖,所以检测时需要不断调整焦距、照射光波波长来获取高对比度的图像^[52-53]。

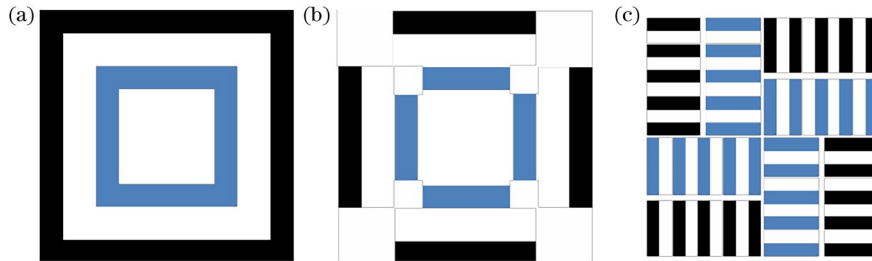


图 13 基于图像套刻误差技术的三种典型标识^[49-50]。(a) 盒式套叠型标识; (b) 套叠的线条标识; (c) 先进图像计量型标识
Fig. 13 Three classical overlay marks in IBO techniques^[49-50]. (a) Box-in-Box mark; (b) Bar-in-Bar mark; (c) Advanced-Image Metrology (AIM) mark

扫描电子显微镜 (SEM)、原子力显微镜 (AFM)、扫描透射电镜 (STM) 在套刻误差测量方面可实现超高的测量分辨率,但也会对被测器件造成损伤^[54-56]。IBO 方法的另一个弊端是套刻标记占据的尺寸过大,对于多光刻层的产品,套刻标记占用了过多的掩模面积。且相比于 DBO 套刻标记,IBO 的标记精度更容易受到加工过程的影响。

3 DBO 技术的挑战和发展趋势

前文对基于 DBO 和 IBO 的误差测量技术进行了介绍,本节分析了基于 DBO 套刻误差测量技术的关键问题,并在解决方法和发展趋势上进行展望。

1) 多光谱套刻测量技术

面向先进节点的套刻测量技术目前依旧是半导体制造中的关键挑战之一,在传统的基于衍射的套刻测量技术中,通常使用灵敏度最高的单一波长作为测量的最佳选择。目前宽光谱多波长套刻信号的处理是基于 DBO 技术路线的主流趋势。与单色方法相比,此方法具有更好的测量重复性、更快的测量速度和更强的测量鲁棒性,在满足节点对套刻精度更高的要求方面具有很大的潜力。ASML 于 2022 年 3 月 15 日左右在官网上也发布了攻关多光谱套刻测量技术的物理光学方向的毕业生实习项目,该项目以达到最佳的套刻测量性能为目标,来解决套刻误差的高精度要求(亚纳米级)^[57]。

2) 高数值孔径、高角分辨率的衍射成像系统优化设计

针对提出的 DBO 技术路线,多图案套刻工艺通

常会降低穿透多层膜以及从底部图案反射的能力,因此在对准测量的设计环节,需要匹配对准光源的波长与套刻图案的空间参数,提升了对准难度。此外,晶圆加工过程也会出现缺陷,导致套刻误差累加。针对这个关键问题,可以利用光栅图形的相干衍射原理,建立物理模型,根据光栅图形相对距离与衍射成像图形的映射关系,设计高数值孔径衍射成像系统,优化衍射光的收集,形成清晰可靠的对准标记衍射图像。

3) 亚纳米 (sub-nm) 精度套刻测量量值溯源技术

目前国际上仅 NIST 开展了针对 IBO 的量值溯源技术研究,但针对该项目所提出的 DBO 测量原理,尚无相应量值溯源方法。因此,研究具有亚纳米 (sub-nm) 精度溯源能力的量值溯源技术,评价面向 14 nm 及以下光刻工艺的 DBO 原理可行性,也是一个重要的挑战。针对这个关键问题,可以通过以下思路解决:通过开发计量型标准衍射仪,设计加工具有标准套刻标识图形的标准芯片,形成可溯源的套刻精度标准晶圆样片,实现衍射型套刻对准测量精度向波长和角度的量值溯源。

4) 利用大数据分析和机器学习进行误差检测和参数优化

由于新冠疫情对国际通行的影响,开发无需工程师亲临现场就可以自动化检测和应对套刻误差测量的人工智能系统是一种可行的发展趋势^[58]。虚拟计量技术 (VM) 可以对未检测的晶圆的套刻误差精度进行估计,VM 的研究方向是满足生产环境

各种场景要求的。

5) 高速测量

在套刻测量中,大面积晶圆之内,多个测量点的高速性至关重要,针对晶圆对准环节的快速图像对准需求,研究灰度值相关、边缘增强相关、几何模板查找等多种模式识别图像匹配算法,研究基于 GPU 并行加速的高速图像数据处理算法,可以帮助解决晶圆对准参考点图形的高速搜索识别难题,实现晶圆坐标系的快速对准。

6) 套刻标记的设计

套刻标记的设计制作能保证上下层的衍射效率,由半导体工艺直接决定的形貌参数(如光栅壁高、非对称量、膜厚等)直接影响了套刻误差测量准确度和重复性精度^[50]。除此之外,现有针对套刻标记的一些参数还包括光栅标记的周期和占空比等,因此改善套刻标记的加工工艺和形貌参数也是提高套刻测量精度的一个重要方向。

4 总 结

半导体行业的迅速发展对光刻机光刻套刻精度提出了越来越高的要求,其中衍射图像质量提高、套刻误差算法解算、套刻测量精度量值溯源等具有较高的科技含量,对超精密检测技术、图像处理技术等提出了巨大的挑战。本文介绍了现有的一些基于 DBO 的误差测量技术,主要介绍了基于 DBO 的多通道光谱测量系统,分析了基于 DBO 的光刻套刻误差测量技术面临的关键问题、解决思路和未来的发展方向,为解决套刻误差设备的性能提升需求提供参考。

参 考 文 献

- [1] 国家集成电路产业发展推进纲要[J]. 中国集成电路, 2014, 23(7): 14-16.
National integrated circuit industry development promotion outline[J]. China Integrated Circuit, 2014, 23(7): 14-16.
- [2] 中华人民共和国国家统计局. 中华人民共和国 2020 年国民经济和社会发展统计公报[J]. 中国统计, 2021, (3): 8-22.
National Bureau of Statistics. Statistical bulletin on national economic and social development of the People's Republic of China in 2020[J]. China Statistics, 2021, (3): 8-22.
- [3] TWINSKAN NXE: 3600D-EUV lithography systems ASML[EB/OL]. (2022-04-15) [2022-04-15]. <https://www.asml.com/en/products/euv-lithography-systems/twinscan-nxe-3600d>.
- [4] 600 系列光刻机-IC 前道光刻 SMEE[EB/OL]. (2021-04-27) [2022-04-15]. http://www.smee.com.cn/eis.pub?service=homepageService&method=indexinfo&onclicknode=1_4_4_1.
600 Lithography machine-IC front end lithography SMEE [EB/OL]. (2021-04-27)[2022-04-15]. http://www.smee.com.cn/eis.pub?service=homepageService&method=indexinfo&onclicknode=1_4_4_1.
- [5] 杜聚有, 戴凤钊, 步扬, 等. 基于自相干叠栅条纹的光刻机对准技术[J]. 中国激光, 2017, 44(12): 1204006.
Du J Y, Dai F Z, Bu Y, et al. Alignment technique using moire fringes based on self-coherence in lithographic tools[J]. Chinese Journal of Lasers, 2017, 44(12): 1204006.
- [6] 诸波尔, 王向朝, 李思坤, 等. 超高 NA 光刻投影物镜高阶波像差检测方法[J]. 光学学报, 2017, 37(4): 0412003.
Zhu B E, Wang X Z, Li S K, et al. High-order aberration measurement method for hyper-NA lithographic projection lens[J]. Acta Optica Sinica, 2017, 37(4): 0412003.
- [7] Hodge V J, Austin J. A survey of outlier detection methodologies[J]. Artificial Intelligence Review, 2004, 22(2): 85-126.
- [8] 杜聚有, 戴凤钊, 王向朝. 标记非对称变形导致的对准误差修正方法及其在套刻测量中的应用[J]. 中国激光, 2019, 46(7): 0704004.
Du J Y, Dai F Z, Wang X Z. Calibration method for alignment error caused by asymmetric deformation of mark and its application in overlay measurement[J]. Chinese Journal of Lasers, 2019, 46(7): 0704004.
- [9] 韦亚一. 超大规模集成电路先进光刻理论与应用[M]. 北京: 科学出版社, 2016.
Wei Y Y. Advanced lithography theory and applications for ultra-large scale integrated circuits [M]. Beijing: Science Press, 2016.
- [10] Levinson H J. Principles of lithography[M]. Bellingham: SPIE Press, 2005.
- [11] Xu J, Qin L, Chen Q L, et al. Diffraction-based and image-based overlay evaluation for advanced technology node[C]//2017 China Semiconductor Technology International Conference (CSTIC), March 12-13, 2017, Shanghai. New York: IEEE Press, 2017: 16866298.
- [12] 彭博方, 陆海亮, 王帆, 等. 基于二维周期结构衍射

- 的套刻测量技术研究[J]. 激光与光电子学进展, 2014, 51(2): 021201.
- Peng B F, Lu H L, Wang F, et al. Research on diffraction-based overlay measurement using two-dimensional periodic structure[J]. *Laser & Optoelectronics Progress*, 2014, 51(2): 021201.
- [13] 刘新. 光学投影式光刻系统中套刻对准方法研究[D]. 广州: 广东工业大学, 2015.
- Liu X. Study on overlay alignment method of an optical projection lithography system[D]. Guangzhou: Guangdong University of Technology, 2015.
- [14] Arnold W H. Toward 3 nm overlay and critical dimension uniformity: an integrated error budget for double patterning lithography[J]. *Proceedings of SPIE*, 2008, 6924: 50-58.
- [15] Gould C J, Goodwin F G, Roberts W R. Overlay measurement: hidden error[J]. *Proceedings of SPIE*, 2000, 3998: 400-415.
- [16] Mulkens J, Slachter B, Kubis M, et al. Holistic approach for overlay and edge placement error to meet the 5 nm technology node requirements[J]. *Proceedings of SPIE*, 2018, 10585: 105851L.
- [17] 谢恒. 探寻中国半导体设备全产业链的发展机遇[EB/OL]. (2020-03-12)[2022-04-15]. <https://news.alphaio.cn/PDF/20200312-兴业证券-兴业证券电子行业: 探寻中国半导体设备全产业链的发展机遇.pdf>.
- Xie H. Explore the development opportunities of China's semiconductor equipment industry chain[EB/OL]. (2020-03-12)[2022-04-15]. <https://news.alphaio.cn/PDF/20200312-兴业证券-兴业证券电子行业: 探寻中国半导体设备全产业链的发展机遇.pdf>.
- [18] Archer_300- brochures KLA[EB/OL]. (2021-04-27)[2022-04-15]. https://www.kla.com/documents/products/brochures/Archer_300.pdf.
- [19] Wittekoek S, van der Werf J, George R A. Phase gratings as waferstepper alignment marks for all process layers[J]. *Proceedings of SPIE*, 1985, 0538: 24-31.
- [20] Hughlett R E, Cooper K A. Video-based alignment system for X-ray lithography[J]. *Proceedings of SPIE*, 1991, 1465: 100-110.
- [21] Oh S, Lee J, Lee S, et al. The effect of individually-induced processes on image-based overlay and diffraction-based overlay[J]. *Proceedings of SPIE*, 2014, 9050: 897-904.
- [22] Ke C M, Hu J, Wang W, et al. Evaluation of a new metrology technique to support the needs of accuracy, precision, speed, and sophistication in near-future lithography[J]. *Proceedings of SPIE*, 2009, 7272: 72720A-7.
- [23] Shih V, Huang J, Wang W, et al. A sophisticated metrology solution for advanced lithography: addressing the most stringent needs of today as well as future lithography[J]. *International Society for Optics and Photonics*, 2009, 7520: 75201A.
- [24] Saravanan C S, Liu Y D, Dasari P, et al. Evaluating diffraction based overlay metrology for double patterning technologies[J]. *Proceedings of SPIE*, 2008, 6922: 125-136.
- [25] Saravanan C S, Tan A, Dasari P, et al. Diffraction based overlay metrology for α -carbon applications[J]. *Proceedings of SPIE*, 2008, 6922: 99-107.
- [26] Nam Y S, Kim S, Shin J H, et al. Overlay improvement methods with diffraction based overlay and integrated metrology[J]. *Proceedings of SPIE*, 2015, 9426: 942612.
- [27] Bhattacharyya K, Ke C M, Huang G T, et al. On-product overlay enhancement using advanced litho-cluster control based on integrated metrology, ultra-small DBO targets and novel corrections[J]. *Proceedings of SPIE*, 2013, 8681: 868104.
- [28] Leray P, Laidler D, Cheng S, et al. Achieving optimum diffraction based overlay performance[J]. *Proceedings of SPIE*, 2010, 7638: 778-786.
- [29] Dasari P, Smith N, Goelzer G, et al. A comparison of advanced overlay technologies[J]. *Proceedings of SPIE*, 2010, 7638: 76381P.
- [30] Lee B H, Park J, Lee J, et al. Diffraction-based overlay for spacer patterning and double patterning technology[J]. *Proceedings of SPIE*, 2011, 7971: 79712U.
- [31] Lozenko S, Shapoval T, Ben-Dov G, et al. Matching between simulations and measurements as a key driver for reliable overlay target design[J]. *Proceedings of SPIE*, 2018, 10585: 105851E.
- [32] Bischoff J, Brunner R, Bauer J J, et al. Light-diffraction-based overlay measurement[J]. *Proceedings of SPIE*, 2001, 4344: 222-233.
- [33] Ko C H, Ku Y S, Smith N, et al. Comparisons of overlay measurement using conventional bright-field microscope and angular scatterometer[J]. *Proceedings of SPIE*, 2005, 5752: 987-996.
- [34] Huang H T, Raghavendra G, Sezginer A, et al. Scatterometry-based overlay metrology[J]. *Proceedings of SPIE*, 2003, 5038: 126-137.

- [35] Dasari P, Korlahalli R, Li J, et al. Diffraction-based overlay metrology for double patterning technologies [J]. *Proceedings of SPIE*, 2009, 7272: 727212.
- [36] Smilde H J H, den Boef A, Kubis M, et al. Evaluation of a novel ultra small target technology supporting on-product overlay measurements[J]. *Proceedings of SPIE*, 2012, 8324: 83241A.
- [37] Niclas M. YieldStar: a steady stream of data to optimize chip manufacturing[EB/OL]. (2011-04-12) [2022-04-01]. <https://www.youtube.com/watch?v=NY3WWp0ewlg>.
- [38] Y·卢巴舍夫斯基, Y·帕斯卡维尔, V·莱温斯基, 等. 基于衍射的叠加散射测量: CN111566564A[P]. 2020-08-21.
- Yuval L, Yuri P, Vladimir L, et al. Diffraction based overlay scatterometry: CN111566564A[P]. 2020-08-21.
- [39] Tarshish-Shapir I, Hajaj E, Gray G, et al. Overlay metrology performance prediction fidelity: the factors enabling a successful target design cycle[J]. *Proceedings of SPIE*, 2016, 9778: 97782J.
- [40] Chen K H, Huang G, Chen K, et al. Improving on-product performance at litho using integrated diffraction-based metrology and computationally designed device-like targets fit for advanced technology[J]. *Proceedings of SPIE*, 2014, 9050: 90500S.
- [41] Kim Y S, Hwang Y S, Jung M R, et al. Improving full-wafer on-product overlay using computationally designed process-robust and device-like metrology targets[J]. *Proceedings of SPIE*, 2015, 9424: 942414.
- [42] Adel M E, Tarshish-Shapir I, Gready D, et al. Stack and topography verification as an enabler for computational metrology target design[J]. *Proceedings of SPIE*, 2015, 9424: 94240D.
- [43] Ben-Dov G, Tarshish-Shapir I, Gready D, et al. Metrology target design simulations for accurate and robust scatterometry overlay measurements[J]. *Proceedings of SPIE*, 2018, 9778: 97783B.
- [43] Ben-Dov G, Tarshish-Shapir I, Gready D, et al. Metrology target design simulations for accurate and robust scatterometry overlay measurements[J]. *Proceedings of SPIE*, 2018, 9778: 97783B.
- [44] den Boef A J, Dusa M, Kiers A G M, et al. Method and apparatus for angular-resolved spectroscopic lithography characterization: US7791727[P]. 2010-09-07.
- [45] Oh S, Lee J, Lee S, et al. The effect of individually-induced processes on image-based overlay and diffraction-based overlay[J]. *Proceedings of SPIE*, 2014, 9050: 897-904.
- [46] 王建威, 孙建颖, 吕群波, 等. 一种多路复用多光谱成像仪: CN108896178A[P]. 2021-08-20.
- Wang J W, Sun J Y, Lü Q B, et al. A multiplexed multispectral imager: CN108896178A[P]. 2021-08-20.
- [47] 陆海亮, 王帆. 一种套刻误差测量装置及方法: CN103777467A[P]. 2014-05-07.
- Lu H L, Wang F. A sleeve inscription error measurement device and method: CN103777467A [P]. 2014-05-07.
- [48] 彭博方, 陆海亮, 王帆. 一种测量套刻误差的装置和方法: CN107340689B[P]. 2019-10-25.
- Peng B F, Lu H L, Wang F. An apparatus and method for measuring sleeve inscription error: CN107340689B[P]. 2019-10-25.
- [49] Gruss S, Teipel A, Fuelber C, et al. Test of a new sub-90-nm DR overlay mark for DRAM production [J]. *Proceedings of SPIE*, 2004, 5375: 881-892.
- [50] 毛晓明. 先进节点工艺的新型套刻误差测量系统 [D]. 上海: 上海交通大学, 2019.
- Mao X M. New overlay metrology system of advanced node process[D]. Shanghai: Shanghai Jiao Tong University, 2019.
- [51] Ye W N, Zhang M, Zhu Y, et al. Real-time displacement calculation and offline geometric calibration of the grating interferometer system for ultra-precision wafer stage measurement[J]. *Precision Engineering*, 2019, 60: 413-420.
- [52] Dettoni F, Shapoval T, Bouyssou R, et al. Image based overlay measurement improvements of 28 nm FD-SOI CMOS front-end critical steps[J]. *Proceedings of SPIE*, 2017, 10145: 101450C.
- [53] Tamer M S, van der Lans M J, Sadeghian H. Image-based overlay measurement using subsurface ultrasonic resonance force microscopy[J]. *Proceedings of SPIE*, 2018, 10585: 105850O.
- [54] Liu H C, Osborne J R, Dahlen G A, et al. Recent CD AFM probe developments for sub-45 nm technology nodes[J]. *Proceedings of SPIE*, 2008, 6922: 69222J.
- [55] Frase C G, Buhr E, Dirscherl K. CD characterization of nanostructures in SEM metrology[J]. *Measurement Science and Technology*, 2007, 18(2): 510-519.
- [56] 朱金龙. 纳米结构光学散射测量中的形貌重构方法研究[D]. 武汉: 华中科技大学, 2015.

Zhu J L. Profile reconstruction methods in optical scatterometry based nanostructure metrology[D]. Wuhan: Huazhong University of Science and Technology, 2015.

- [57] ASML. Physics Graduation Internship: spectral engineering for optical overlay nanometrology [EB/OL]. (2022-03-16)[2022-04-01]. <https://www.asml.com/>

[en/careers/find-your-job/2/8/5/physics-graduation-internship-spectral-engineering-for-optical-overlay-nanometrology-req28502](https://www.asml.com/en/careers/find-your-job/2/8/5/physics-graduation-internship-spectral-engineering-for-optical-overlay-nanometrology-req28502).

- [58] Takiguchi T, Takarada Y, Fukada T, et al. Lithography tool improvement at productivity and performance with data analysis and machine learning[J]. Proceedings of SPIE, 2021, 11855: 98-106.