

激光与光电子学进展

LONE: 一种低损耗无阻塞可扩展的 8 端口光路由器

罗佳莹*, 邓军勇, 杨博文, 山蕊, 王萍, 惠超

西安邮电大学电子工程学院, 陕西 西安 710121

摘要 片上光互连高带宽、低延时和低功耗的特点可以有效缓解多核处理器中电互连方式的通信瓶颈。片上光路由器是片上光网络设计中必不可少的组成部分。但随着处理器规模的逐渐增大,传统的 4 端口和 5 端口已经无法满足现有的网络密度需求。同时随着光互连网络规模的扩大,出现了通信阻塞、微环谐振器利用率低等问题。本文提出了一个 8 端口片上光路由器 LONE,可以实现 8 端口之间的任意通信且不会出现阻塞。OMNET++ 仿真结果表明,与同规模光路由器相比,LONE 提高了微环谐振器的利用率,微环谐振器的使用数量减少了 41.67% 以上;插入损耗降低了 27.05% 以上;在面积成本方面也具有一定的优势,面积开销减少了 10% 以上;同时 LONE 结构最大的特点在于结构简单,容易扩展,适应高密度的网络需求。

关键词 集成光学; 片上光路由器; 低损耗; 无阻塞; 可扩展

中图分类号 TP302

文献标志码 A

doi: 10.3788/LOP202259.0313001

LONE: A Low-Loss, Non-Blocking, and Scalable 8-Port Optical Router

Luo Jiaying*, Deng Junyong, Yang Bowen, Shan Rui, Wang Ping, Hui Chao

*School of Electronic Engineering, Xi'an University of Posts and Telecommunications,
Xi'an, Shaanxi 710121, China*

Abstract The high bandwidth, low latency, and low power consumption of the on-chip optical interconnection can effectively alleviate the communication bottleneck of the electrical interconnection mode in a multicore processor. On-chip optical router is an essential part of the on-chip optical network design. With the gradual increase in processor scale, the traditional 4-port and 5-port can no longer meet the existing network density requirements. Additionally, with the expansion of the optical interconnection network, the problems such as communication congestion and low utilization of microring resonators have appeared. Therefore, this study proposes an 8-port on-chip optical router LONE to realize arbitrary communication between 8-port without blocking. OMNET++ simulation results show that LONE improves the utilization of microring resonators compared to optical routers of the same scale. Furthermore, the number of microring resonators is reduced by more than 41.67%, and insertion loss is reduced by more than 27.05%. The cost also has certain advantages, and the area overhead is reduced by more than 10%. Simultaneously, the biggest feature of the LONE structure is its simple structure, easy expansion, and adaptability to the needs of high-density networks.

Key words integrated optics; on-chip optical router; low insertion loss; no-blocking; scalable

收稿日期: 2021-04-13; 修回日期: 2021-05-16; 录用日期: 2021-05-21

通信作者: *jiayingluo22@163.com

1 引言

片上光网络(NoC)的出现为未来多核处理器的发展带来希望,为传统电互连存在的瓶颈带来解决方法^[1]。传统电互连在实现多核处理器所需要的工作频率方面存在局限性,而光互连可以提供更高的带宽、更低的延时以及更小的损耗^[2],这将进一步提升片上核间通信的性能^[3]。目前已经实现光子元件和晶体管的集成芯片,利用芯片上的光子器件与其他芯片进行直接通信以达到芯片间的光通信^[4]。但还需进一步提高它们之间的通信效率。而在片上光网络拓扑中,光路由器的设计对整个光网络的性能有很大的影响^[5]。随着集成电路的发展网络密度逐渐增加,现有低基数光路由器已经远远不能满足高密度的片上光互连网络(ONoC)^[6]。作为片上光网络的基本组成部分,现有的4端口、5端口的路由器已经具有严格的无阻塞特性,结构中微环谐振器的数量和波导交叉的数量也有减少,网络中平均插入损耗减小,在一定程度上提高了通信质量。基于微环光开关的5端口光路由器已经提出并得到了证明,例如Crossbar。但随着网络密度的增加,现有的低基数的光路由已经无法满足现有的网络拓扑需求。而光路由器端口扩展必然会引起网络阻塞,微环数量增加使得网络的插入损耗升高,从而导致网络性能下降。因此设计一种无阻塞、可扩展的光路由器对于适应大规模的网络结构具有非常重要的意义。

微环谐振器、波长和波导是片上无源光路由结构的重要组成部分^[7]。微环谐振器具有许多优点,例如占用面积小,功耗低和波长选择特性。本文将借助先进的硅光子技术提出 8×8 光路由器 LONE (Low-power, non-blocking, and scalable)。通过充分利用波长路由技术实现光路切换和光波长路由,并且进一步提高了微环谐振器和波导的利用率。本文提出基于无源光互连网络结构的光路由器,使用极少量微环谐振器和最少数量的波导,在不影响

网络通信的前提下降低路由器产生的插入损耗。LONE作为可扩展的8端口的路由器可以更好地满足现有网络规模对于网络拓扑的需求,并且不发生阻塞。LONE具有很好的适应性,其可以根据集成电路的密集程度很容易被扩展为 N 端口的路由器,不需要再重新设计光路由器结构,并且依旧可以保持优良的性能。OMNET++仿真结果表明,LONE的最大尺寸缩小为其他规模路由器的一半以上,而插入损耗则平均约为其他同规模路由器的76%。

2 拓扑结构和原理

2.1 结构原理

微环谐振器作为片上光互连网络的关键器件,主要负责光信号的耦合、传输、转向和滤波,不同的片上光互连网络由不同微环谐振器结构所构成。微环谐振器对于对应特定波长信号传输方式是不同的,按照它的工作方式可以将微环谐振器分为两种类型即有源和无源。有源微环谐振器使用加热、加电压等方式对微环谐振器实现配置,从而实现对应特定波长信号的传输。无源微环谐振器的谐振波长和有源不同,它对特定波长的传输是通过自身器件材料特性和微环尺寸半径来决定^[8-10]。

如图1(a)所示,基于微环谐振器的光开关有两个工作状态,“Cross State”和“Bar State”。当入射波长 I_0 或 I_1 不等于微环谐振器的谐振波长时, I_0 和 I_1 沿着波导继续传播,不改变传输方向。此时微环谐振器处于“Cross State”工作状态。如果入射波长 I_0 或 I_1 与微环谐振器的谐振波长相同时,此时为微环谐振器处于“Bar State”状态。 I_0 的方向将发生 270° 改变从输出口 O_0 传出, I_1 传输方向改变 90° 从输出口 O_1 传出。

本文借助基础的光开关结构,先是设计了一种4端口光路由结构,如图1(b)所示。4端口光路由由6个微环光开关以及4个波导组成。从输入端口进来的波长可以通过不同微环谐振器,改变传输

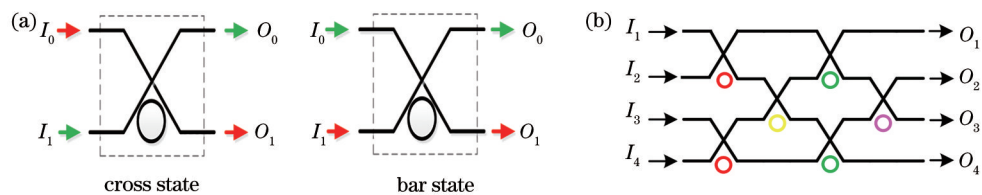


图1 光路由器。(a)基础光开关;(b) 4×4 的光路由结构

Fig. 1 Optical router. (a) Basic optical switch; (b) 4×4 optical routing structure

方向,进而路由至目标端口。例如从 I_1 输入的波长如果要路由至目标的端口 O_1 则只需要输入波长与黄色微环的谐振波长相同;如果要路由至端口 O_2 则只需要输入波长与绿色微环的谐振波长相同;如果要路由至目标端口 O_3 ,则需要输入波长与红色微环的谐振波长相同;若需要路由至端口 O_4 ,则只需要让输入波长与其他微环谐振器的谐振波长不同,则输入波长不发生改变,沿着波导传输至端口 O_4 。

在无源光互连网络结构中,波导交叉产生的损耗远远大于波导弯曲,要减小光路由器损耗必然要尽量减少不必要的波导交叉,LONE利用交换思想,将所有输入信号交换到每一种波长的微环谐振器上进行路由,即每两个波导之间的输入信号用一个微环光开关进行耦合,分层分级逐步将每一个波导上的信号耦合到每一个目标端口。在LONE结

构中,每一个输入的波长都可以在合理的分配之下无阻塞地路由到目标端口。

波分复用(WDM)技术允许在一个光波导中并行传输多个独立信号。在这个设计中,无阻塞功能是将具有适当谐振波长的微环谐振器(MR)分配给适当的交点来实现,因此,每对输入端口和输出端口都可以按一定波长设置路径。这样就可以很容易将LONE从一个 4×4 的光路由器扩展为一个 8×8 光路由器。对于8端口光路由器,需要8个波导28个微环谐振器组成,如图2所示。8端口LONE在通信的时候,根据表1波长分配输入端可以路由到每一个输出端口。例如 I_1 访问 O_2 端口,根据波长分配表可知谐振波长为 λ_5 ,对应的微环谐振器发生谐振,改变原有的传输方向,路由到端口 O_2 输出。

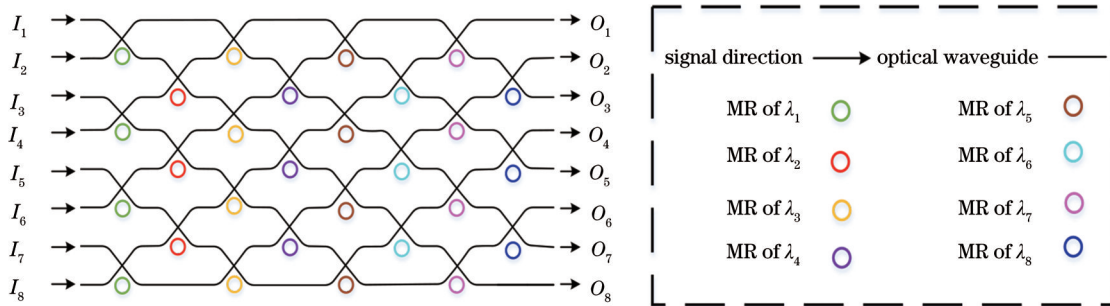


图2 8×8 光路由结构

Fig. 2 8×8 optical routing structure

表1 8端口路由器波长分配表

Table 1 8-port router wavelength allocation table

Wavelength	O_1	O_2	O_3	O_4	O_5	O_6	O_7	O_8
I_1	λ_4	λ_5	λ_3	λ_6	λ_2	λ_7	λ_1	λ_0
I_2	λ_5	λ_6	λ_4	λ_7	λ_3	λ_8	λ_0	λ_1
I_3	λ_3	λ_4	λ_2	λ_5	λ_1	λ_0	λ_8	λ_7
I_4	λ_6	λ_7	λ_5	λ_8	λ_0	λ_1	λ_3	λ_2
I_5	λ_2	λ_3	λ_1	λ_0	λ_8	λ_5	λ_7	λ_6
I_6	λ_7	λ_8	λ_0	λ_1	λ_5	λ_2	λ_4	λ_3
I_7	λ_1	λ_0	λ_8	λ_3	λ_7	λ_4	λ_6	λ_5
I_8	λ_0	λ_1	λ_7	λ_2	λ_6	λ_3	λ_5	λ_4

对于一个 8×8 的光路由器结构,输入端口可以根据表1波长分配表选择合适的路径从路由到目标端口。LONE的结构简单,可以根据实际网络需求扩展为任意端口数量的光路由器,无论是奇数端口还是偶数端口,LONE都适用。并且当路由的规模扩展时,对应的波长分配也只需要按照原来方法扩展,不需要对扩展后的路由器进行重新配置。对于一个 N 端口路由器,需要 N 个波导来完成波长路

由, N 端口微环谐振器的个数还取决于其端口数。整理可得 N 端口光路由器的微环数量计算公式为 $\frac{N(N-1)}{2}$ 。

2.2 实验仿真

通过OMNET++平台开发的集成光学设备库PhoenixSim可以实现片上光路由器仿真验证。平台使用C++语言和NED语言进行路由器模型的搭建,光器件的建模使用C++来实现,光设备库的光器件调用使用NED语言完成,从而进行光互连网络的实例化^[11]。图3所示为在OMNET++仿真平台搭建的光互连网络的总体模型。整个光通信分为六个部分:处理器(Prplane)、电光转换器、调制器、解调器和光路由器开关(Phplane)、光电转换器。Prplane根据需求发出模拟信号,随后经过电光转换器把处理器发出的电信号转换为光信号,光信号进入光路由器Phplane后根据设置的波长路由到目的端口,最后经过光电转换器将光信号再转换成电信号送至片外存储器。

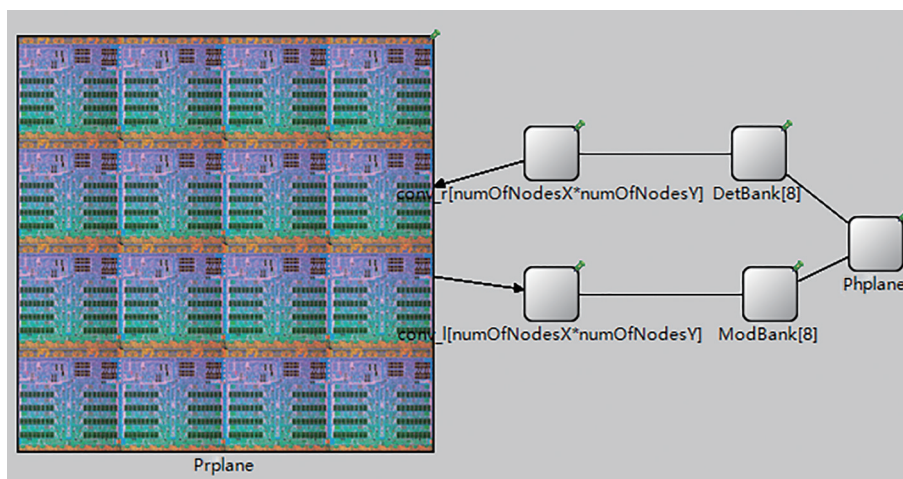


图 3 光互连网络整体模型搭建

Fig. 3 Overall model construction of optical interconnection network

在整个光互连网络中,光路由器是本次要验证的对象。图 4 为搭建的 8×8 的光路由器结构。图 4 的网络 LONE 就是图 3 网络中 Phplane 的具体结构, LONE

通过微环谐振器、波导和弯曲波导进行路由器模型搭建。通过 OMNET++ 仿真验证,波长分配正确,光路由器按照分配好的波长正常工作且未发生阻塞。

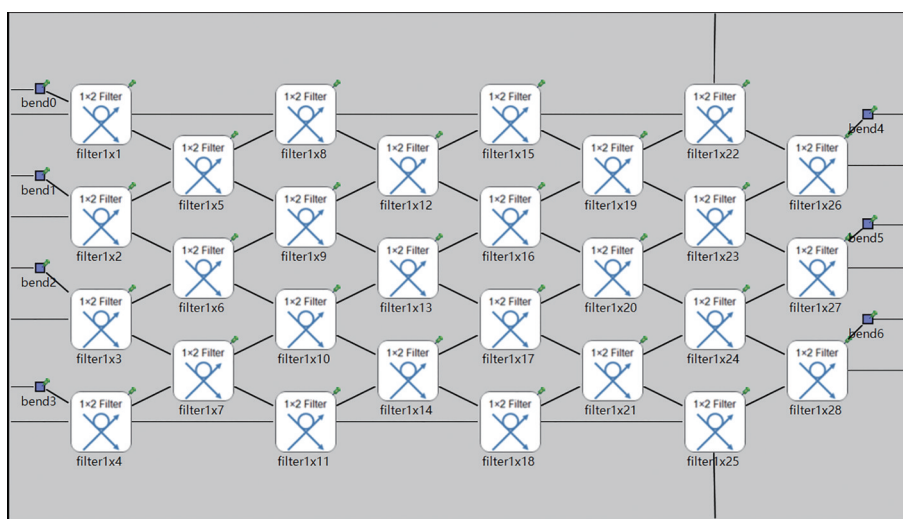


图 4 8 端口光路由器模型

Fig. 4 8-port optical router model

3 分析与比较

在无源光互连网络结构中,微环谐振器的个数、面积消耗和插入损耗是三个重要参数。而光网络结构损耗是影响性能的关键因素之一。无源光互连结构的功耗主要是来自微环谐振器的功耗以及波导交叉。所以微环谐振器的个数和波导交叉的个数直接决定了光互连结构产生的损耗的大小。

3.1 微环谐振器个数

微环谐振器的个数直接决定了网络结构的损

耗大小, LONE 结构相比较于其他结构,在优化结构的同时减少了微环谐振器个数,从而使得整体插入损耗降低。在 8 端口的 LONE 光路由结构中,使用分层分级的思想逐个路由到各个节点,在不影响通信的情况下降低了微环谐振器的使用数量。

对于同规模的 8 端口路由器,在不增加波导数量且完成无阻塞全通信的条件下,只使用了 28 个微环,大幅减少了微环的数量。相比较于 Crossbar 路由器、Reduced Crossbar 路由器、 λ -router 路由器、WRON 路由器以及路由器 GWOR^[12-15], 本文的结构

表 2 8 端口路由器的微环数量和面积消耗比较

Table 2 Comparison of the number of micro-rings and area consumption of 8-port routers

Item	Crossbar	Reduced crossbar	λ -router	WRON	GWOR	LACE	LONE
MR	64	56	56	56	48	24	28

微环数量的降低率分别为 56.25%、50%、50%、50%、41.67%。

作为一个可扩展为 N 端口的光路由器结构,需要在满足易扩展的同时降低微环数量,图 5 展示了随着路由器端口数量从 4 端口到 8 端口的增长过程

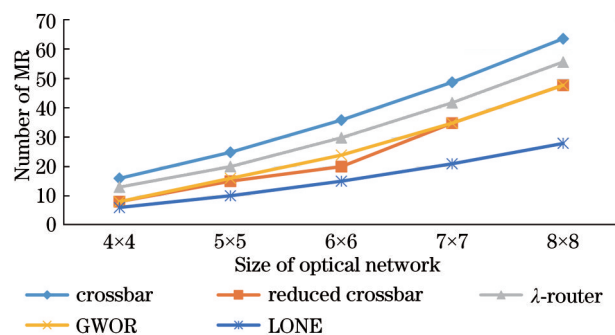


图 5 不同规模的路由结构的微环增长趋势

Fig. 5 Growth trend of microrings for routing structures of different sizes

中,不同结构路由器的微环谐振器数量增长趋势的比较^[16]。

3.2 面积消耗

片上光互连网络中面积成本是一个重要性能指标参数,为了满足片上集成更多资源的要求,应认真考虑光互连网络面积成本的影响,以实现更高性能片上光互连。根据本文的结构,对于 8 端口的光路由器结构,总共需要 28 个 MR 和 8 条波导。目前,对于微环谐振器,考虑到其直径为 $5\ \mu\text{m}$,在网络结构中,假设波导间距为 $15\ \mu\text{m}$,同时留出 $5\ \mu\text{m}$ 的间隙以避免光信号干扰^[17]。对于上述参数,显然可以得出一个结论:在相同规模下,LONE 的面积成本最低。结果表明,本文提出的结构有助于节省片上资源,相比于其他光互连网络结构,可以有更高的集成度,易实现更复杂的功能,使得整体光互连网络性能更优。表 3 为本文的 8 端口光路由器和其光路由器在面积消耗的比较结果。

表 3 8 端口路由器的面积消耗比较

Table 3 Comparison of area consumption of 8-port routers

Item	Crossbar	Reduced crossbar	λ -router	WRON	GWOR	LACE	LONE
Area / μm^2	$120 \times 120 = 14400$	$105 \times 105 = 11025$	$84.8 \times 84.8 \approx 7200$	$70 \times 120 = 8400$	$120 \times 120 = 14400$	$70 \times 100 = 7000$	$70 \times 90 = 6300$

3.3 插入损耗

微环谐振器的个数、波长使用个数和插入损耗都是影响片上光互连网络结构性能的重要参数。插入损耗的计算公式为^[18]

$$I_{\text{Loss}} = \sum I_{\text{Lbend}} + \sum I_{\text{Lcross}} + \sum I_{\text{Ldrop}} + \sum I_{\text{Lthrough}}, \quad (1)$$

式中: I_{Loss} 是插入损耗; I_{Lbend} 是波导弯曲损耗; I_{Lcross} 代表直线穿过波导的损耗; I_{Ldrop} 代表微环谐振器谐振时候的损耗; I_{Lthrough} 是穿过微环的损耗。

损耗是影响光网络结构性能的关键因素之一。而微环谐振器的数量直接影响插入损耗的大小,LONE 相比于其他结构,微环谐振器的数量减少,从而在微环谐振器导致损耗这方面,就能大大减少。由表 4 可以看出^[19],波导弯曲的能量损耗远远小于波导交叉,所以,在合理范围内尽量减少波导交叉。以波导弯曲代替波导交叉可以很好地减少结构产生的插入损耗。

表 4 光插入损耗和能量参数

Table 4 Optical insertion loss and energy parameters

Parameter	Value	Parameter	Value
MR drop / dB	1	Laser efficiency / dB	30
MR through / dB	0.01	Modulator / mV	5
Waveguide crossing / dB	0.05	Demodulator / mV	0.3
Waveguide bend / dB	0.013		

图 6 为本文的光路由器结构和其他光路由器结构中插入损耗的比较结果,图 6(a)为最大插入损耗结果,图 6(b)为平均插入损耗比较结果,根据 OMNET++ 仿真结果可知,对于 8 端口的光路由器结构,本文的结构相对于其他同规模的 8 端口光路由器,最大插入损耗和平均插入损耗都具有比较大的优势。

3.4 串扰与信噪比

串扰在实际的网络中是不可避免的,也作为路

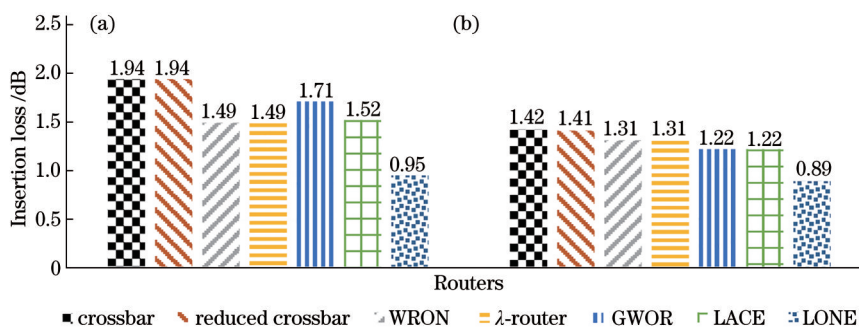


图 6 8 端口路由器的插入损耗比较。(a)最大插入损耗;(b)平均插入损耗

Fig. 6 Comparison of insertion loss of 8-port routers. (a) Maximum insertion loss; (b) average insertion loss

由器性能的重要参数之一。这是由于在光信号的传输过程中,微环谐振器其他光路中的波导交叉会产生不良耦合,从而对光信号产生一些信号的干扰,即串扰噪声。所以在设计路由器中必须考虑这一因素^[5]。信噪比的计算公式为

$$R_{\text{SNR}} = I_{\text{Loss}} - N_{\text{Noise}}, \quad (2)$$

式中: N_{Noise} 是串扰噪声。

表 5 显示了 8 端口光路由器 LONE 和 LACE 的比较结果,根据 OMNET++ 仿真结果可以看出,LONE 的平均串扰噪声比 LACE 略大,但是在整体的 R_{SNR} 方面,LONE 的平均信噪比却比 LACE 提高了 30.22%。

表 5 光路由 LONG 对比 LACE 的串扰噪声和信噪比

Table 5 Comparison of noise and R_{SNR} of optical routing LONG and LACE

Item	Min	Average	Max	
$N_{\text{Noise}} / \text{dB}$	LACE	-15.2524	-10.9819	-0.58097
	LONE	-17.4525	-14.2033	-12.1049
$R_{\text{SNR}} / \text{dB}$	LACE	0.2875	10.6298	14.9498
	LONE	11.6945	13.8416	17.1462

4 结 论

本文通过设计一种 8 端口无阻塞光路由器 LONE,使用最简单的交换思想对每一个输入的信号按照波长路由,分层分级地将输入波长的信息路由到目标节点。LONE 最大的优点是在完成相同端口通信的前提下,使用相对较少的微环谐振器,对整个路由器结构进行合理的优化,从而使得总体损耗减小。结果显示:1)与 λ -route、GWOR、Crossbar 和 new topology 等其他结构相比,波长的使用个数和其他光互连结构总体相差不大,因此在这方面有更大的发展空间;2)在插入损耗方面对比其他 8 端口路由器有较大的优势,相比较于

Crossbar 路由器、Reduced Crossbar 路由器、 λ -router 路由器、WRON 路由器、GWOR 路由器以及 LACE, LONE 的平均插入损耗分别降低了 37.32%、36.88%、32.06%、32.06%、27.05%、27.05%;3) LONE 的结构微环谐振器数量降低率分别为 56.25%、50%、50%、50%、41.67%;4)本文提出的 LONE 路由器结构可以更好地适应高密度的网络结构,可根据实际需求很容易地扩展为 N 端口的光路由器;5) LONE 作为无源光路由器可以在全通信的状态下实现无阻塞通信。

参 考 文 献

- [1] Gu H X, Mo K H, Xu J, et al. A low-power low-cost optical router for optical networks-on-chip in multiprocessor systems-on-chip[C]//2009 IEEE Computer Society Annual Symposium on VLSI, May 13-15, 2009, Tampa, FL, USA. New York: IEEE Press, 2009: 19-24.
- [2] Yahya M R, Wu N, Fang Z, et al. A low insertion loss 5×5 optical router for mesh photonic network-on-chip topology[C]//2019 IEEE Conference on Sustainable Utilization and Development in Engineering and Technologies (CSUDET), November 7-9, 2019, Penang, Malaysia. New York: IEEE Press, 2019: 164-169.
- [3] Wang X S, Gu H X, Wang K, et al. Universal method for designing non-blocking multicast-supported on chip optical router[J]. IEICE Electronics Express, 2016, 13(17): 20160667.
- [4] Chen K, Gu H X, Yang Y T, et al. A novel two-layer passive optical interconnection network for on-chip communication[J]. Journal of Lightwave Technology, 2014, 32(9): 1770-1776.
- [5] Shi X H, Wu N, Ge F, et al. Srax: a low crosstalk and insertion loss 5×5 optical router for optical

- network-on-chip[C]//IECON 2019-45th Annual Conference of the IEEE Industrial Electronics Society, October 14-17, 2019, Lisbon, Portugal. New York: IEEE Press, 2019: 3102-3105.
- [6] Huang L, Qi S X, Wang K, et al. LACE: a non-blocking on-chip optical router by utilizing the wavelength routing technology[C]//2017 16th International Conference on Optical Communications and Networks (ICOON), August 7-10, 2017, Wuzhen, China. New York: IEEE Press, 2017: 1-3.
- [7] Liu F, Zhang H, Chen Y, et al. Wavelength-reused hierarchical optical network on chip architecture for manycore processors[J]. IEEE Transactions on Sustainable Computing, 2017:1-1.
- [8] Li Y, Zhang Y, Zhang L, et al. Silicon and hybrid silicon photonic devices for intra-datacenter applications: state of the art and perspectives [Invited][J]. Photonics Research, 2015, 3(5): B10-B27.
- [9] Nikolova D, Rumley S, Calhoun D, et al. Scaling silicon photonic switch fabrics for data center interconnection networks[J]. Optics Express, 2015, 23(2): 1159-1175.
- [10] Jia H, Zhao Y C, Zhang L, et al. Five-port optical router based on silicon microring optical switches for photonic networks-on-chip[J]. IEEE Photonics Technology Letters, 2016, 28(9): 947-950.
- [11] Deng J Y, Wu H Y, Shan R, et al. NPFONoC: a low-loss, non-blocking, scalable passive optical interconnect network-on-chip architecture[C]//2019 Asia-Pacific Signal and Information Processing Association Annual Summit and Conference (APSIPA ASC), November 18-21, 2019, Lanzhou, China. New York: IEEE Press, 2019: 1443-1448.
- [12] Poon A W, Luo X S, Xu F, et al. Cascaded microresonator-based matrix switch for silicon on-chip optical interconnection[J]. Proceedings of the IEEE, 2009, 97(7): 1216-1238.
- [13] Tan X F, Yang M, Zhang L, et al. A generic optical router design for photonic network-on-chips[J]. Journal of Lightwave Technology, 2012, 30(3): 368-376.
- [14] Feng M X, Wang J, Zhou R, et al. On-chip integration of GaN-based laser, modulator, and photodetector grown on Si[J]. IEEE Journal of Selected Topics in Quantum Electronics, 2018, 24(6): 1-5.
- [15] Zhu L J, Chen Z, Gu H X. A new multicast aware optical network-on-chip[C]//2016 15th International Conference on Optical Communications and Networks (ICOON), September 24-27, 2016, Hangzhou, China. New York: IEEE Press, 2016: 1-3.
- [16] Huang L, Gu H X, Tian Y H, et al. Universal method for constructing the on-chip optical router with wavelength routing technology[J]. Journal of Lightwave Technology, 2020, 38(15): 3815-3821.
- [17] Werner S, Navaridas J, Luján M. Designing low-power, low-latency networks-on-chip by optimally combining electrical and optical links[C]//2017 IEEE International Symposium on High Performance Computer Architecture (HPCA), February 4-8, 2017, Austin, TX, USA. New York: IEEE Press, 2017: 265-276.
- [18] Koohi S, Hessabi S. All-optical wavelength-routed architecture for a power-efficient network on chip[J]. IEEE Transactions on Computers, 2014, 63(3): 777-792.
- [19] Huang L, Gu H X, Zhang B W, et al. Spider: a non-blocking optical router for multicasting communication in ONoC[C]//2015 4th International Conference on Computer Science and Network Technology (ICCSNT), December 19-20, 2015, Harbin, China. New York: IEEE Press, 2015: 1190-1193.