

多层薄膜沉积的应力仿真分析

李长安, 杨明冬, 全本庆, 关卫林

武汉光迅科技股份有限公司, 湖北 武汉 430205

摘要 提出了一种薄膜本征应力的模拟方法, 数值仿真分析了多层薄膜沉积过程中的热应力和本征应力。通过引入本征应力系数, 并借助现有的热应力有限元分析程序, 模拟了薄膜的本征应力, 并从理论上证明了该方法的合理性。采用模型重构-应力初始化的方法模拟了材料增长, 建立了多层薄膜应力分析模型。工程实例分析结果表明, 采用该方法和流程可以方便地模拟出多层薄膜在每个沉积阶段的本征应力和热应力。

关键词 薄膜; 膜应力; 有限元; 材料增长

中图分类号 TB43 **文献标识码** A

doi: 10.3788/LOP55.043101

Stress Simulation Analysis of Multilayer Film Deposition

Li Chang'an, Yang Mingdong, Quan Benqing, Guan Weilin

Accelink Technologies Co., Ltd, Wuhan, Hubei 430205, China

Abstract A method for simulating the intrinsic stress of thin films is proposed, and the thermal stress and the intrinsic stress of the multilayer films during the deposition process are numerically analyzed. By introducing the intrinsic stress coefficients and using the existing thermal stress finite element analysis program, the intrinsic stress of the films is simulated, and the correctness of this method is verified from a theoretical perspective. The growth of materials is simulated by using the model reconstruction and stress initialization method. The stress analysis model of multilayer films is established. The analysis results from the engineering examples indicate that the intrinsic stress and thermal stress of the multilayer films at each deposition stage can be conveniently simulated by using this method and procedure.

Key words thin films; film stress; finite element; material growth

OCIS codes 310.4925; 310.3840

1 引言

薄膜在半导体工业中的应用非常广泛。薄膜在沉积过程中会产生薄膜应力, 进而引起很多问题, 如会改变薄膜的电阻率^[1], 改变波导中光的模式^[2], 应力过大还会引起芯片开裂等。因此, 分析薄膜沉积过程中的应力, 对分析器件的可靠性, 研究应力对器件功能的影响, 优化薄膜沉积工艺, 以及控制薄膜应力具有重要的意义。多层薄膜沉积过程中, 各层膜之间会相互影响, 应力分析较复杂。多层薄膜的应力包括本征应力和热应力, 王锡明等^[3-4]对多层膜的热应力进行了建模与计算, 但这些模型经过了很多简化, 且计算复杂。有限元分析被学者们广泛应用于薄膜的应力研究中^[5-7], 但主要是用于分析单层膜

的热应力, 不包括本征应力, 对多层膜应力进行有限元分析的研究鲜有报道。本文基于工程实际应用, 采用有限元方法建立了一种多层薄膜应力分析的模型, 分析了多层薄膜在每个沉积阶段中的应力, 包括本征应力和热应力。

2 薄膜应力

薄膜应力按照产生的根源分为热应力和本征应力。热应力由薄膜与基底材料的热膨胀系数差异和沉积前后温度差异决定, 热应力公式为

$$\sigma_{th} = \frac{E_f}{1 - \mu_f} \int_{T_1}^{T_2} (\alpha_s - \alpha_f) dT, \quad (1)$$

式中 E_f 和 μ_f 分别是薄膜的杨氏模量和泊松比, α_s 和 α_f 分别是基底和薄膜的热膨胀系数, T_2 和 T_1 分

收稿日期: 2017-08-22; 收到修改稿日期: 2017-09-30

作者简介: 李长安(1983—), 男, 硕士, 工程师, 主要从事光电器件结构方面的研究。E-mail: lca1983@163.com

别是薄膜沉积时的温度和室温。

本征应力的产生机理比较复杂^[8],其中一个典型的观点认为,本征应力是由晶格失配引起的。晶格失配产生图 1 所示的刃型位错,位错在其周围形成相应的弹性应力场,定义失配度为 $(a_s - a_f)/a_f$,它表征了晶格失配程度的大小,其中 a_s 为基底材料的晶格常数, a_f 为薄膜材料的晶格常数。薄膜-基底晶格常数失配在薄膜中产生的本征应力 σ_i 由 Hoffman 的晶界松弛模型^[9]得到:

$$\sigma_i = \frac{E_f}{1 - \mu_f} \times \frac{x - a}{a} = \frac{E_f}{1 - \mu_f} \times \frac{\Delta}{L_g}, \quad (2)$$

式中 a 为薄膜材料无残余应力时的晶格常数, x 为薄膜-基底晶格常数失配后薄膜的晶格常数, $(x - a)$ 为由薄膜-基底晶格常数失配引起的薄膜晶格常数的变化, Δ 为晶界松弛距离, L_g 为晶体尺寸。

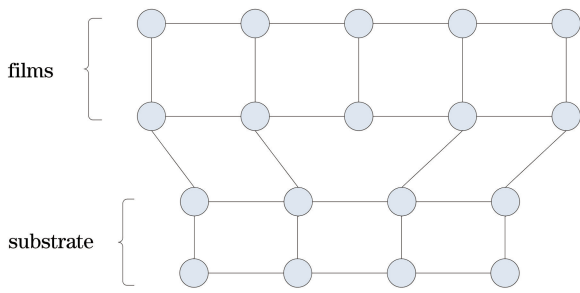


图 1 晶格失配产生的刃型失配位错

Fig. 1 Edge misfit dislocation produced by lattice mismatch

3 多层薄膜应力数值模拟

3.1 热应力模拟

采用有限元法分析薄膜的热应力,应力方程为

$$\boldsymbol{\sigma} = \mathbf{D}(\mathbf{B}\boldsymbol{\delta} - \boldsymbol{\varepsilon}_0), \quad (3)$$

式中 \mathbf{D} 为单元材料相关的弹性矩阵, \mathbf{B} 为单元的应变矩阵, $\boldsymbol{\delta}$ 为单元的节点位移向量, $\boldsymbol{\varepsilon}_0$ 为热变形引起的初应变向量。

借助成熟的商业有限元分析软件,可以很方便地获得热应力。

3.2 本征应力模拟

对于某个给定的沉积条件,本征应力是可重复的,即在给定的沉积条件下,(2)式中 Δ/L_g 是一个确定的值。引入两个变量,(2)式变为

$$\sigma_i = \frac{E_f}{1 - \mu_f} \times \frac{\Delta}{L_g} = \frac{E_f}{1 - \mu_f} \times \rho' dT', \quad (4)$$

式中 ρ' 为假设的本征应力系数; dT' 为假设的温度变化,且为一个较小的值, $\rho' dT' = \Delta/L_g$ 。

(4)式和(2)式具有相同的表达形式,因此可以采

用(3)式对(4)式进行数值模拟。引入本征应力系数后,可借助热应力的有限元分析程序分析本征应力。

本征应力系数采用试验和模拟相结合的方法获得,在特定沉积条件下,在纯基底上沉积一层膜,冷却至室温(293 K),测出基底的曲率变化^[10-11],该曲率变化为温度从沉积温度降至 293 K 引起的热变形和本征应力引起的变形的叠加,如图 2 所示。采用有限元模拟得到温度从沉积温度降至 293 K 的热变形,然后温度继续降低 0.1 K,并重新设置膜材料的热膨胀系数,使温度降低 0.1 K 时热变形与本征应力引起的变形一致,该值即为本征应力系数。由于温度变化量很小,其他材料产生的热变形和热应力很小,可忽略不计。

本征应力与晶格结构相关,而晶格结构与基底晶态^[12]、沉积速率^[13]、沉积工艺^[14]等因素相关,因此,本征应力系数的使用条件应与测试条件一致。

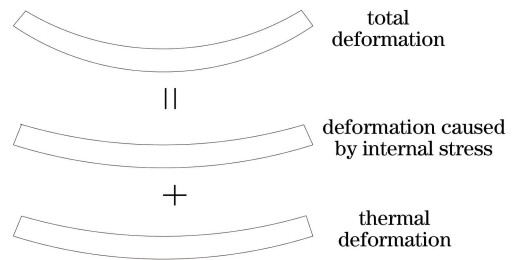


图 2 晶圆变形

Fig. 2 Deformation of wafer

3.3 材料生长应力模型

应力在多层膜生长过程中是不断变化的,各层膜的应力是相互影响的。用有限元分析方法模拟生长过程中的应力时,涉及到材料加减问题。采用生死单元技术可以模拟材料的加减,先建立包含所有材料的有限元模型,然后“杀死”部分单元,在后续的分析中,逐步激活所需要的死单元。但是,多层膜的沉积过程是一个大变形过程,采用生死单元技术模拟时,被“杀死”的单元会因活单元的变形而严重扭曲,因此该生死单元技术不适用于多层膜沉积过程的模拟。

初始应力分析技术可以解决此问题。在上一层膜应力分析完成后,保存应力分析结果,更新模型,保持模型节点编号不变,然后在更新的模型上再增加下一层膜的模型,将上一层膜的应力分析结果作为包含下一层膜模型的应力分析的初始应力条件。

3.4 多层膜应力分析流程

包含本征应力和热应力的多层膜应力分析流程如图 3 所示,其中 FE-model 为有限元模型。

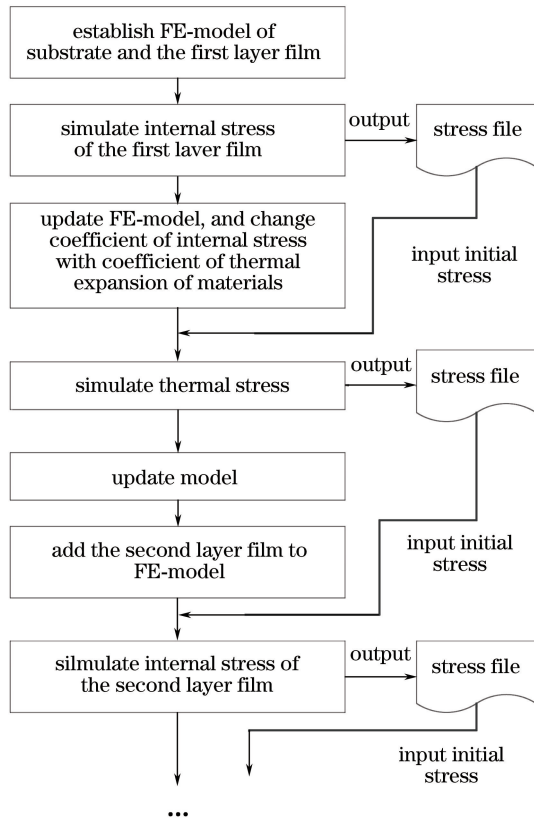


图3 多层膜应力分析流程

Fig. 3 Flow chart of stress analysis of multilayer films

4 工程实例

试验所用芯片截面如图4所示。该芯片多层膜生长过程如下:1) 在高温下,通过氧化在硅基板两侧形成二氧化硅(SiO_2)膜;2) 沉积掺杂锗的二氧化硅膜,然后通过光刻、刻蚀工艺形成截面为方形的波导芯层;3) 沉积磷酸硼硅酸盐玻璃(BPSG),BPSG熔点低于芯层和二氧化硅膜的,通过高温退火,BPSG回流填充波导芯层间隙;4) 在室温下沉积钛金属膜;5) 在一定温度下沉积氮化硅(SiN_x)膜。

采用有限元分析软件,用多层膜应力分析流程进行应力分析。基于芯片的结构特点,采用广义平面应变模型进行建模。沉积的掺锗二氧化硅薄膜经过大面积刻蚀后,掺锗二氧化硅薄膜产生的应力得到释放,故可以不单独分析这层膜,把波导芯层和BPSG一起建模。二氧化硅膜和BPSG膜都经历过高温退火,故不用考虑膜的本征应力。

分析中用到的材料参数见表1~3。

钛金属膜需要考虑本征应力,通过试验测定单层膜晶圆曲率变化,并结合有限元分析方法,可得到本征应力系数,分析中使用的本征应力系数为 $1.4 \times 10^{-3} \text{ K}^{-1}$,假设温度降低 0.1 K 。

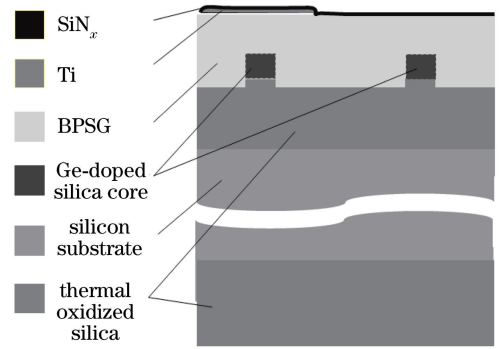


图4 多层膜结构

Fig. 4 Structure of multilayer films

表1 硅的材料参数

Table 1 Material parameters of Si

| Temperature / K | Coefficient of thermal expansion / (10^{-6} K^{-1}) | Young modulus / GPa | Poisson ratio |
|--------------------|---|---------------------------|------------------|
| 300 | 2.616 | 129.99 | 0.28 |
| 400 | 3.253 | 79.14 | 0.30 |
| 500 | 3.614 | 37.05 | 0.31 |
| 600 | 3.842 | 19.70 | 0.32 |
| 700 | 4.016 | 11.91 | 0.32 |
| 800 | 4.151 | 7.90 | 0.32 |
| 900 | 4.185 | 5.60 | 0.32 |
| 1000 | 4.258 | 4.17 | 0.32 |
| 1100 | 4.323 | 3.22 | 0.32 |
| 1200 | 4.384 | 2.56 | 0.32 |
| 1300 | 4.442 | 2.08 | 0.32 |

表2 SiO_2 的材料参数Table 2 Material parameters of SiO_2

| Temperature / K | Coefficient of thermal expansion / (10^{-6} K^{-1}) | Young modulus / GPa | Poisson ratio |
|--------------------|---|---------------------------|------------------|
| 293 | 0.4 | 71.8 | 0.16 |
| 373 | 0.62 | 71.4 | 0.157 |
| 473 | 0.75 | 70.8 | 0.155 |
| 573 | 0.7 | 70.5 | 0.154 |
| 673 | 0.65 | 70.2 | 0.153 |
| 773 | 0.6 | 70.1 | 0.153 |
| 873 | 0.5 | 70.05 | 0.152 |

表3 钛、氮化硅和BPSG的材料参数

Table 3 Material parameters of titanium, SiN_x , and BPSG

| Material | Coefficient of thermal expansion / (10^{-6} K^{-1}) | Young modulus / GPa | Poisson ratio |
|----------------|---|---------------------------|------------------|
| Titanium | 8.6 | 116 | 0.32 |
| SiN_x | 2.45 | 300 | 0.3 |
| BPSG | 3.43 | 65 | 0.3 |

分析过程如下:

1) 双面氧化的硅基板在 1293 K 温度下退火, 初始处于零应力状态, “杀死”BPSG 单元, 冷却至 723 K;

2) BPSG 膜在 723 K 温度下退火, 设 BPSG 在退火后处于零应力状态, 激活 BPSG 单元, 冷却至室温 293 K;

3) 增加钛膜, 设置钛的热膨胀系数为本征应力系数, 初始化应力, 然后温度降低 0.1 K;

4) 更新钛的热膨胀系数为钛的实际热膨胀系数, 初始化应力, 升温至 593 K;

5) 增加氮化硅层, 初始化应力, 冷却至室温 293 K。

分析得到多层薄膜在各沉积阶段应力分布如图 5 所示。高温氧化生成 SiO_2 膜, 冷却至 723 K 时

的应力如图 5(a) 所示。沉积 BPSG 膜并冷却至 293 K 时的应力如图 5(b) 所示。室温下沉积钛膜后的应力如图 5(c) 所示。在 593 K 温度下沉积氮化硅膜并冷却至室温时的应力如图 5(d) 所示。从分析结果中可以看出: 1) 分析得到了每一层薄膜沉积后的应力, 薄膜应力在沉积前后的变化反映了后沉积薄膜对先沉积薄膜的影响, 例如, 沉积钛膜后, 钛膜的最大应力为 19.2 MPa, 沉积氮化硅膜后, 钛膜上的最大应力变为 119.6 MPa; 2) 分析得到的薄膜应力包含了热应力和本征应力, 比单纯分析薄膜热应力更接近薄膜应力的真实情况。采用有限元法分析薄膜热应力是比较成熟的方法, 且第 3 节论证了通过引入本征应力系数并借助于热应力分析程序模拟本征应力的合理性, 因此, 该实例分析得到的薄膜热应力和本征应力具有较高的可信度。

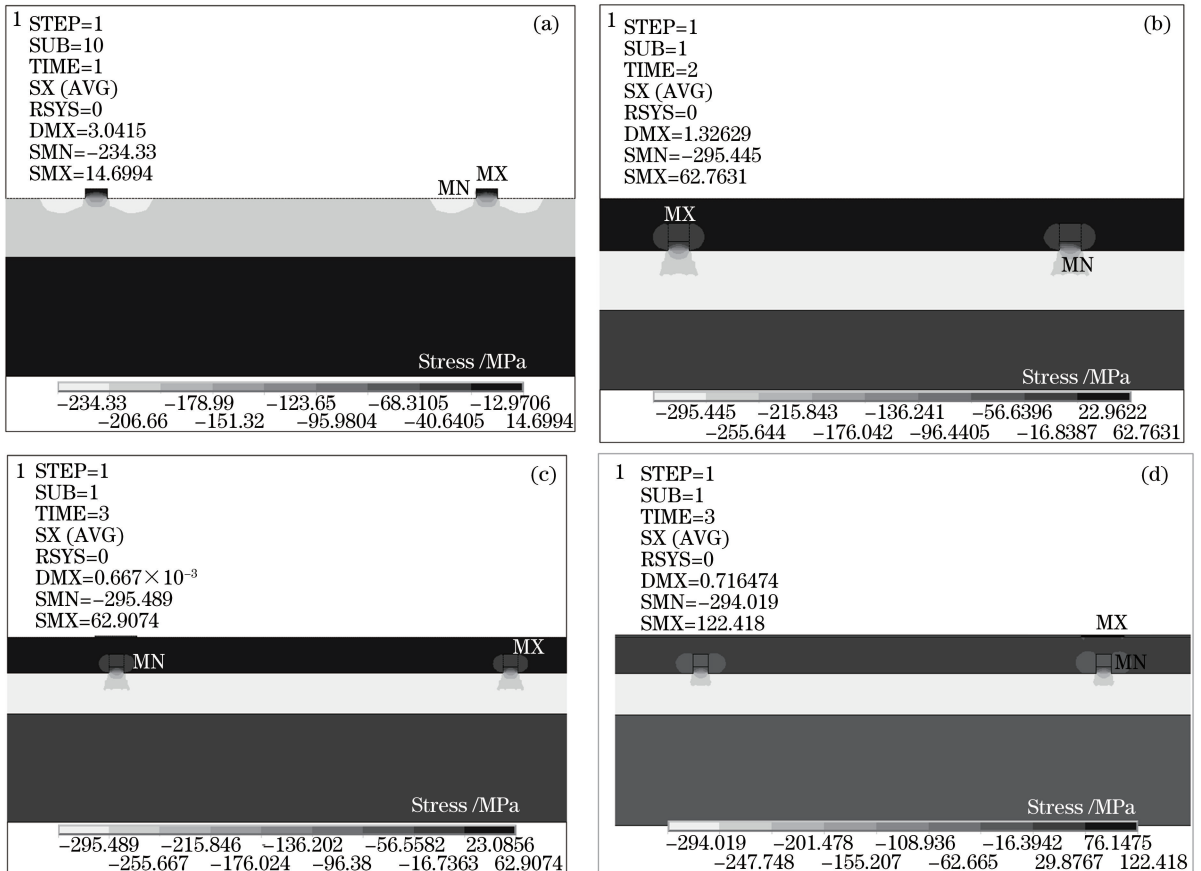


图 5 多层薄膜在各沉积阶段的应力分布。(a)氧化生成 SiO_2 膜;(b)沉积 BPSG 膜;(c)沉积钛膜;(d)沉积氮化硅膜

Fig. 5 Stress distribution of multilayer films at each deposition stage. (a) Oxidized SiO_2 films;

(b) BPSG deposition film; (c) titanium deposition film; (d) SiN_x deposition film

5 结 论

提出了一种薄膜本征应力的模拟方法, 对多层

薄膜沉积过程中的热应力和本征应力进行了数值仿真分析。通过引入与材料热膨胀系数相当的本征应力系数, 借助现有的热应力有限元分析程序, 模拟了

薄膜的本征应力,采用模型重构-应力初始化的方法模拟了材料增长,建立了一种多层薄膜应力分析模型。利用该方法对一种多层薄膜芯片进行了应力分析,结果表明,该方法可以连续得到多层薄膜在各个沉积阶段的本征应力和热应力。

参 考 文 献

- [1] Tang W, Deng L J, Xu K W, *et al.* Relationship between resistivity of metallic film and its surface roughness, residual stress[J]. *Rare Metal Materials and Engineering*, 2008, 37(4): 617-620.
唐武, 邓龙江, 许可为, 等. 金属薄膜电阻率与表面粗糙度、残余应力的关系[J]. *稀有金属材料与工程*, 2008, 37(4): 617-620.
- [2] Luke K, Dutt A, Poitras C B, *et al.* Overcoming Si_3N_4 film stress limitations for high quality factor ring resonators[J]. *Optics Express*, 2013, 21(19): 22829.
- [3] Wang X M, Wang J J, Zhou J. Calculation of thermal stress in microstructure fabricated by multilayer thin films[J]. *Microfabrication Technology*, 2007, 2(2): 20-23.
王锡明, 王军军, 周嘉. 多层薄膜微结构热应力计算[J]. *微细加工技术*, 2007, 2(2): 20-23.
- [4] Chen T, Luo C T, Wang D S. Theoretical study of multilayer thermal stresses[J]. *Chinese Journal of Vacuum Science and Technology*, 2006, 26(z1): 6-8.
陈焘, 罗崇泰, 王多书. 多层薄膜热应力研究[J]. *真空科学与技术学报*, 2006, 26(z1): 6-8.
- [5] Dong W, Zuo R, Lai X H, *et al.* Simulation of stresses in GaN thin film on sapphire[J]. *Laser & Optoelectronics Progress*, 2013, 50(7): 073101.
董位, 左然, 赖晓慧, 等. 蓝宝石基 GaN 薄膜的热应力模拟分析[J]. *激光与光电子学进展*, 2013, 50(7): 073101.
- [6] Zhang Y P, Zhang Y D, Ling N, *et al.* Finite element analysis based on the residual stress of thin film[J]. *Laser & Optoelectronics Progress*, 2005, 42(10): 23-26.
张耀平, 张云洞, 凌宁, 等. 薄膜残余应力有限元分析研究[J]. *激光与光电子学进展*, 2005, 42(10): 23-26.
- [7] Wang X Z. Range analysis of thermal stress and displacement of GaN films on Al_2O_3 substrate[J]. *Laser & Optoelectronics Progress*, 2015, 52(4): 041602.
王小增. Al_2O_3 衬底上 GaN 薄膜热应力和变形极差分析[J]. *激光与光电子学进展*, 2015, 52(4): 041602.
- [8] Chen T, Luo C T. The research progress of thin film stress[J]. *Vacuum and Cryogenics*, 2006, 12(2): 68-73.
陈焘, 罗崇泰. 薄膜应力的研究进展[J]. *真空与低温*, 2006, 12(2): 68-73.
- [9] Pauleau Y. Generation and evolution of residual stress in physical vapor-deposited thin films[J]. *Vacuum*, 2001, 61(2/4): 175-181.
- [10] Fan R Y, Fan Z X. Stress analysis of thin films and some testing results[J]. *Optical Instruments*, 2001, 23(5/6): 84-91.
范瑞瑛, 范正修. 薄膜应力分析及一些测量结果[J]. *光学仪器*, 2001, 23(5/6): 84-91.
- [11] Vivekanand B, Sudhir C, Sushil K, *et al.* Stress evaluation of RF sputtered silicon dioxide films for MEMS[J]. *Indian Journal of Pure & Applied Physics*, 2007, 45: 377-381.
- [12] Guo J L, Liu X F, Zhao Y A, *et al.* Effect of substrate's crystalline structure on crystalline and mechanical properties of HfO_2 thin films[J]. *Chinese Journal of Lasers*, 2016, 43(6): 0603001
郭佳露, 刘晓凤, 赵元安, 等. 基底晶态对 HfO_2 薄膜晶向结构和力学特性的影响[J]. *中国激光*, 2016, 43(6): 0603001
- [13] Zhao J L, He H B, Wang H, *et al.* Influence of deposition rate on microstructure and optical properties of Mo films fabricated by direct current pulse sputtering[J]. *Acta Optica Sinica*, 2016, 36(9): 0931001.
赵娇玲, 贺洪波, 王虎, 等. 沉积速率对直流脉冲溅射钼薄膜微结构与光学性能的影响[J]. *光学学报*, 2016, 36(9): 0931001.
- [14] Xiao H P, Sun R J, Ma X Z, *et al.* Characteristics of compactness of SiO_2 thin films prepared by PECVD method[J]. *Laser & Optoelectronics Progress*, 2016, 53(12): 123101.
肖和平, 孙如剑, 马祥柱, 等. PECVD 法制备 SiO_2 薄膜致密性的特性[J]. *激光与光电子学进展*, 2016, 53(12): 123101.