

硅光子阵列波导光栅器件研究进展

陈晓铃¹, 胡娟¹, 张志群^{1,2}, 马丽^{1,2}, 陈华¹, 方青^{1*}

¹昆明理工大学理学院, 云南 昆明 650500

²昆明理工大学图书馆, 云南 昆明 650500

摘要 硅光子阵列波导光栅(AWG)是实现硅基光子集成的重要器件。根据不同器件结构和材料介绍了该器件的研究进展。器件结构主要包括常规对称型、反射型、级联型和多模干涉仪(MMI)输入型。与常规对称型阵列波导光栅相比,反射型阵列波导光栅使器件尺寸更小;级联阵列波导光栅通道串扰性能更优越;MMI输入阵列波导光栅能获得平坦化输出光谱。硅材料具有高折射率,因此硅纳米线阵列波导光栅弯曲半径极小,器件更加紧凑;氮化硅阵列波导光栅具有良好的通道串扰和偏振性能。还介绍了温度和偏振不敏感阵列波导光栅,并对硅光子阵列波导光栅的未来发展趋势作出预测。

关键词 集成光学;阵列波导光栅;硅光子学;硅纳米线;氮化硅

中图分类号 TN252

文献标识码 A

doi: 10.3788/LOP55.120009

Research Progress in Silicon Photonic Arrayed Waveguide Grating Devices

Chen Xiaoling¹, Hu Juan¹, Zhang Zhiquan^{1,2}, Ma Li^{1,2}, Chen Hua¹, Fang Qing^{1*}

¹College of Science, Kunming University of Science and Technology, Kunming, Yunnan 650500, China;

²Department of Library, Kunming University of Science and Technology, Kunming, Yunnan 650500, China

Abstract The silicon photonic arrayed waveguide grating (AWG) is an important device for achieving silicon-based photonic integration. We describe the research progress in the AWG based on different device structures and various materials. The device structure mainly includes conventional symmetric AWG, reflective AWG, cascaded AWG, and AWG with a multi-mode interferometer (MMI) aperture. Compared with the conventional symmetric AWG, the reflective AWGs have smaller footprint; the cascaded AWGs have better channel crosstalk performance; the MMI-AWGs can obtain a flattened spectrum response. The silicon nanowire AWG has a very small bending radius and makes devices more compact because of the high index-contrast of silicon; the silicon nitride AWG has good channel crosstalk and polarization performance. At the end of this paper, we describe the temperature and polarization insensitive AWGs, and forecast the future development trend of silicon photonic AWGs.

Key words integrated optics; arrayed waveguide grating; silicon photonics; silicon nanowire; silicon nitride

OCIS codes 130.3120; 130.3130; 050.2770

1 引言

20世纪90年代提出了基于光学波段的频分复用(FDM)技术——波分复用(WDM)技术^[1-5]。这是一项有效扩展通信容量、提高通信速率的技术。WDM传输网络中非常关键的核心器件是波分复

用/解复用器,阵列波导光栅(AWG)是一种综合性能最优的波分复用/解复用器^[6],在许多密集波分复用(DWDM)系统和模块中有举足轻重的地位。此外,AWG还被广泛应用于光传感器和光谱仪等光通信系统中。近些年来,国内外研究团队致力于开发基于不同材料、不同结构的高性能AWG,例如

收稿日期: 2018-05-08; 修回日期: 2018-05-28; 录用日期: 2018-07-05

基金项目: 国家自然科学基金(61764008, 61674072, 51304097)、集成光电子学国家重点实验室开放课题(IOSKL2017KF11)

* E-mail: semioelab@kmust.edu.cn

基于二氧化硅埋入式波导^[7-8]、聚合物波导^[9]、InP 脊波导^[10-11]、硅光子波导^[12]的阵列波导光栅。

最先投入研究并实现商业应用的是硅基二氧化硅阵列波导光栅^[12],其波导芯区和包层的折射率对比度较低,可以有效地降低器件损耗和串扰,但这种器件的弯曲半径较大,不适合集成,随着硅光子回路(EPIC)趋于高集成化、微小化,难以集成的二氧化硅阵列波导光栅不仅商用成本高昂而且无法满足现在的光通信需求^[13]。因此,对阵列波导光栅的研究逐渐转移到折射率对比度高的硅光子材料上。硅光子材料主要包括 Si 纳米线和 Si₃N₄ 纳米线材料,这两种材料制备的阵列波导光栅弯曲半径可达微米尺度,制备工艺与 CMOS 集成技术兼容,能实现低成本的大批量生产^[14]。

为进一步了解硅光子阵列波导光栅的研究趋势,本文基于 Si 纳米线材料介绍了不同结构的阵列波导光栅研究进展,综述了不同材料的器件性能及优缺点,提出目前该器件存在的问题,并对未来硅光子阵列波导光栅的发展趋势作出预测。

2 研究进展

2.1 Si 纳米线阵列波导光栅

近些年,基于绝缘层上硅材料的 AWG 备受关注,特别是绝缘层上硅(SOI)纳米线 AWG,这是因为此类 AWG 通常采用硅作为波导芯区,空气或二氧化硅作为包层,两种材料之间存在较高折射率差,可以制备弯曲半径极小的器件,适合当前可重构光分插复用器(ROADM)所需的超密集成^[15-16]。此外,可以依靠成熟的 CMOS 技术为廉价的大规模集成提供有前景的解决方案。但 SOI 纳米线器件由于制造技术的限制,在星型耦合器边缘存在不必要的反射,造成较大的损耗和串扰。同时,硅材料对温度与偏振非常敏感,硅光子 AWG 器件的发展进程主要围绕这些问题的解决。

2.1.1 常规 Si 纳米线阵列波导光栅

常规 Si 纳米线阵列波导光栅是较早投入研究的器件类型之一。2004 年第一届 IEEE IV 族光子学国际会议中,比利时根特大学 Dumon 等^[17]报道了采用深紫外光刻和干刻方法制造的顶部硅层厚度为 220 nm 的 8 通道 SOI 脊波导阵列波导光栅,器件尺寸为 0.1 mm²,插入损耗和相邻通道串扰都较大,分别为 -8 dB 和 -6 dB,主要原因在于平板与阵列波导间存在模式失配。虽然器件性能不尽如人意,但这是较早成功制备 SOI 阵列波导光栅器件的报道。2010 年, Bogaerts 等^[12]报道了 8 通道的 SOI 阵列波导光栅,通道间隔 400 Hz,在直波导处进行展宽,有效地将中间通道的插入损耗降低至 -1.1 dB,串扰为 -25 dB,信道不均匀性为 0.2 dB。Li 等^[18]在 2014 年提出在多模干涉仪(MMI)中纳入有损波导结构,降低界面的反射率,结果显示,虽然这种方法在降低损耗上有一定的效果,但是引入附加波导后器件尺寸变大,影响了集成度,不适合硅光子 AWG。同年,中国科学院半导体研究所 Ye 等^[19]设计了采用抛物线锥形连接自由传输区和阵列波导的 AWG,锥形体能满足降低模式耦合损耗和通道串扰的要求,该团队通过一步刻蚀制备了 8×8 通道 AWG,在 TE 模测试下,片上损耗为 -2.4 dB,器件串扰为 -17.6 dB~-25.1 dB;但锥形体波导的制备和光刻分辨率有直接关系,工艺水平有限的情况下,该团队制备的器件中平板波导耦合表面仍然存在不必要反射。2017 年,加州大学 Stanton 等^[20]报道了中心波长为 2000 nm 的 8 通道 SOI 阵列波导光栅,该 SOI 晶片由 1000 nm 的埋入式二氧化硅层和 500 nm 的硅覆盖层构成,AWG 尺寸为 3.7 mm²,其中,信道损耗为 -0.08 dB~0.81 dB,负损耗来自片外耦合不确定度,器件串扰为 -30.2 dB,是目前性能较优的器件。图 1 所示为 8 通道 SOI 阵列波导光栅结构图和响应光谱。

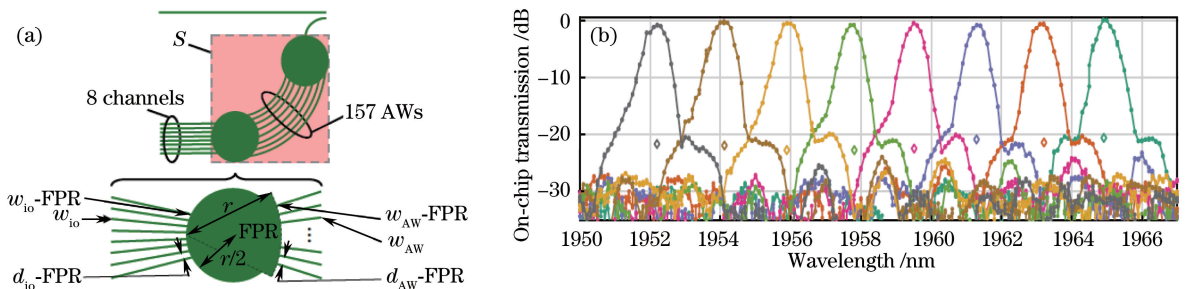


图 1 8 通道 SOI 阵列波导光栅(a)结构图和(b)响应光谱^[20]

Fig. 1 (a) Schematic and (b) spectral response of 8-channel SOI AWG^[20]

2.1.2 反射 Si 纳米线阵列波导光栅

为了进一步提高器件集成度,许多研究团队制备了波导更短、器件尺寸更小的反射 Si 纳米线阵列波导光栅(R-AWG)。R-AWG 由输入/输出波导、自由传输区(FPR)、阵列波导和反射器构成。2009年,浙江大学何赛灵教授课题组设计并报道了基于 Si 纳米线的 8 通道 R-AWG^[21],在该设计中,波导末端放置了布拉格偏振分束器和光子晶体反射器,起到偏振不敏感和反射作用,次年,他们在该设计的基础上制备了器件大小为 $134\ \mu\text{m} \times 115\ \mu\text{m}$ 的 R-AWG^[22],在 TE 模测试下,该器件的片上损耗为 $-3\ \text{dB}$,通道串扰为 $-12\ \text{dB}$,与常规硅基阵列波导光栅相比,这种设计有效减小了器件尺寸,但串扰性能不佳,仍有待提高。日本 AiDi 公

司 Okamoto 等^[23]在 2013 年报道了 14 通道反射硅基阵列波导光栅,通道间隔为 $400\ \text{GHz}$,器件制作于 $220\ \text{nm}$ 顶层硅的 SOI 晶圆上,在波导末端采用布拉格反射器,器件尺寸为 $230\ \mu\text{m} \times 530\ \mu\text{m}$,片上损耗和通道串扰分别为 $-3\ \text{dB}$ 和 $-20\ \text{dB}$,图 2 为该 14 通道 R-AWG 结构和响应光谱。2016 年,Zou 等^[24]设计并制造了以分离式布拉格光栅为反射器的 R-AWG,从仿真结果看,与 Okamoto 等^[23]的设计相比,Zou 等采用宽的直波导有效降低了相位误差,但受制造工艺限制,分立式布拉格光栅的不规则和侧壁粗糙度造成了较高的片上损耗和串扰,在 TE 模测试下,片上损耗和串扰分别为 $7\ \text{dB}$ 和 $< -8\ \text{dB}$, $9 \times 400\ \text{Hz}$ 的器件尺寸为 $450\ \mu\text{m} \times 150\ \mu\text{m}$ 。

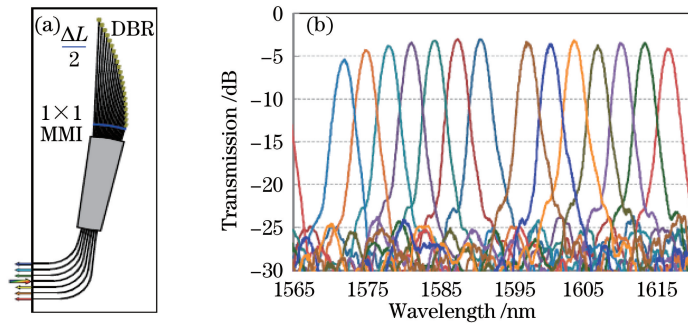


图 2 14 通道 R-AWG (a)结构和(b)响应光谱^[23]

Fig. 2 (a) Schematic and (b) spectral response of 14-channel R-AWG^[23]

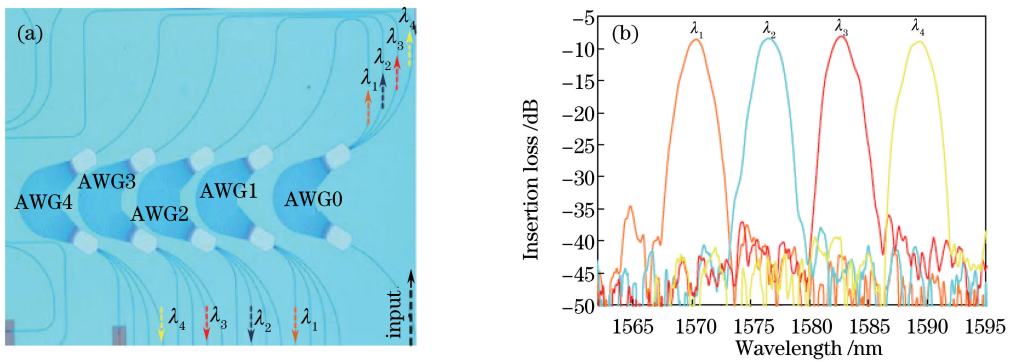
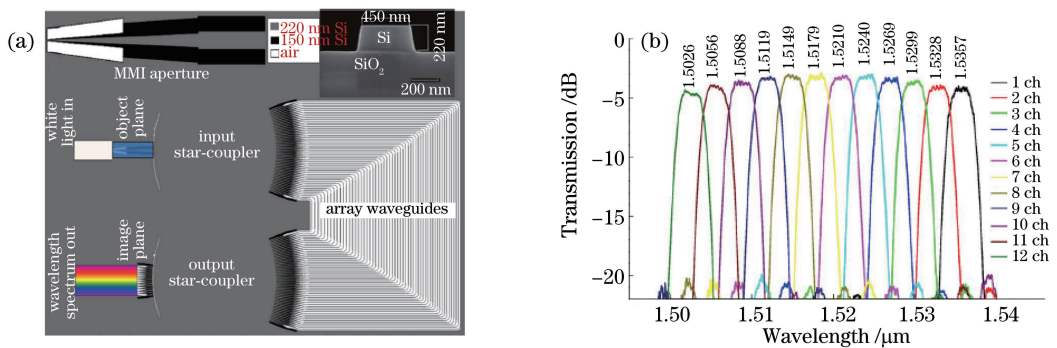
2.1.3 级联 Si 纳米线阵列波导光栅

级联 Si 纳米线阵列波导光栅可以进一步抑制串扰,这主要归功于主 AWG 和带通 AWG 对输入信号的双重滤波,在不考虑器件尺寸的情况下,采用级联 AWG 是目前降低串扰最有效的方法。2005 年,Kamei 等^[25]为了解决大规模 AWG 波分复用器/解复用器中的串扰累积问题,较早设计并制备了级联阵列波导光栅,并将带通 AWG 连接到 $64 \times 50\ \text{GHz}$ 的主 AWG 上,总串扰小于 $-34.2\ \text{dB}$,插入损耗大于 $-3.2\ \text{dB}$,虽然器件的尺寸相对较大,但非常适合解决多通道 AWG 的串扰累加问题。2017 年,昆明理工大学方青教授实验组设计并制备了 1×4 级联 AWG^[14],每个 AWG 均制备于由 $220\ \text{nm}$ 顶层硅和 $2000\ \text{nm}$ 埋入氧化硅层构成的 SOI 晶圆上,与单一 AWG 相比,级联 AWG 串扰提高了 $20\ \text{dB}$,为 $-33.2\ \text{dB}$,虽然增加了 $2\ \text{dB}$ 的片上损耗,但这是解决顶部薄层硅 AWG 串扰的有效且简便的方法,从另一方面看,串扰离理想值 $-80\ \text{dB}$ 还有一段距离,这说明器件串扰主要是由于制备工艺的限制

制^[1]。图 3 所示为级联 AWG 结构图和响应光谱。对于 AWG 器件而言,无论通道数多与否,级联的方式都能有效降低串扰,适用于对器件尺寸要求不高且制备工艺较简单的情况。

2.1.4 MMI 输入 Si 纳米线阵列波导光栅

传统阵列波导光栅的响应光谱类似高斯曲线,但理想的响应光谱应该是平坦的,甚至在一些 WDM 系统中,要求响应光谱必须是平坦的。为了解决这个问题,通常将 MMI 作为阵列波导光栅的输入孔径,这主要是因为使用 MMI 可以在输入前获得更宽的双重图像。2013 年,比利时根特大学 Pathak 等^[26]报道了通过 MMI 输入获得平坦化光谱的 12 通道 Si 纳米线阵列波导光栅,器件同样制备于顶层硅厚度为 $220\ \text{nm}$ 的 SOI 晶圆上,采用 $220\ \text{nm}$ 深刻蚀和 $70\ \text{nm}$ 浅刻蚀相结合的紫外光刻技术,其中利用浅刻蚀制备的 MMI 长和宽分别为 $5\ \mu\text{m}$ 和 $15\ \mu\text{m}$ 。图 4 所示为 MMI-AWG 器件结构图和响应光谱,从测量结果看,MMI 输入获得了比传统 AWG 更平坦的响应光谱,器件的插入损耗、串

图3 级联 AWG (a)结构图和(b)响应光谱^[14]Fig. 3 (a) Schematic and (b) spectral response of cascaded AWG^[14]图4 MMI输入 SOI AWG (a)结构和(b)响应光谱^[26]Fig. 4 (a) Schematic and (b) spectral response of MMI-AWG^[26]

扰和不均匀性分别为 -3.29 dB, -17.0 dB 和 1.55 dB。器件尺寸为 $560\ \mu\text{m} \times 350\ \mu\text{m}$ 。高对比度波导有利于制备紧凑阵列波导光栅,但也给 MMI 耦合设计与制备带来了不少难度,造成了较高的损耗,因此只能牺牲一些损耗性能来获取平坦化光谱。

2.2 Si₃N₄ 纳米线阵列波导光栅

另一种制备硅光子器件的常用材料是 Si₃N₄, 和使用 Si 纳米线制备的器件类似,都能实现与有源和无源硅光子器件的集成。Si₃N₄ 和 SiO₂ 折射率对比度适中^[27],也与 CMOS 制备工艺兼容,通常 Si₃N₄ 纳米线 AWG 的串扰和损耗也比 Si 纳米线 AWG 低。为了进一步提高 Si₃N₄ 纳米线 AWG 的器件性能,通常采用减小波导芯区厚度的方法。

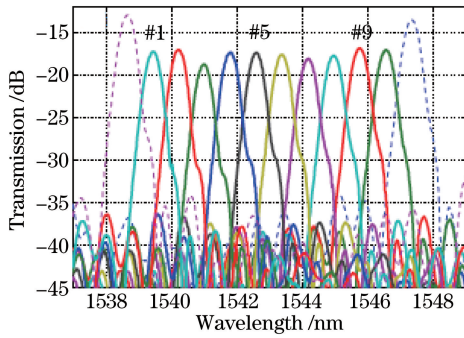
2.2.1 超薄芯区 Si₃N₄ 纳米线阵列波导光栅

2010 年,Doerr 等^[28]将 Si₃N₄ 材料应用于硅基光子平台,制备了一维光栅耦合器,器件性能达到了当时报道的最高水平。许多研究团队看到了 Si₃N₄ 材料的优越性,也将其应用于制备阵列波导光栅。2011 年,美国加利福尼亚大学 Dai 研究团队制备了 16 通道 200 GHz 的阵列波导光栅^[29],该 AWG 用

Si₃N₄ 材料制备了厚度为 50 nm 的波导芯区,用 SiO₂ 制备了厚度为 15 μm 的波导包层,相邻串扰和不相邻串扰分别为 -30 dB 和 -40 dB,插入损耗降至 0.8 dB。同年,贝尔实验室 Chen 等^[30]报道了基于 Si₃N₄ 的 12 通道阵列波导光栅接收器,该器件通道间隔 100 GHz,插入损耗 0.8 dB,通道串扰小于 35 dB,图 6 为该器件的响应光谱。以上报道的阵列波导光栅都采用了能减少侧壁粗糙度造成散射的超薄波导,因此,这些器件的损耗较低,但这需要较高的制作工艺。

2.2.2 常规芯区 Si₃N₄ 纳米线阵列波导光栅

2011 年,Doerr 等^[31]报道了关于 Si₃N₄ 的阵列波导光栅接收器,光栅芯区厚度为 400 nm,输出通道数目为 8,在 TE 模测试下,阵列波导光栅的插入损耗为 2.1 dB。2017 年,美国加利福尼亚大学 Shang 等^[32]基于 Si₃N₄ 平台设计并制备了一系列不同通道数目与通道间隔的阵列波导光栅,波导芯区厚度均为 200 nm,其中,以 8×200 GHz 的阵列波导光栅性能最佳,其插入损耗为 -1.5 dB,串扰为 -24 dB,阵列波导尺寸大小为 $1.8\ \text{mm} \times 0.6\ \text{mm}$ 。

图5 100 GHz 阵列波导光栅响应光谱^[30]Fig. 5 Spectral response of 100 GHz AWG^[30]

这些器件的波导芯区厚度与常规硅光子波导的芯区厚度相仿,容易制备,当然,这些器件的损耗比超薄波导芯区的器件高。

2.3 温度与偏振不敏感硅光子阵列波导光栅

由于硅光子材料具有较大的热光系数,AWG存在较强的热光效应,即波导的有效折射率会随着温度的变化而变化。为了控制中心波长稳定,对于二氧化硅阵列波导光栅,一般在输入平板波导或阵列波导中嵌入负温度系数的材料^[33],但这种方法并不能简单地适用于硅光子阵列波导光栅,因为它们的尺寸非常小且布局复杂,改变器件结构难以控制阵列波导间的光程差,只能利用其他方法改进。2011年,Dai研究团队利用氮化硅材料制备16通道阵列波导光栅时发现,中心通道波长随温度变化趋势与二氧化硅阵列波导光栅类似,约为 $0.011 \text{ nm}/^\circ\text{C}$ ^[29]。2012年,比利时根特大学与大连理工大学研究团队一起报道了SOI绝热AWG^[34],该团队在窄的阵列波导上覆盖聚合物,使AWG的波长温度依赖性被成功地减小到 $-1.5 \text{ pm}/^\circ\text{C}$,这比传统的Si纳米线阵列波导光栅小一个数量级以上,插入损耗为2.6 dB,串扰小于 -15 dB ,器件没有出现明显的性能衰减现象,通过简单的设计与工艺,就能制备温度不敏感的AWG器件。虽然热光效应使器件具有温度依赖性,但并不是不能加以利用。2017年,Tondini等^[16]通过对AWG的阵列波导非公共区域局部加热,实现了输出光谱波长的高效微调,随着外加功率的增大,器件串扰也呈线性增大,影响了器件的性能,但这依然是目前硅光子器件实现波长可调的重要方法。

在阵列波导光栅中,由于器件的尺寸设计与应力作用无法同时满足TE模和TM模的传输要求,即对于输出平板波导的聚焦处,两种模式存在一定的相对偏移。与解决硅光子阵列波导光栅温度依赖

性问题类似,无法直接借鉴二氧化硅阵列波导光栅的解决方法。2007年,Bogeaerts等^[35]利用集成偏振分束器在SOI平台制备了偏振不敏感的阵列波导光栅,二维光栅耦合器作为偏振分配器,将输入的未知模式分解成两正交的偏振模P1、P2,P1、P2分别沿相反方向进入同一AWG传输,测量中改变输入模式的偏振状态,输出光谱中心波长和功率均无明显变化,偏振损耗仅为0.66 dB,片上损耗为2.1 dB。虽然二维光栅耦合器可以将不同模式分开,但由于使用同一个AWG,传输信号容易被反射回光纤并造成一些不必要的损耗。2012年,该团队在原有基础上进行优化,采用完全相同的两个16通道AWG代替原来的AWG^[36],联合二维光栅耦合器构成偏振极化波长解复用回路,图5为偏振分离电路原理图和二维光栅耦合器,该回路提高了对不同偏振模式分解传输的成功率,16通道中,不同模式下波长偏移最大值为0.12 nm,最小值为0.028 nm,偏振损耗仅0.06 dB,AWG的插入损耗和串扰分别为 -2.6 dB 和 -25.1 dB ,总回路尺寸为 $1400 \mu\text{m} \times 850 \mu\text{m}$,比常规Si纳米线阵列波导光栅尺寸大,之后的研究应进一步减小插入损耗和回路尺寸。2015年,南京邮电大学付旭等^[37]提出采用光学非对称平板波导消除阵列波导光栅残留偏振敏感性,光学非对称平板波导由输入/输出平板波导的温差实现,从理论上证实了该方法对任何材料器件的可行性。

3 器件性能比较和发展趋势

3.1 不同阵列波导光栅器件性能比较

表1列出了不同硅光子AWG器件的性能。从表中可以看出,对于SOI纳米线AWG,芯区层与埋入层反射率对比度较高,可以实现器件弯曲部分的紧凑排列,器件的尺寸极小,有利于实现芯片的集成。但是极小的器件也给制造带来了一定难度,由于紫外光刻的分辨率有限,通常无法获得所需的极小间隙,造成自由传输区和阵列波导之间的模场失配,增大损耗。目前,通过使用电子束光刻技术能制备得到纳米级别的间隙,有效降低了损耗。 Si_3N_4 纳米线AWG对制备工艺要求不高,器件的损耗也很低,芯区层与埋入层反射率对比度不如SOI纳米线AWG高,导致器件的尺寸较大,但依然能满足芯片集成化需要。这两种材料制备的器件与有源器件、无源器件都能集成,使硅基光互联芯片的发展成为可能。

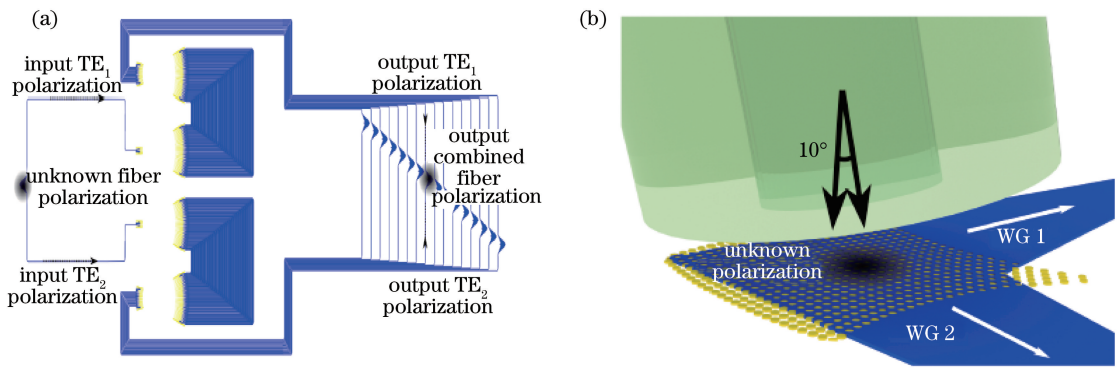
图 6 (a)偏振分离电路原理图; (b)二维光栅耦合器^[36]Fig. 6 (a) Schematic of polarization diversity circuit; (b) 2D grating coupler^[36]

表 1 不同硅光子 AWG 性能的比较

Table 1 Comparison of different silicon photonic AWG performance

Platform	Ref.	Insertion loss /dB	Crosstalk /dB	Top layer silicon thickness /nm	Footprint	Notes
SOI AWG	[19]	-2.4	-17.6 to 25.1	340		Conventional AWG
	[20]	-0.5	-30.2	500	3.7 mm ²	Conventional AWG
	[23]	-3	-20	220	230 μm × 530 μm	Reflective AWG
	[14]	-7.6	-33.2	220	275 μm × 300 μm	Cascaded AWG
	[26]	-3.29	-17	220	560 μm × 350 μm	MMI aperture
Si ₃ N ₄ AWG	[30]	-0.8	< -35		5 mm × 8 mm	Ultrathin core
	[32]	-1.5 to 1.7	-24 to -13		1.8 mm × 0.6 mm	200 nm core

为了通过简单的工艺制备低功率、高集成度的光互联芯片,不同结构的 AWG 报道层出不穷,比如常见的反射折叠阵列波导光栅、级联阵列波导光栅等,这些器件通过常见的结构改变,提高了某些性能,但会牺牲另一些性能。另外,有些器件针对损耗的来源改变器件结构。比如,在 SOI 平台上,Castellan 等^[15]基于星型耦合器内的不必要反射造成损耗的原理,在耦合器焦线上放置了一系列反射抑制器,将这些不必要的反射吸收,通过简单的结构改变,得到与复杂制备工艺相仿的器件性能。由于硅纳米线阵列波导光栅的研究比氮化硅器件早,各种不同器件结构的阵列波导光栅主要用 SOI 纳米线制备,目前已有研究团队尝试将这些结构用于氮化硅材料,也取得了成功。因此,除了不断发现新材料、改变器件结构外,依据理论基础,整合不同的材料和结构,也是研制高性能阵列波导光栅的重要方法。

3.2 发展趋势

AWG 器件是芯片发射与接收端具有合波与分波功能的无源器件之一,近十年来,由于硅光子技术的迅速发展,硅光子 AWG 芯片技术也在国内外研究机构的努力下不断突破。但是硅光子 AWG 器件

的广泛应用仍存在不小的挑战。硅存在很强的热光效应和双折射现象。热光效应会使器件响应光谱波长随温度变化发生偏移,双折射使基于薄顶层硅的 AWG 器件只能适用于单一偏振态,在实际应用中局限性很大。热光效应的解决方案将可能从两方面着手,其一是在封装过程中通过温度控制芯片进行恒温控制,其二是波导芯片制备过程中加入负温度效应材料对器件的温度响应进行修正。解决 AWG 偏振问题可以采用 AWG 器件与偏振转换器/合束器的集成,偏振输入光在偏振转换器中转换成 TE 模,TE 模的光信号经过 AWG 分波后再进行合束。偏振问题的另一个有效解决方案是采用厚顶层硅制备 AWG 器件,通过波导结构设计获得偏振无关的 AWG;但此方案中需要与高速硅光器件进行单片集成时,高速器件区域采用薄顶层硅,因此需要在 SOI 晶片上采用不同厚度的顶层硅单片集成 AWG 和高速器件。为使硅光子 AWG 具有实际应用价值,与标准光纤的耦合问题也需要得到解决。目前使用最普遍的耦合器是垂直光栅耦合器^[36],但此耦合器的性能大大限制了其在波分复用器中的使用,如低耦合效率、敏感的偏振特性、窄波长响应宽度等;一个有效的耦合是基于悬空结构的边耦合器^[39-41],此耦

合器具有非常优异的光学特性,但目前此结构在可靠性和封装工艺方面有不小的难度,需要进一步研究解决。

单个硅光子 AWG 器件各方面性能日趋完善,在目前光通信日益发展的大环境中,将各个硅光子器件模块化构建具有某一功能的光系统,实现硅光子集成势在必行^[42-44]。单片硅光子 AWG 集成在波分复用系统中表现良好,而且该器件在混合硅光子集成中也有重要应用。例如,发光模块中使用键合技术制备硅基 III-V AWG 激光器,接收模块中氮化硅 AWG 与硅锗探测器构成了单片集成接收机^[45]。当然,硅光子 AWG 器件不仅应用于光通信系统,基于 AWG 器件的硅光子传感器由于体积小、响应快等优势在化学、生物等研究领域也有应用^[46]。硅光子 AWG 研究应朝着低损耗、高效率的光电集成发展,而多领域的应用将促进该器件的研究和商用化。

4 结束语

系统总结和分析了硅光子 AWG 的发展和优化措施。由于硅光子器件的制备技术与 CMOS 技术兼容,随着制备工艺和结构设计的日趋完善,器件的制作成本将会大幅降低,单个硅光子 AWG 器件有望实现物理兼容。目前,硅光子 AWG 器件也能和硅基电子器件一样实现单片集成,下一步将与多种材料混合集成,缩小与硅基电子器件间工艺的差距,实现光电集成,提高器件传输信息的速率,使光通信系统实现微小化、集成化,为人们的通信带来更大的便利。

参 考 文 献

- [1] Yu J Z. Silicon photonics [M]. Beijing: Science Press, 2010: 1-2, 282-312.
余金中. 硅光子学[M]. 北京: 科学出版社, 2010: 1-2, 282-312.
- [2] Smit M K. New focusing and dispersive planar component based on an optical phased array [J]. Electronics Letters, 1988, 24(7): 385-386.
- [3] Takahashi H, Suzuki S, Kato K, *et al.* Arrayed-waveguide grating for wavelength division multi/demultiplexer with nanometer resolution [J]. Electronics Letters, 1990, 26(2): 87-88.
- [4] Dragone C. An $N \times N$ optical multiplexer using a planar arrangement of two star couplers [J]. IEEE Photonics Technology Letters, 1991, 3(9): 812-815.
- [5] Ismail N, Sun F, Sengo G, *et al.* Improved arrayed-waveguide-grating layout avoiding systematic phase errors [J]. Optic Express, 2011, 19(9): 8781-8794.
- [6] Yuan R. Arrayed waveguide grating component and its applications [J]. Optical Communication Technology, 2010, 34(1): 1-5.
原荣. 阵列波导光栅(AWG)器件及其应用[J]. 光通信技术, 2010, 34(1): 1-5.
- [7] Adar R, Serbin M R, Mizrahi V. Less than 1 dB per meter propagation loss of silica waveguides measured using a ring resonator [J]. Journal of Lightwave Technology, 1994, 12(8): 1369-1372.
- [8] Sugita A, Kaneko A, Okamoto K, *et al.* Very low insertion loss arrayed-waveguide grating with vertically tapered waveguides [J]. IEEE Photonics Technology Letters, 2000, 12(9): 1180-1182.
- [9] Diemeer M B J, Spiekman L H, Ramsamoedj R, *et al.* Polymeric phased array wavelength multiplexer operating around 1550 nm [J]. Electronics Letters, 1996, 32(12): 1132-1133.
- [10] Barbarin Y, Leijtens X J M, Bente E A J M, *et al.* Extremely small AWG demultiplexer fabricated on InP by using a double-etch process [J]. IEEE Photonics Technology Letters, 2004, 16(11): 2478-2480.
- [11] Zhao J Y, Chen X, Qian K, *et al.* Design and fabrication of 16 channel 200 GHz InP based array waveguide gratings [J]. Acta Optica Sinica, 2013, 33(6): 0605002.
赵建宜, 陈鑫, 钱坤, 等. InP 基 16 通道 200 GHz 阵列波导光栅的设计和制备 [J]. 光学学报, 2013, 33(6): 0605002.
- [12] Bogaerts W, Selvaraja S K, Dumon P, *et al.* Silicon-on-insulator spectral filters fabricated with CMOS technology [J]. IEEE Journal of Selected Topics in Quantum Electronics, 2010, 16(1): 33-34.
- [13] Ohyama T, Doi Y, Kobayashi W, *et al.* Compact hybrid integrated 100-Gb/s transmitter optical sub-assembly using optical butt-coupling between EADFB lasers and silica-based AWG multiplexer [J]. Journal of Lightwave Technology, 2016, 34(3): 1038-1046.
- [14] Zhang Z Q, Hu J, Chen H, *et al.* Low-crosstalk silicon photonics arrayed waveguide grating [J]. Chinese Optics Letters, 2017, 15(4): 041301.
- [15] Castellan C, Tondini S, Mancinelli M, *et al.* Reflectance reduction in a whiskered SOI star coupler [J]. IEEE Photonics Technology Letters, 2016, 28(17): 1870-1873.

- [16] Tondini S, Castellan C, Mancinelli M, *et al.* Methods for low crosstalk and wavelength tunability in arrayed-waveguide grating for on-silicon optical network [J]. *Journal of Lightwave Technology*, 2017, 35(23): 5134-5141.
- [17] Dumon P, Bogaerts W, van Thourhout D, *et al.* Wavelength-selective components in SOI photonic wires fabricated with deep UV lithography[C]//First IEEE International Conference on Group IV Photonics, IEEE, 2004: 28-30.
- [18] Li J, Kim T R, Kim H S, *et al.* Lossy waveguide design considering polarization dependency to reduce back reflection in 2×1 MMI combiners[J]. *Optics Express*, 2014, 22(21): 25953-25964.
- [19] Ye T, Fu Y F, Qiao L, *et al.* Low-crosstalk Si arrayed waveguide grating with parabolic tapers[J]. *Optics Express*, 2014, 22(26): 31899-31906.
- [20] Stanton E J, Volet N, Bowers J E. Low-loss arrayed waveguide grating at $2.0 \mu\text{m}$ [C] // Conference on Lasers and Electro-Optics, OSA, 2017: STh1M.7.
- [21] Dai D X, Shi Y C, He S L. Theoretical investigation for reducing polarization sensitivity in Si-nanowire-based arrayed-waveguide grating (de) multiplexer with polarization-beam-splitters and reflectors [J]. *IEEE Journal of Quantum Electronics*, 2009, 45(6): 654-660.
- [22] Dai D X, Fu X, Shi Y C, *et al.* Experimental demonstration of an ultra-compact Si-nanowire-based reflective arrayed-waveguide grating (de) multiplexer with photonic crystal reflectors[J]. *Optics Letters*, 2010, 35(15): 2594-2596.
- [23] Okamoto K, Ishida K. Fabrication of silicon reflection-type arrayed-waveguide gratings with distributed Bragg reflectors [J]. *Optics Letters*, 2013, 38(18): 3530-3533.
- [24] Zou J, Lang T T, Le Z C, *et al.* Ultracompact silicon-on-insulator-based reflective arrayed waveguide gratings for spectroscopic applications[J]. *Applied Optics*, 2016, 55(13): 3531-3536.
- [25] Kamei S, Kaneko A, Ishii M, *et al.* Crosstalk reduction in arrayed-waveguide grating multiplexer/demultiplexer using cascade connection[J]. *Journal of Lightwave Technology*, 2005, 23(5): 1929-1938.
- [26] Pathak S, Vanslebrouck M, Dumon P, *et al.* Optimized silicon AWG with flattened spectral response using an MMI aperture [J]. *Journal of Lightwave Technology*, 2013, 31(1): 87-93.
- [27] Bauters J F, Heck M J R, Demis J, *et al.* Ultra-low-loss high-aspect-ratio Si_3N_4 waveguides [J]. *Optics Express*, 2011, 19(4): 3163-3174.
- [28] Doerr C R, Chen L, Chen Y K, *et al.* Wide bandwidth silicon nitride grating coupler [J]. *IEEE Photonics Technology Letters*, 2010, 22(19): 1461-1463.
- [29] Dai D X, Wang Z, Bauters J F, *et al.* Low-loss Si_3N_4 arrayed-waveguide grating (de) multiplexer using nano-core optical waveguides [J]. *Optics Express*, 2011, 19(15): 14130-14136.
- [30] Chen L, Doerr C R, Dong P, *et al.* Monolithic silicon chip with 10 modulator channels at 25 Gbps and 100-GHz spacing [J]. *Optics Express*, 2011, 19(26): B946-B951.
- [31] Doerr C R, Chen L, Buhl L L, *et al.* Eight-channel $\text{SiO}_2/\text{Si}_3\text{N}_4/\text{Si}/\text{Ge}$ CWDM receiver [J]. *IEEE Photonics Technology Letters*, 2011, 23(17): 1201-1203.
- [32] Shang K, Pathak S, Qin C, *et al.* Low-loss compact silicon nitride arrayed waveguide gratings for photonic integrated circuits [J]. *IEEE Photonics Journal*, 2017, 9(5): 6601805.
- [33] Itoh M, Kamei S, Ishii M, *et al.* Ultra-small 40-channel athermal arrayed-waveguide grating module with low-loss groove design [J]. *Electronics Letters*, 2008, 44(21): 1271-1272.
- [34] Wang L, Bogaerts W, Dumon P, *et al.* Athermal arrayed waveguide gratings in silicon-on-insulator by overlaying a polymer cladding on narrowed arrayed waveguides [J]. *Applied Optics*, 2012, 51(9): 1251-1256.
- [35] Bogaerts W, Taillaert D, Dumon P, *et al.* A polarization-diversity wavelength duplexer circuit in silicon-on-insulator photonic wires [J]. *Optics Express*, 2007, 15(4): 1567-1578.
- [36] Pathak S, Vanslebrouck M, Dumon P, *et al.* Compact SOI-based polarization diversity wavelength de-multiplexer circuit using two symmetric AWGs [J]. *Optics Express*, 2012, 20(26): B493-B500.
- [37] Fu X, Mao J B, Xu J, *et al.* Study of eliminating residual polarization sensitivity of array waveguide grating with an embedded half-wave plate [J]. *Acta Optica Sinica*, 2015, 35(11): 1113001.
- 付旭, 冒进斌, 许吉, 等. 消除嵌入半波片的阵列波导光栅残留偏振敏感性的研究 [J]. *光学学报*, 2015, 35(11): 1113001.
- [38] Yamada H, Nozawa M, Kinoshita M, *et al.* Vertical-coupling optical interface for on-chip optical

- interconnection[J]. *Optics Express*, 2011, 19(2): 698-703.
- [39] Fang Q, Liow T Y, Song J, *et al.* Suspended optical fiber-to-waveguide mode size converter for silicon photonics[J]. *Optics Express*, 2010, 18(8): 7763-7769.
- [40] Fang Q, Song J F, Luo X S, *et al.* Mode-size converter with high coupling efficiency and broad bandwidth [J]. *Optics Express*, 2011, 19(22): 21588-21594.
- [41] Fang Q, Song J F, Luo X S, *et al.* Low loss fiber-to-waveguide converter with a 3-D functional taper for silicon photonics [J]. *IEEE Photonics Technology Letters*, 2016, 28(22): 2533-2536.
- [42] Qiu Y W. Silicon photonics [J]. *Laser & Optoelectronics Progress*, 2006, 43(9): 36-41.
邱元武. 硅光子学[J]. *激光与光电子学进展*, 2006, 43(9): 36-41.
- [43] Zhou P J, Li Z Y, Yu Y D, *et al.* Research progress of silicon-based photonic integration[J]. *Acta Physica Sinica*, 2014, 63(10): 104218.
周培基, 李智勇, 俞育德, 等. 硅基光子集成研究进展[J]. *物理学报*, 2014, 63(10): 104218.
- [44] An J M, Zhang J S, Wang Y, *et al.* Study on wavelength division multiplexer for silicon photonics [J]. *Laser & Optoelectronics Progress*, 2014, 51(11): 110006.
安俊明, 张家顺, 王月, 等. 硅光子波分复用技术研究[J]. *激光与光电子学进展*, 2014, 51(11): 110006.
- [45] Chen L, Doerr C R, Buhl L, *et al.* Monolithically integrated 40-wavelength demultiplexer and photodetector array on silicon [J]. *IEEE Photonics Technology Letters*, 2011, 23(13): 869-871.
- [46] Yebo N A, Bogaerts W, Hens Z, *et al.* On-chip arrayed waveguide grating interrogated silicon-on-insulator microring resonator-based gas sensor [J]. *IEEE Photonics Technology Letters*, 2011, 23(20): 1505-1507.