

# 基于多项目晶圆流片的规模化光子集成技术

郑秀<sup>1,2</sup>, 刘永<sup>1,2</sup>

<sup>1</sup>电子科技大学光电信息学院电子薄膜与集成器件国家重点实验室, 四川 成都 610054;

<sup>2</sup>电子科技大学核心电子材料与器件协同创新中心, 四川 成都 610054

**摘要** 随着光网络通信容量的高速增长, 将分立的光学器件集成化以减小器件尺寸、降低成本成为光电子器件发展的必然趋势。光子集成回路具有尺寸小、功耗低、质量轻等优点, 是解决未来宽带光网络能耗大、体积大、容量小等问题的关键技术。综述了基于多项目晶圆流片的规模化光子集成技术, 主要包括硅基光子集成技术、III-V 族磷化铟集成技术, 以及以氮化硅和二氧化硅多层波导结构为基础的 TriPleX 集成技术; 介绍了目前可以提供这 3 种多项目晶圆流片光子集成技术的代工平台以及利用这些代工平台实现的一些光子集成芯片, 并对这些平台的工艺参数进行了比较。

**关键词** 集成光学; 光子集成器件; 多项目晶圆流片; 光子集成回路; 硅基光子学; 磷化铟

**中图分类号** TN256      **文献标识码** A

**doi:** 10.3788/LOP54.050001

## Large-Scale Photonic Integration Technologies Based on Multi-Project Wafer Flow Sheet

Zheng Xiu<sup>1,2</sup>, Liu Yong<sup>1,2</sup>

<sup>1</sup> State Key Laboratory of Electronic Thin Films and Integrated Devices, School of Optoelectronic Information, University of Electronic Science and Technology of China, Chengdu, Sichuan 610054, China;

<sup>2</sup> Collaboration Innovation Center of Electronic Materials and Devices, University of Electronic Science and Technology of China, Chengdu, Sichuan 610054, China

**Abstract** With the rapid growth of communication capacity of optical networks, integrating discrete optical devices into a single chip to reduce footprint and cost becomes a development of optoelectronic devices. Photonic integrated circuit has many advantages such as small footprint, low power consumption and light weight, and it is a key technology for future broad-bandwidth optical networks to solve the problems of large energy consumption, large volume and small capacity. We review three kinds of large-scale photonic integration technologies which are based on multi-project wafer flow sheets, including silicon-based photonic integration technology, III-V indium phosphide integration technology and TriPleX integration technology which consists of multilayer waveguides of silicon nitride and silicon oxide. Three foundries supporting multi-project wafer sheet photonic integration technologies are introduced, and some chip examples realized by these foundries are presented. The comparison of technology parameters among different foundries is carried out.

**Key words** integrated optics; photonic integrated devices; multi-project wafer flow sheet; photonic integrated circuit; silicon-based optoelectronics; indium phosphide

**OCIS codes** 130.3120; 130.0250; 130.3130

**收稿日期:** 2016-11-21; **收到修改稿日期:** 2016-12-22

**基金项目:** 国家自然科学基金(61090393, 61421002)、核心电子材料与器件协同创新中心基金(ICEM2015-1001)

**作者简介:** 郑秀(1988—), 女, 博士研究生, 主要从事光子集成方面的研究。E-mail: xiu\_zheng\_lamu@yeah.net

**导师简介:** 刘永(1970—), 男, 博士, 教授, 博士生导师, 主要从事光电子技术方面的研究。

E-mail: yongliu@uestc.edu.cn(通信联系人)

# 1 引言

信息技术的高速发展对光纤通信网络容量提出了更高的要求,尤其是云计算、大数据以及物联网的概念被提出以后,人们对于光网络带宽的需求飞速增长。现有的基于分立元件的光通信系统在功耗、体积、容量等方面都难以满足未来光网络的需求,必须将大量光电子器件集成在芯片上,因此光子集成回路(PIC)技术逐渐成为研究的热点。

集成光学的概念由美国贝尔实验室的研究人员在 1969 年提出<sup>[1]</sup>,其主要目标是将大量的光学器件集成在一个衬底芯片上,以形成 PIC<sup>[2]</sup>。在光纤通信系统中,PIC 的目的是将激光器、光调制器、探测器等组件通过波导连接,并将它们集成在同一衬底上,从而形成一个具有独立功能特性的器件。相对于传统的分立元件系统,PIC 具有尺寸小、功耗低、传输损耗小、质量轻等优点,是未来宽带光网络的发展方向<sup>[3]</sup>。

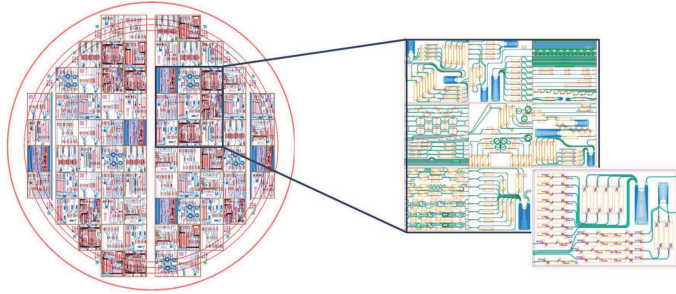
目前实现 PIC 的集成技术主要有 3 种,分别为硅基光子(SiP)集成技术<sup>[4]</sup>、基于 III-V 族磷化铟(InP)的集成技术<sup>[5]</sup>以及多层波导 TriPleX 集成技术<sup>[6]</sup>。SiP 集成技术是一种采用硅材料和与之工艺兼容的其他材料组成的集成技术;TriPleX 集成技术是从 SiP 中分离出的一种集成技术,其结构由氮化硅( $\text{Si}_3\text{N}_4$ )和二氧化硅( $\text{SiO}_2$ )多层堆叠而成<sup>[6]</sup>,这两种技术的制造工艺都与成熟的互补金属氧化物半导体(CMOS)工艺相兼容,成本较低。然而,由于硅为间接带隙材料,发光效率低,电光效应非常小,因此其本身并不适用于有源器件的制作,尤其不适用于实现片上发光。硅在  $1.1\sim 7\ \mu\text{m}$  的波长范围内透明<sup>[7]</sup>,材料损耗极低,加工工艺与 CMOS 技术兼容,这些特点使得 SiP 和 TriPleX 集成技术更适用于无源器件的大规模集成。目前,国内外已有相关的基于 SiP 实现单片集成的激光器、调制器和探测器的报道<sup>[8-10]</sup>,且许多调制器、探测器的性能都非常优异。对于 TriPleX 集成技术,尽管已经有一些单片集成有源器件的报道<sup>[11]</sup>,但其研究主要集中在无源波导上。由于 III-V 族 InP 为直接带隙材料,容易实现光发射和光放大功能,在实现激光器和光放大器等有源器件方面具有非常好的性能,因此基于 III-V 族 InP 的集成技术可以在一个平台上同时实现有源器件及无源器件的规模化集成。

目前的光电子集成器件的集成度远不如微电子器件的好,其主要原因是目前还没有符合市场需求的、可实现 PIC 大规模集成的标准化集成技术和与之相适应的生产线。2012 年,Infinera 公司采用基于 InP 的集成技术实现了高达 500 G 偏振复用正交相移键控(PM-QPSK)调制的光发射及接收两种芯片<sup>[12-13]</sup>,其单个芯片的功能元件数量已经分别超过 440 个和 150 个。然而,该技术目前还处于 Infinera 公司的定制研究阶段,其研发平台也没有向广大研究人员开放。由于光电子集成平台投资巨大,绝大部分光电子集成领域的研究单位不可能建有像 Infinera 公司那样的集成平台,但同时又希望能将创新性思路变成现实,这就促使光电子领域也产生了类似微电子的代工平台。这些代工平台通过开放多项目晶圆(MPW)流片服务来实现工艺流程的规模化,其优点在于:1) 代工平台可以通过 MPW 来优化其稳定标准的工艺组件;2) 设计者通过分摊代工平台流片的加工和掩模成本,以相较于定制化服务低很多的价格获得自己设计的芯片。本文将分别介绍基于 MPW 流片的 SiP、InP 以及 TriPleX 集成技术的现状,并介绍一些通过 MPW 流片实现的集成芯片。

## 2 MPW 流片服务

MPW 流片服务是指在同一片晶圆上实现不同企业、高校和研究所的研究人员所设计的不同结构,如图 1 所示<sup>[14]</sup>。

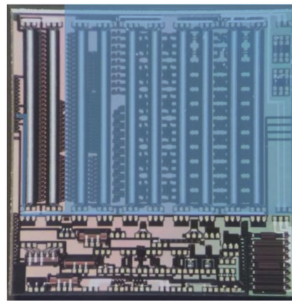
设计者只需遵循代工平台所提供的设计规则,利用代工平台所提供的有源、无源器件库去设计自己的芯片结构,节省了所需标准元器件的设计时间。代工平台的工作人员不需要具体了解设计者所设计芯片的理论及其应用,只需检查收到的设计是否符合代工平台的标准设计规则,当设计满足代工平台的标准化工艺要求时,将不同的设计结合在一个晶圆上,通过标准的工艺生产过程来完成整个晶圆的集成工艺加工。可见,MPW 流片服务使不同的设计者通过分享晶圆空间而分摊了高昂的掩模和流片加工费用。同时,MPW 流片借助标准化的设计和加工工艺有望实现光电子器件的规模化集成。

图 1 在 MPW 流片中的一个晶圆版图实例<sup>[14]</sup>Fig. 1 Example of wafer map in MPW flow sheet<sup>[14]</sup>

### 3 基于 SiP 集成技术的 MPW 流片

SiP 是一种以硅(Si)/SiO<sub>2</sub>/绝缘体上硅(SOI)平台为基础的集成技术。目前,世界上掌握 SiP 集成技术的单位包括美国的 Intel、比利时大学校际微电子中心(IMEC)和法国替代能源与原子能委员会的电子与信息技术实验室(CEA-LETI)等在内的欧洲硅光联盟 ePIXfab 及新加坡科学技术研究局微电子研究所(A\*STAR IME)等外国机构,以及中国科学院半导体研究所、上海交通大学、清华大学、北京大学等国内科研单位。目前国际上开放基于 SiP 集成技术 MPW 流片服务的单位主要有欧洲的 ePIXfab 和新加坡的 IME,且在 MPW 流片服务中一般采用 SOI 平台技术。最近,上海交通大学也开始提供 SiP 集成的代工服务。ePIXfab 平台自 2008 年开始提供 MPW 流片服务,于 2015 年将 MPW 流片服务转移至 Europractice<sup>[15]</sup>。目前,Europractice 每年会向 IMEC 提供几次有源和无源 MPW 流片服务,2016 年开始提供 50 G 的集成硅光电子平台(ISIPP50G),含除光源外的大于 50 GHz 的高速有源器件<sup>[16]</sup>。但是,Europractice 只针对高校、研究所等非商用需求的设计者,如果需要商用,Europractice 则会将设计直接转给代工平台。

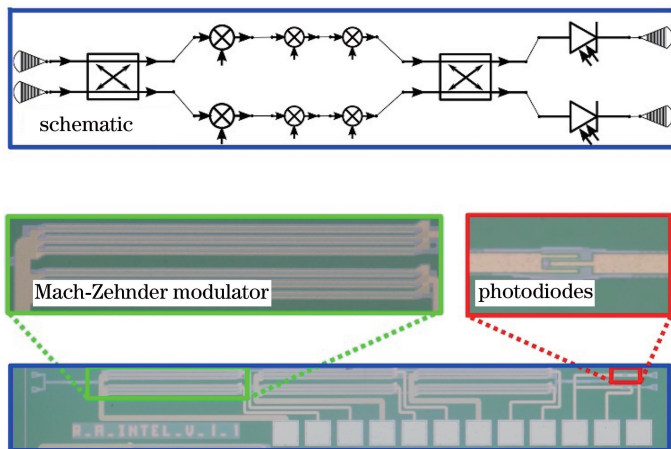
2014 年,Oliveira 等<sup>[17]</sup>借助 IME 的 MPW 代工平台流片实现了 100 G 双偏振正交相移键控(DP-QPSK)的光发射芯片,如图 2 所示。该芯片采用了 IME 器件库中的 Y 型分束器、行波 Mach-Zehnder 型调制器(TWMZM)、端面耦合器、探测器以及其他标准无源波导器件,其尺寸为 4 mm×3 mm。

图 2 双偏振正交相移键控光发射芯片<sup>[17]</sup>Fig. 2 Picture of DP-QPSK light emitting chip<sup>[17]</sup>

Ruocco 等<sup>[18]</sup>利用 IMEC 的有源 MPW 流片实现了如图 3(a)所示结构的波长测量芯片。该波长测量芯片由 MZM、锗探测器以及光栅耦合器等有源与无源器件组成,其中 MZM 是由两个 2×2 的多模干涉仪(MMI)以及载流子耗尽型调制器形成的非对称型马赫-曾德尔干涉仪(MZI)结构构成,制成的芯片如图 3(b)所示。该芯片可测量的波长范围为 10 nm,即 MZI 自由谱范围的一半,且平均误差仅为 73 pm。

### 4 基于 III-V 族 InP 集成技术的 MPW 流片

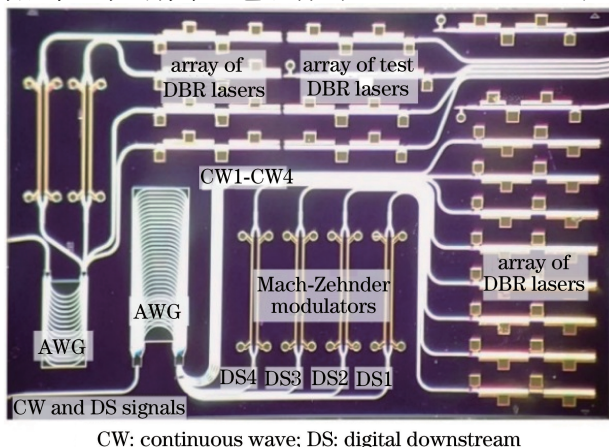
InP 集成技术是一种以砷化镓(GaAs)/磷砷化镓(InGaAsP)/InP 等 III-V 族材料为基础的光电子集成技术,这些材料的直接带隙特性决定其具有很强的线性电光 Pockels 效应,使其容易实现光发射、调制、放大和探测等功能,因此 InP 集成技术一直是光通信领域实现光源、光放大器等有源器件与无源器件单片集成

图3 波长测量芯片。(a)原理图;(b)实物图<sup>[18]</sup>Fig. 3 (a) Schematic and (b) picture of wavelength measurement chip<sup>[18]</sup>

的重要选择。目前,世界上可制作 InP 集成芯片代工平台的单位主要包括德国 Fraunhofer HHI、荷兰 SMART Photonics 和英国 Oclaro 等在内的欧洲 InP 技术联盟 JePPIX。当然,如美国的贝尔实验室、加州大学圣芭芭拉分校(UCSB)、Infinera 以及我国的浙江大学、电子科技大学等机构也一直在从事 InP 集成芯片方面的研究。不过,目前国际上能够实现 InP 集成技术 MPW 流片的主要是欧洲的 JePPIX 平台。HHI 和 SMART Photonics 每年都会提供几次 MPW 流片服务,HHI 的器件库中还包含分布反馈光栅(DFB)激光器以及分布布拉格反射(DBR)光栅。

Lawniczuk 等<sup>[19]</sup>通过参与 Oclaro 的 MPW 流片服务于 2013 年报道了如图 4 所示的多波长发射器芯片。该芯片采用了 Oclaro 器件库中的无源波导器件[如直波导、弯曲波导、阵列波导光栅(AWG)等]、半导体光放大器(SOA)、相移器、DBR 光栅以及电光调制器等一系列标准工艺组件,通过将有源器件和无源器件在  $4\text{ mm} \times 6\text{ mm}$  的 InP 芯片上单片集成,实现了通道数分别为 4 和 8 的两个多波长发射器及其测试单元。图 5(a)、(b)分别为  $20\text{ }^{\circ}\text{C}$  和  $40\text{ }^{\circ}\text{C}$  工作温度下传输速率为  $12.5\text{ Gbit/s}$  的光信号的眼图,图 5(c)、(d)分别为在  $20\text{ }^{\circ}\text{C}$  的工作温度下传输速率为  $12.5\text{ Gbit/s}$  的光信号在单模光纤中传输  $20\text{ km}$  的眼图以及传输速率为  $5\text{ Gbit/s}$  的光信号在单模光纤中传输  $50\text{ km}$  后的眼图。图 5 中的眼图张开,满足光纤到户(FTTH)的应用。温度为  $T$ ,光信号传输速率为  $v$ 。

Zheng 等<sup>[20]</sup>通过参与 SMART Photonics 的 MPW 流片服务,实现了多端口的全光波长路由器芯片。该全光波长路由器芯片采用了 SMART 器件库中的无源波导器件(直波导、弯曲波导、多模干涉仪、AWG 等)、SOA 以及电光相位调制器等一系列标准工艺组件,在  $4\text{ mm} \times 4.6\text{ mm}$  的 InP 芯片上实现了有源与无源



CW: continuous wave; DS: digital downstream

图4 多波长发射器芯片<sup>[19]</sup>Fig. 4 Picture of multi-wavelength transmitter chip<sup>[19]</sup>



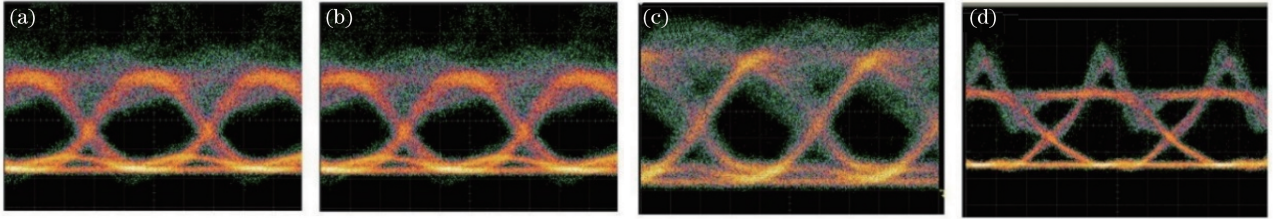


图5 眼图。(a)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , 背靠背光信号; (b)  $T=40\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , 背靠背光信号; (c)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , 光信号在单模光纤中传输 20 km; (d)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=5\text{ Gbit/s}$ , 光信号在单模光纤中传输 50 km

Fig. 5 Eye diagrams. (a)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , back-to-back light signal; (b)  $T=40\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , back-to-back light signal; (c)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=12.5\text{ Gbit/s}$ , and light signal transmits 20 km in single mode fiber; (d)  $T=20\text{ }^{\circ}\text{C}$ ,  $v=5\text{ Gbit/s}$ , and light signal transmits 50 km in single mode fiber

器件的单片集成。图6为芯片中尺寸为 $4\text{ mm}\times 1.85\text{ mm}$ 的全光波长路由器结构。该路由器主要由实现波长变换的SOA、蓝移滤波的AWG以及信号整形的延迟干涉仪(DI)三部分组成,包括4个输入端口和4个输出端口。当光信号传输速率为 $40\text{ Gbit/s}$ 时,该路由器实现的 $1\times 4$ 和 $3\times 1$ 全光波长路由功能如图7(a)、(b)所示,该路由器可应用于未来高速光网络。

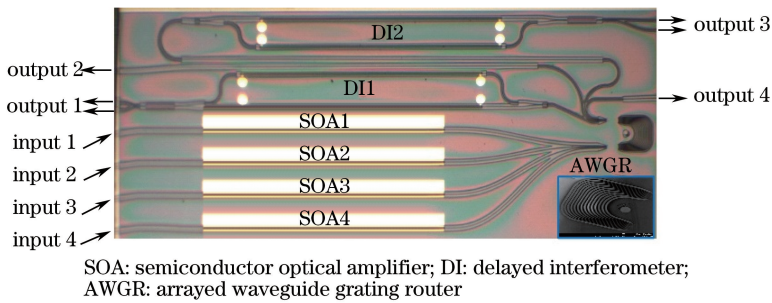


图6 全光波长路由器结构<sup>[20]</sup>

Fig. 6 Structure of all-optical wavelength router<sup>[20]</sup>

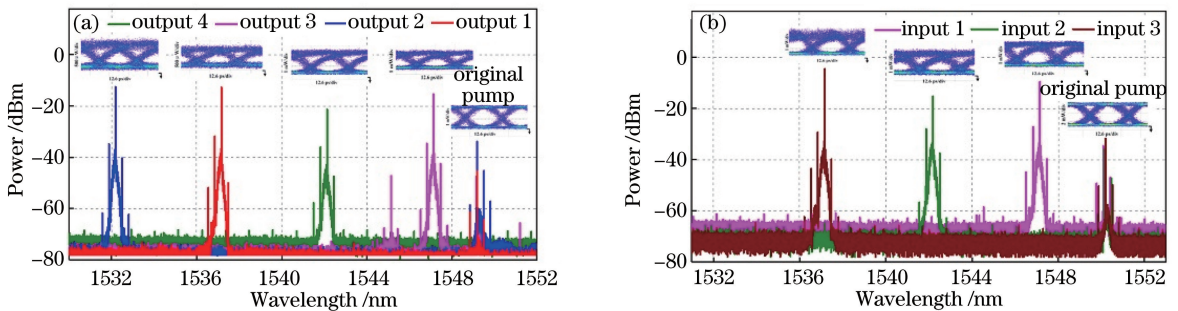


图7  $v=40\text{ Gbit/s}$ 时所测得的(a)  $1\times 4$ 和(b)  $3\times 1$ 全光波长路由光谱及眼图<sup>[20]</sup>

Fig. 7 Measured optical spectra and eye diagrams of (a)  $1\times 4$  and (b)  $3\times 1$  all-optical wavelength routing when  $v=40\text{ Gbit/s}$ <sup>[20]</sup>

## 5 基于 TriPleX 集成技术的 MPW 流片

TriPleX 集成技术是荷兰 LioniX 公司于 2006 年开发的集成光学波导技术<sup>[21]</sup>。目前, TriPleX 集成技术平台是继 ePICfab、JePPIX 之后的欧洲第 3 个主要商用 PIC 集成技术平台。该集成技术的基本概念是将  $\text{Si}_3\text{N}_4$  和  $\text{SiO}_2$  通过多层交替堆叠, 实现一个从整体来看为低应力的层堆栈, 并可通过改变不同层的厚度比例调整其几何结构, 以形成具有不同折射率的波导芯层, 从而可以得到具有不同折射率差的波导<sup>[22-23]</sup>。TriPleX 工艺与 CMOS 工艺相兼容, 所采用的低压化学气相沉积(LPCVD)方法具有较高的可靠性<sup>[24]</sup>。相较于 SiP 以及 InP 波导, TriPleX 波导的最大优势在于其在  $405\sim 2350\text{ nm}$  的波长范围内透明, 且具有非常

低的传播损耗,可应用于光通信、微波光子、光传感以及生物医学等领域<sup>[6,22-23]</sup>。

美国的 UCSB 和康纳尔大学、我国的中山大学等单位都开展了  $\text{Si}_3\text{N}_4$  及氮氧化硅集成技术的相关研究<sup>[25-27]</sup>。2011 年, Bauters 等<sup>[25]</sup>采用 TriPleX 集成技术中的单条形结构实现了超低损耗的多模平面波导,波导在厚度为 40 nm、宽度为 13  $\mu\text{m}$  以及厚度为 50 nm、宽度为 6.5  $\mu\text{m}$  的两种尺寸下,在 1580 nm 波长处的传播损耗均为  $5 \times 10^{-4}$  dB/cm。

目前国际上  $\text{Si}_3\text{N}_4$  MPW 流片主要通过 LioniX 公司的 TriPleX 工艺平台实现,研究人员可以通过 JePPIX 平台、中国的上海微技术国际合作中心(SIMTAC)或者 LioniX 的官方网站参与 TriPleX 技术的 MPW 流片服务。2011 年和 2012 年, LioniX 提供了基于低折射率差盒形波导结构的 MPW 流片服务,之后又提供了具有高折射率差的对称双条形结构波导。目前, LioniX MPW 流片的单个芯片尺寸为 16 mm  $\times$  16 mm 或 32 mm  $\times$  8 mm,其提供的标准工艺组件包含低损耗的基础无源波导器件、模斑转换器(SSC)以及热光相位调制器等<sup>[28]</sup>。

2014 年, Boerkamp 等<sup>[29]</sup>采用如图 8 所示的 TriPleX 盒形波导结构实现了光捕获和拉曼光谱芯片。该芯片采用一个 50/50 的 Y 分支及一个环线设计出了如图 9 所示的结构,其整体尺寸为 16 mm  $\times$  8 mm。当被 Y 分支分束的 785 nm 光信号经过 5  $\mu\text{m}$  陷阱区域以及流控通道的激励区域时,光被捕获的时间以及拉曼光谱的积分时间仅为 0.25 s。

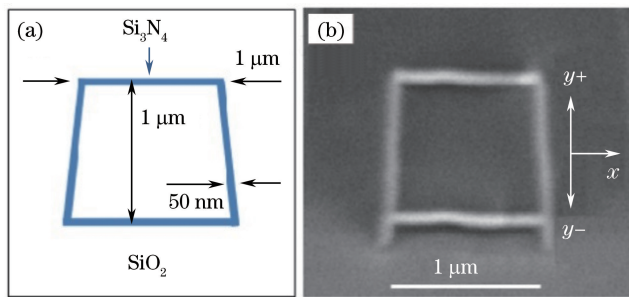


图 8 TriPleX 盒形波导结构横截面。(a)示意图;(b)扫描电镜图<sup>[29]</sup>

Fig. 8 Cross section of TriPleX box-shaped waveguide structure. (a) Schematic diagram; (b) scanning electron microscope picture<sup>[29]</sup>

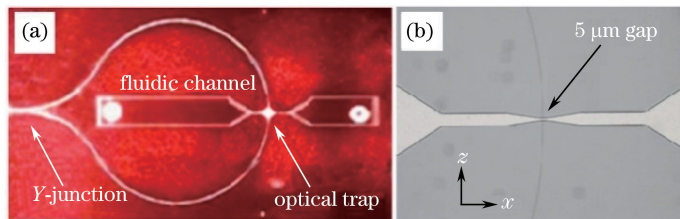


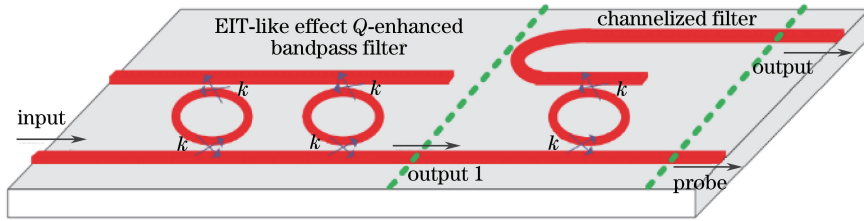
图 9 (a)光捕获和拉曼光谱芯片;(b)芯片中光陷阱区域

Fig. 9 (a) Chip of optical trapping and Raman spectrum; (b) optical trapping area in chip

Yu 等<sup>[30]</sup>通过参与 LioniX 的 MPW 服务,实现了如图 10 所示的带通滤波器芯片。图中  $k$  为直-弯波导的各耦合系数,对于横磁模和横电模该值分别为 0.083 和 0.014。该滤波器采用的波导结构为 MPW 的标准结构,即横截面大小为 1.2  $\mu\text{m}$   $\times$  840 nm,含厚度为 500 nm 的  $\text{SiO}_2$  内芯的双条形  $\text{Si}_3\text{N}_4$  结构。通过将器件库中的无源波导器件(直波导、弯曲波导等)、SSC 以及加热器等一系列标准工艺组件组合起来,实现了  $Q$  值高达  $8 \times 10^7$  的微环型带通滤波器。

## 6 MPW 代工平台技术比较

目前主要提供光子集成技术 MPW 流片服务的代工平台如表 1、2 所示,表 1、2 列出了基于 SiP 集成技术以及 InP 和 TriPleX 集成技术的代工平台 MPW 流片服务中所提供的重要特征参数。此外,因美国的集成光子制造研究所(AIM Photonics)将于 2017 年开始提供 SiP 的 MPW 流片服务,而 Oclaro 已于 2016 年停

图 10 带通滤波器芯片概念图<sup>[30]</sup>Fig. 10 Schematic of band-pass filter chip<sup>[30]</sup>

止其 InP 集成技术的 MPW 流片服务,因此这两家代工平台并未包含在表 1、2 中。其中,IHP\_SG25PIC 指的是高性能微电子创新基地(IHP)提供的  $0.25\ \mu\text{m}$  硅锗光子集成电路(SG25PIC)工艺;HHI\_TxRx 指的是德国海因里希赫兹研究所(HHI)提供的包含发射和接收(TxRx)组件的工艺。

表 1、2 中给出的参数仅为代工平台在 MPW 流片服务中提供的平台及其重要的标准工艺组件的参数特

表 1 基于 SiP 集成技术代工平台的 MPW 流片服务的重要特征参数比较

Table 1 Comparison of important characteristic parameters of MPW flow sheet service based on SiP integrated technology foundry platform

Technology	Wafer diameter / mm	Platform / (nm $\times\mu\text{m}$ )	Propagation loss / (dB $\cdot\text{cm}^{-1}$ )	Shallow waveguide	Deep waveguide	Modulator	Detector	Typical chip size / (mm $\times\text{mm}$ )	Broker
IMEC_Passive <sup>[16]</sup>	200	220 $\times$ 2, SOI	<3	yes	yes	—	—	6 $\times$ 3	Europractice
ISIPP50G <sup>[16]</sup>	200	220 $\times$ 2, SOI	1.5-2.5	yes	yes	TW MZI: 11 GHz Ring: 45 GHz	>50 GHz	>2.5 $\times$ 2.5	Europractice
IME <sup>[31-33]</sup>	200	220 $\times$ 2, SOI	0.32-4.1	yes	yes	TW MZI: 30 GHz	>50 GHz	>2.5 $\times$ 2.5	—
LETI_Passive with heater <sup>[16,34]</sup>	200	310 $\times$ 0.8, SOI	0.3-2.5	yes	yes	—	—	4 $\times$ 2	Europractice, CMP
IHP_SG25PIC <sup>[16,35]</sup>	200	220 $\times$ 2, SOI	<3	yes	yes	TW MZI: 15 GHz	40 GHz	10 $\times$ 10	Europractice

表 2 基于 InP 和 TriPleX 集成技术代工平台的 MPW 流片服务的重要特征参数比较

Table 2 Comparison of important characteristic parameters of MPW flow sheet service based on InP and TriPleX integrated technology foundry platforms

Technology	Wafer diameter / mm	Platform / (nm $\times\mu\text{m}$ )	Propagation loss / (dB $\cdot\text{cm}^{-1}$ )	Shallow waveguide	Deep waveguide	Laser	SOA	Modulator	Detector	Typical chip size / (mm $\times\text{mm}$ )	Broker
HHI_TxRx <sup>[36-37]</sup>	50	Fe-doped InP	0.5-2	yes	yes	DBR laser; DML: 20 GHz	yes	EAM: 15 GHz	>35 GHz	4 $\times$ 6	JePPIX
SMART Photonics <sup>[36]</sup>	50/75	InP	2-4	yes	yes	—	yes	EOPM: 15 GHz	10 GHz	4 $\times$ 4.6	JePPIX
LioniX_High-contrast <sup>[28,36]</sup>	100	TriPleX	<0.5	—	yes	—	—	(kHz)	—	16 $\times$ 16/ 32 $\times$ 8	JePPIX, SIMTAC

性,并不涵盖平台的所有信息。比如,每个平台基本都会在 MPW 流片时提供基础的无源器件库,如直波导、弧形波导、多模干涉仪等;IME 的标准器件库中的调制器类型除了表中给出的环形以及行波马赫-曾德尔干涉型(TW MZI)外,还有热光调制器以及高速锯电吸收调制器(EAM);CEA-LETI 还有直径为 300 nm 的晶圆以及直径为 200 nm 的 SOI 基底,但并未在最近的 MPW 流片服务中提供;在 SMART Photonics 可以定制 25 GHz 的电光相位调制器(EOPM)以及 30 GHz 的 PIN 型探测器,此外,虽然该平台没有 DBR 激光器或 DFB 型直调激光器(DML),但是设计者可以利用 SOA、多模干涉反射镜等标准组件设计出特殊的激光器结构,如环形激光器、阵列波导光栅多波长激光器等。

## 7 结束语

介绍了 SiP、InP 以及 TriPleX 3 种主要的光电子集成代工技术,并列出了基于这 3 种技术的 MPW 流片服务所实现的芯片。目前,比利时 IMEC 的 MPW 流片服务已经开放了超过 50 G 的有源器件,可以实现除光源外其他有源器件及无源器件的 SiP 集成,上海交通大学也开始提供 SiP 集成技术的代工服务;德国 HHI 和荷兰的 SMART Photonics 的 MPW 流片服务可以实现有源与无源 InP 单片集成;荷兰 LioniX 的 MPW 流片服务可以实现低损耗无源器件(含加热器)的 TriPleX 集成。这些 MPW 流片服务降低了光电子集成研究的门槛,借助标准化的设计和集成工艺,有助于实现光电子器件的规模化集成。

## 参 考 文 献

- [1] Miller S E. Integrated optics: An introduction[J]. Bell Syst Tech J, 1969, 48(7): 2059-2069.
- [2] Tien P K. Integrated optics and new wave phenomena in optical waveguides[J]. Rev Mod Phys, 1977, 49(2): 361-420.
- [3] Li M, Chen X F, Su Y K, *et al.* Photonic integration circuits in China[J]. IEEE J Quantum Elect, 2016, 52(1): 0601017.
- [4] Thomson D, Zilkie A, Bowers J E, *et al.* Roadmap on silicon photonics[J]. J Optics, 2016, 18(7): 073003.
- [5] Smit M, Leijtens X, Ambrosius H, *et al.* An introduction to InP-based generic integration technology[J]. Semicond Sci Tech, 2014, 29(8): 083001.
- [6] Wörhoff K, Heideman R G, Leinse A, *et al.* TriPleX: A versatile dielectric photonic platform[J]. Adv Opt Tech, 2015, 4(2): 189-207.
- [7] Fang Z, Zhao C Z. Recent progress in silicon photonics: A review[J]. ISRN Optics, 2012, 2012: 428690.
- [8] Liu J F, Sun X C, Camacho-Aguilera R, *et al.* Ge-on-Si laser operating at room temperature[J]. Opt Lett, 2010, 35(5): 679-681.
- [9] Li G L, Zheng X Z, Yao J, *et al.* 25 Gb/s 1V-driving CMOS ring modulator with integrated thermal tuning[J]. Opt Express, 2011, 19(21): 20435-20443.
- [10] Liao S R, Feng N N, Feng D Z, *et al.* 36 GHz submicron silicon waveguide germanium photodetector[J]. Opt Express, 2011, 19(11): 10967-10972.
- [11] Belt M, Blumenthal D J. Erbium-doped waveguide DBR and DFB laser arrays integrated within an ultra-low-loss Si<sub>3</sub>N<sub>4</sub> platform[J]. Opt Express, 2014, 22(9): 10655-10660.
- [12] Kish F A, Welch D, Nagarajan R, *et al.* Current status of large-scale InP photonic integrated circuits[J]. IEEE J Sel Top Quant, 2011, 17(6): 1470-1489.
- [13] Kish F, Nagarajan R, Welch D, *et al.* From visible light-emitting diodes to large-scale III-V photonic integrated circuits[J]. Proc of IEEE, 2013, 101(10): 2255-2270.
- [14] Ławniczuk K. Multiwavelength transmitters in generic photonic integration technologies[D]. Eindhoven: Technische Universiteit Eindhoven, 2014.
- [15] EPIXfab[EB/OL]. [2017-04-10]. <http://www.epixfab.eu/>.
- [16] Europractice. Europractice silicon photonics technologies[EB/OL]. [2017-04-10]. [http://www.europractice-ic.com/SiPhotonics\\_technology.php](http://www.europractice-ic.com/SiPhotonics_technology.php).



- [17] de Oliveira J C R F, Freitas A P, Peternella F G, *et al.* The first Brazilian integrated 100 G DPQPSK transmitter on a  $4 \times 3$  mm silicon photonic chip[C]. SPIE, 2014, 9010: 90100D.
- [18] Ruocco A, Bogaerts W. Fully integrated SOI wavelength meter based on phase shift technique [C]. IEEE 12<sup>th</sup> International Conference on GPF, 2015: 15556423.
- [19] Ławniczuk K, Kazmierski C, Provost J G, *et al.* InP-based photonic multiwavelength transmitter with DBR laser array [J]. IEEE Photonic Tech L, 2013, 25(4): 352-354.
- [20] Zheng X, Raz O, Calabretta N, *et al.* Multiport InP monolithically integrated all-optical wavelength router[J]. Opt Lett, 2016, 41(16): 3892-3895.
- [21] Heideman R G, Hoekman M. Low modal birefringent waveguides and method of fabrication: US7146087[P]. 2006-12-5. [http://xueshu.baidu.com/s?wd=paperuri:\(6065b942b1f6fb652fc2b32d02e15535\)&filter=sc\\_long\\_sign&sc\\_ks\\_para=q%3DLow+modal+birefringent+waveguides+and+method+of+fabrication&tn=SE\\_baiduxueshu\\_c1gjeupa&ie=utf-8&sc\\_us=992176494255774108](http://xueshu.baidu.com/s?wd=paperuri:(6065b942b1f6fb652fc2b32d02e15535)&filter=sc_long_sign&sc_ks_para=q%3DLow+modal+birefringent+waveguides+and+method+of+fabrication&tn=SE_baiduxueshu_c1gjeupa&ie=utf-8&sc_us=992176494255774108).
- [22] Heideman R G, Walker J A. Surface waveguide technology for telecom and biochemical sensing[C]. SPIE, 2006, 6125: 61250S.
- [23] Roeloffzen C G H, Zhuang L, Taddei C, *et al.* Silicon nitride microwave photonic circuits[J]. Opt Express, 2013, 21(9): 22937-22961.
- [24] Heideman R G, Geuzebroek D, Leinse A, *et al.* Low loss, high contrast optical waveguides based on CMOS compatible LPCVD processing[C]. Proceedings European Conference on Integrated Optics, 2007: WB0.
- [25] Bauters J F, Heck M J R, John D D, *et al.* Planar waveguides with less than 0.1 dB/m propagation loss fabricated with wafer bonding[J]. Opt Express, 2011, 19(24): 24090-24101.
- [26] Luke K, Okawachi Y, Lamont M R E, *et al.* Broadband mid-infrared frequency comb generation in a  $\text{Si}_3\text{N}_4$  microresonator[J]. Opt Lett, 2015, 40(21): 4823-4826.
- [27] Shao Z K, Chen Y J, Chen H, *et al.* Ultra-low temperature silicon nitride photonic integration platform [J]. Opt Express, 2016, 24(3): 1865-1872.
- [28] SIMTAC. 硅光技术[EB/OL]. [2017-04-10]. [http://www.simtac.org/?page\\_id=238&lang=zh](http://www.simtac.org/?page_id=238&lang=zh).
- [29] Boerkamp M, van Leest T, Heldens J, *et al.* On-chip optical trapping and Raman spectroscopy using a TriPleX dual-waveguide trap[J]. Opt Express, 2014, 22(25): 30528-30537.
- [30] Yu H, Li Y, Yu H, *et al.* Record high-Q optical bandpass filter based on the EIT-like effect between two microrings [C]. Optical Fiber Communication Conference, 2016: Th1K.5.
- [31] A\* STAR IME. Multiple-projects wafer (MPW) services[EB/OL]. [2017-04-10]. <http://www.a-star.edu.sg/ime/SERVICES/MULTI-PROJECT-WAFER-MPW-SERVICES.aspx>.
- [32] Novack A, Liu Y, Ding R, *et al.* A 30 GHz silicon photonic platform[C]. SPIE, 2013, 8781: 878107.
- [33] Baehr-Jones T. OpSIS-IME OI50 process-performance summary [EB/OL]. (2013-10-08) [2017-04-10]. [http://opsisfoundry.org/wp-content/uploads/opsis\\_oi50\\_performance\\_summary\\_10\\_8\\_13.pdf](http://opsisfoundry.org/wp-content/uploads/opsis_oi50_performance_summary_10_8_13.pdf).
- [34] CMP. Silicon photonic ICs Si310-PHMP2M[EB/OL]. [2017-04-10]. <http://cmp.imag.fr/datasheet/photonic-mpw-prototyping-si310-phmp2m>.
- [35] IHP. SG25PIC integrated photonics technology [EB/OL]. (2015-02-01) [2017-04-10]. <http://www.ihp-microelectronics.com/downloads/168/SG25PIC.pdf>.
- [36] JePPIX. Multiproject wafers[EB/OL]. [2017-04-10]. <http://www.jepix.eu/multiprojectwafers-1/>.
- [37] Phoenix Software. Process design kits[EB/OL]. [2017-04-10]. <http://www.phoenixbv.com/product.php?submenu=dk&prdgrpID=15>.