

# 用于片上光网络的光学路由器研究

陈乔杉 杨林

中国科学院半导体研究所集成光电子学国家重点实验室, 北京 100083

**摘要** 基于SOI平台的硅基集成光学器件具有高带宽、低功耗、低延迟等优点,为实现片上光互连网络提供了一种可行的技术方案。光学路由器是片上光互连网络中负责节点数据交换的重要器件。介绍了国内外光学路由器的最新研究进展,并着重介绍了利用微环谐振器和马赫-曾德尔光开关构建 $N$ 端口无阻塞光学路由器的一般性原理,进行了统计分析和仿真结果显示,应用一般性原理构建的光学路由器与之前已报道过的同规模光学路由器相比在开关个数、插入损耗、平均功耗等方面的性能均有所提升。

**关键词** 集成光学;光学路由器;片上光网络;光开关;微环谐振器;马赫-曾德尔光开关

中图分类号 TN256 文献标识码 A doi: 10.3788/LOP51.110005

## Optical Routers for Photonic Networks-on-Chip

Chen Qiaoshan Yang Lin

State Key Laboratory on Integrated Optoelectronics, Institute of Semiconductors, Chinese Academy of Sciences, Beijing 100083, China

**Abstract** Silicon photonics based on SOI platform provides a viable solution for photonic network-on-chips (NoCs), since its advantages in large bandwidth, low delay and power-efficient. Optical router which is used to exchange data between the processor cores is a key component for the photonic NoCs. This paper reviews the latest research progress of optical router and introduces the general principle to build  $N$ -port non-blocking optical router using microring and Mach-Zehnder switching unit. The simulated results show that the optical router constructed by this method has least number of optical switches, lowest insertion loss, and lowest average power-consumption compared with optical routers of the same size reported before.

**Key words** intergred optics; optical router; photonics network-on-chip; optical switch; microring; Mach-Zehnder optical switch

**OCIS codes** 130.4815; 250.5300

## 1 引言

依靠提高主频来提升处理器性能的方式遭遇到了所谓“功耗之墙”的限制,多核处理器的整体性能不仅与处理核的数目及性能有关,也取决于各处理核之间的通信效率。由传统金属连线实现的片上网络因其高功耗、低带宽及高延迟而成为制约多核处理器(CMP)系统性能进一步提高的瓶颈。因此高性能CPU的超级计算机进一步发展需要光互连技术的支撑<sup>[1-2]</sup>。高互连密度、超低功耗的片上光互连系统是解决未来CMP面临的芯片内以及芯片间通信瓶颈的理想方案。光互连集成器件及芯片技术的应用,将带动集成光电子学往高速、低能耗光子集成技术方向发展,尤其是CMOS工艺的集成光子器件规模化。硅基光互连的各种关键技术不仅可以用于高性能微处理器之中,也可以为数据中心、光通信网络的交换中心等提供先进的技术

收稿日期: 2014-04-01;收到修改稿日期: 2014-05-15;网络出版日期: 2014-10-11

基金项目: 国家自然科学基金(61204061,61235001,61377067)、国家863计划(2012AA012202,2013AA014203)、中国科学院科技创新“交叉与合作团队”资助项目、佛山市院市合作项目(2012HY100542)

作者简介: 陈乔杉(1990—),女,硕士研究生,主要从事片上光互连网络、光学路由器方面的研究。

E-mail: chenqs@semi.ac.cn

导师简介: 杨林(1973—),男,研究员,主要从事用于光互连光计算的片上集成光子器件与系统方面的研究。

E-mail: oip@semi.ac.cn(通信联系人)

支持,因此可以促进光通信和数据中心等的装备升级,从而带来广泛的经济和社会效益。

片上光互连网络是在芯片上实现的光通信网络,在物理层包括光学链路与交换节点两部分。光学链路是由激光器<sup>[2]</sup>、调制器<sup>[3-11]</sup>、光波导、探测器<sup>[12]</sup>构成的光信号传输通路,每个交换节点由一个光学路由器<sup>[13-14]</sup>实现节点的数据收发,考虑到片上光互连网络对通信带宽的要求,还需要采用波分复用技术。片上光互连网络要求所有光器件在片上实现集成,而传统 Ciculator 通过非互易物理过程(如磁光效应)实现,无法与 CMOS 工艺兼容。因此,片上光互连网络通常采用单工(一条链路负责数据的发射,另一条链路负责数据的接收)的通信方式。硅基光器件的制作采用成熟的 CMOS 工艺,因而可以方便地与 IC 芯片进行混合集成。本文将对目前已报道的基于链路交换的光学路由器进行综述,并着重介绍本课题组在无阻塞光学路由器基本构建原则和 N 端口无阻塞光学路由器普适构建方法等方面的最新研究进展。研究的基于硅基微纳波导的光学路由器由于具有无阻塞特性、良好的吞吐性、易于控制等优点,受到了广泛的关注。

## 2 光开关

微纳光开关是硅基片上光互连网络节点处实现路由功能的关键器件。研究表明,硅的光学特性受载流子的注入和抽取影响较大。由于响应速度快,载流子色散效应在光调制领域获得广泛应用。Richard A. Soref 在前人的自由电子光吸收谱和空穴光吸收谱等实验结果的基础上,用 Kramers-Kronig 关系对电场和载流子所产生的折射率变化进行了数值分析。充分利用载流子的注入和抽取效应,在不同结构中控制光的行为<sup>[15]</sup>。2004 年, Liu 等<sup>[16]</sup>采用大截面的 MOS 结构首次将硅基光调制器的速度提到 1 GHz 以上,而且制作工艺与 CMOS 工艺兼容。2005 年, Intel 公司再次把调制器的速度提高到 10 GHz<sup>[17]</sup>。2007 年, Intel 利用反偏 PN 结的载流子耗尽效应实现的调制器速度达到 40 Gbit/s<sup>[18]</sup>。对于调制器来说,实现更高的消光比,从理论上讲,需要调制器的“关”态几乎为零。而对输出端口数目大于 1 的器件,必须尽量使得各个输出端口的光功率一致,以获得均匀、优越的器件性能。1×2 和 2×2 光开关是构成大规模开关阵列极其重要的单元。近年来,光波导和光集成技术不断进步,波导开关利用导波光路原理,使信号光在介质光路中进行传输,同时通过热效应或者电效应来改变介质折射率,达到控制光路通断或者改变光传播方向的目的。随着研究的深入,波导开关衍生出不同的类型。适合于 SOI 基片上光互连的光开关,主要有热光开关和载流子色散型光开关(电光开关)两种。未来的片上光互连网络对光开关的要求是更低的功耗、更小的尺寸和更高的开关速率。

### 2.1 微环谐振器

集成微环谐振腔的概念由 Marcatili 于 1969 年首先提出<sup>[19]</sup>,因其具有良好的滤波性能、紧凑的器件结构和多样化的功能,是构建各种光学器件和复杂集成光子系统的理想功能单元。典型的微环谐振器(MRR)结构包含一个环形波导和两个直波导<sup>[20]</sup>,图 1(a)和(b)所示的结构中,两个直波导相互平行。图 1(c)和(d)所示的另外一种典型结构中,两个直波导相互垂直并均与环形波导临近。二者工作原理完全相同,图 1(a)和(b)中的四个端口与图 1(c)和(d)中对应端口的功能相同。

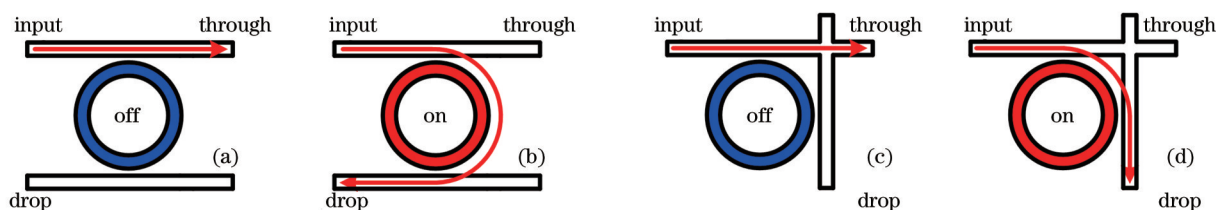


图 1 (a), (b) 平行环分别处于 OFF 和 ON 状态示意图;(c), (d) 交叉环分别处于 OFF 和 ON 状态示意图

Fig.1 (a), (b) Microring-resonator-based switching element with two parallel waveguides at OFF state and ON state; (c), (d) microring-resonator-based switching element with two cross waveguides at OFF state and ON state

在 MRR 中,光波由其中一个直波导输入,随后在直波导与环形波导临近处依靠倏逝场耦合进入环形波导。光波在 MRR 的环形波导中往复传输。MRR 的环形波导中的光在每次经过与直波导临近的区域时,都会通过耦合作用输出。如果输入到 MRR 中的光波波长满足“谐振条件”,它将从下载端输出;若其不满足谐振条件,则将由直通端输出。谐振条件指的是光在 MRR 的环形波导中传输时所经历的相位等于  $2\pi$  的整数

倍<sup>[21]</sup>,其数学表达式为 $\beta \cdot L = m \cdot 2\pi$ 。 $\beta$ 是光场在环形波导内传输时对应的传播常数,它满足 $\beta = n_{\text{eff}} \cdot k = n_{\text{eff}} \cdot 2\pi / \lambda$ ,这里的 $k$ 是光场在真空中传输时对应的传播常数, $\lambda$ 是光在真空中的波长, $n_{\text{eff}}$ 是光在波导中传输时的有效折射率, $L$ 是环形波导的周长。 $m$ 为正整数,被称为谐振阶数。满足谐振条件的波长称为“谐振波长”,相邻两个谐振波长之间的间隔称为自由光谱区(FSR)。对于某一输入波长,若它满足谐振条件,则称MRR处于谐振状态,光信号从下载端输出,这一过程为“下载”。若输入波长不满足谐振条件,则称MRR处于非谐振状态,光信号从直通端输出,这一过程为“直通”。由于MRR的有效折射率 $n_{\text{eff}}$ 可以通过一些物理效应进行方便的控制,包括热光效应、等离子体色散效应以及其他电场效应(如克尔效应等),故MRR可被用来实现光的路径切换,即光开关功能。

## 2.2 马赫-曾德尔光开关

硅基热光开关的传统光学结构是马赫-曾德尔干涉仪(MZI)结构。MZI结构是实现调制器、光开关和滤波器的主流结构。它在带宽及工艺制作容差方面相比于微环、布拉格光栅等谐振结构具有一定优势。MZI光开关由两个3 dB耦合器和两个相移臂组成。3 dB耦合器可采用Y分支结构,定向耦合器,多模干涉耦合器等。其中基于多模干涉耦合器(MMI)的MZI光开关是一种重要的类型,主要特点表现为工艺简单,成本低廉;结构紧凑,制作容差大,易于级联成大规模开关矩阵;开关时间可以达到微秒量级;并且具有带宽宽,偏振敏感度低的特点,适合于密集波分复用(DWDM)系统。

2×2 SOI MMI-MZI光开关由两个2×2 MMI耦合器、单模相移臂和输入/输出波导组成,如图2所示。为了减小光纤与波导间的耦合损耗,SOI波导通常采用大截面的脊型结构。其具体工作原理如下:当入射光从port 1或者port 2端口输入,经过2×2 MMI耦合器后均分为强度相等、相位相同的两束光,分别耦合进两个相移臂,此时利用外加电流使相移臂内部载流子浓度分布发生变化,继而改变调制区的折射率,使得两相移臂存在相位差,两束光经过相移臂调制后产生相位差,再经过2×2 MMI耦合器合束后,从port 3或者port 4端口输出。因此,对于2×2 MMI-MZI光开关,只要控制一个相移臂的注入电流,便可以实现光路在两个输出端口间的切换,即光开关功能。

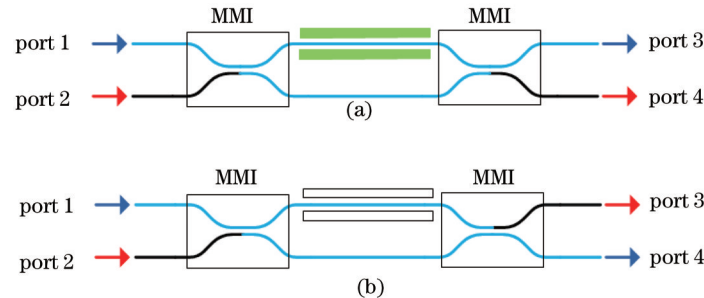


图2 (a) MZI光开关处于“bar”状态;(b) MZI光开关处于“cross”状态

Fig.2 (a) MZI optical switch on the “bar” status; (b) MZI optical switch on the “cross” status

## 2.3 光开关性能分析与对比

MRR器件光开关状态切换功耗低,直通时插入损耗约为0.1 dB,下载时插入损耗约为0.5 dB<sup>[22]</sup>。且微环谐振腔具有紧凑的器件结构,典型半径值仅为10 μm,可进行大规模集成。因微环本身特有周期滤波特性,可以通过波分复用技术(WDM)实现通信容量的提升,因此在现有研究中MRR光开关被广泛采用。但由于MRR光开关属于窄带型器件,3 dB带宽只有0.1 nm<sup>[23]</sup>左右,所以对于工艺和温度控制有着较高的要求<sup>[24-25]</sup>,从而在调试和使用中会带来很大的不便,对工作环境要求相对高一些。

MZI光开关热稳定性较高,当温度变化时MZI的两个干涉臂产生的相位差相对稳定,对输出光强造成的影响较弱。MZI器件对工艺条件和环境温度的要求较低。MZI的工作带宽通常可达几十甚至上百纳米,足以支撑单信道每秒太比特的数据传输。因而具有极高的吞吐容量,可与多种复用方式兼容,支持更多的通信信道,具备良好的网络拓展能力。但在实际采用MZI光开关构建片上光学路由器时,一般使用多阶级联的结构<sup>[26]</sup>,光学路由器的可用光学带宽会远小于单独MZI光开关单元的工作带宽。且MZI光开关较MRR结构尺寸大(10 mm×200 mm),开关状态切换需要消耗的能量多,在现有工艺条件下,单个MZI开关插入损耗的典型值为2 dB<sup>[27]</sup>,不利于规模集成,如表1所示。



未来光互连芯片对光开关的要求是更低的功耗、更小的尺寸、更高的开关速率和单信道通信容量。因此对光开关性能的进一步优化,并在光学路由器拓扑构建中更加合理地利用光开关的特性,对光学路由器性能的进一步提升具有重要意义。

表1 微环光开关与MZI光开关性能比较

Table 1 Comparisons of the MRR and MZI optical switches

Performance	Mach-Zehnder modulator	Microring modulator
Footprint	$\sim 10^4 \text{ mm}^2$ (Carrier-depletion)	$\sim 10^2 \text{ mm}^2$
Power consumption	$\sim 10^3 \text{ fJ/bit}$	$\sim 10 \text{ fJ/bit}$
Optical bandwidth	1~100 nm	$\sim 0.1 \text{ nm}$
Insertion loss	2 dB	0.1~0.5 dB
Sensitivity to temperature	Low	High
Sensitivity to fabrication	Low	High

### 3 光学路由器

硅基光学路由器是片上光互连网络的核心器件,其基本功能是实现本地节点与多方向相邻节点的数据路由和交换。多核处理器的应用环境要求光学路由器必须同时具备高通信带宽(约Tb/s)、低电功耗(约PJ/bit)、高交换速率(约0.1 ns)和小尺寸(约 $1 \text{ mm}^2$ )的特点。因此,必须优化光学路由器的拓扑结构,以降低光开关单元的数量,从而降低功耗和尺寸。目前,片上光互连的研究方案主要有基于光总线的方案<sup>[28]</sup>、基于波长路由的方案<sup>[29-30]</sup>和基于链路交换的光学路由器<sup>[31-33]</sup>方案。由Kirman等提出的光总线方案在光网络的扩展性方面存在限制:一方面,随着总线上终端器件数量的增加,不断加剧的总线冲突必然带来网络性能的下降;另一方面,终端节点引入的总线耦合损耗也与终端数量成正比,因此单个终端器件有限的发射功率最终将限制网络的进一步扩展<sup>[32]</sup>。有一些研究组开展基于波长路由的光学路由器,利用微环谐振腔作为波长选择性调制器,处理特定波长的信号(即微环谐振腔的谐振波长),而对非谐振波长几乎不会产生影响。使两条光学链路共用一个物理通道,信号通过波长选择性的调制器加载到特定波长上,在结构端通过固定波长的滤波器耦合到对应的光探测器。利用这个特性,研究人员构建了一类利用波长进行路由的片上光互连系统<sup>[34-40]</sup>,它们的共同特点是在发送端选定波长后,该波长的光信号会自动到达预先设定的目标端口。如基于波长路由的Crossbar方案<sup>[29]</sup>只需要在发送端一侧快速准确地选择发送波长即可。基于波长路由的大规模片上光网络(ONoCs)需要大量不同波长的激光光源,而且在发送端和接收端需要集成数目可观、且波长精确可控的基于微环谐振腔的器件。因此该方案不仅现实成本昂贵,而且有限的可用波长通道数也限制了该方案的可扩展性,由于不能采用波分复用技术,在多核处理器的应用环境下,不能完全体现光互连相对于电互连的优势。这三种方案中最有潜力的是基于链路交换的光学路由器方案,由于引入了片上网络的概念,该方案在增加了系统设计自由度的同时,也提高了片内光互连系统的可扩展性。现有片上光学路由器的结构主要由微纳光开关构成。其适用的片上网络主要为二维网络。这就要求每一个节点能够与周围三个节点(二维菱形网络)或四个节点(二维矩形网络)实现数据的发送和接收。因此在节点处的光学路由器需要完成在四条或五条链路之间的数据路由。美国的IBM、Intel、HP、Sun Microsystems、麻省理工大学、康奈尔大学、哥伦比亚大学与欧洲的微电子研究中心(IMEC)、比利时根特大学等著名研究机构均开展了相关研究,分别针对特定网络提出了多个光学路由器的结构。本章介绍的光学路由器是组成ONoCs的关键器件,其中提到的片上光学路由器由光波导和光开关组成。

#### 3.1 四端口无阻塞光学路由器

2008年,美国康奈尔大学和哥伦比亚大学首次提出四端口无阻塞光学路由器概念<sup>[41]</sup>,采用四级Banyan拓扑方式,使用8个微环谐振器构建了一种 $4 \times 4$ 的全互连型光学路由器,其拓扑结构如图3(a)所示。该光学路由器的开关器件消光比达到17 dB,热调谐效率为 $0.25 \text{ nm/mW}$ , 3 dB带宽 $0.31 \text{ nm}$ (38.5 Hz)。该光学路由器能够实现双向四端口的无阻塞通信,利用 $2^3-1$ 伪随机二进制序列(PRBS)驱动信号,验证了三个工作波长下 $10 \text{ Gb/s}$ 的互连带宽<sup>[42]</sup>。但由于其采用了热光调制结构,开关切换速度较慢,每个微环需进行精确的温度控制,热调谐功耗为几十毫瓦,无法避免地要在系统中增加温度控制与反馈功能,因此难以从根本上解决微环方案的实用化瓶颈问题。



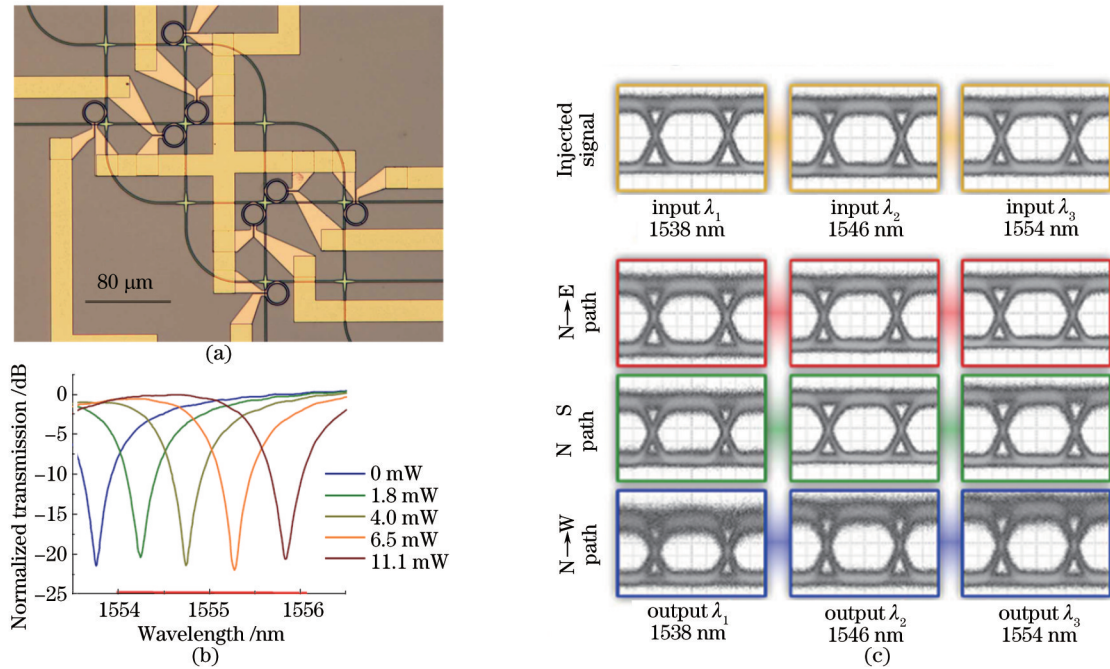


图 3 (a) 器件的显微镜图; (b) 微环的谐振峰随热调功耗而变化, 导致给定波长下光功率的变化, 从而实现开关功能; (c) 在 1538, 1546, 和 1554 nm 三个波长上, 10 Gb/s 信号传输眼图

Fig.3 (a) Microscope image of full device; (b) electric power applied to the heaters shifts the microring resonances, causing a switch in the transmitted optical power of a given wavelength; (c) 10-Gb/s eye diagrams for three experimental switch configuration located at 1538, 1546, and 1554 nm

IBM 在 2011 年研制出 4×4 硅基全互连型光学路由器, 该矩阵由 6 个 2×2 的 MZI 电光开关构成, 理论吞吐率达 12 Gb/s×200 Gb/s, 通过测试验证了 4×10 Gbit/s 的全互连路由<sup>[43]</sup>。但是这种 MZI 光开关的集成度较低, 为了使两干涉臂产生 π 相位差, 光开关调制区长度需保证 200 μm 以上, 比微环开关尺寸大十倍以上。另外在集成过程中, 工艺容差使传输带宽产生缩减, 光学路由器的总传输带宽降低到 7 nm。

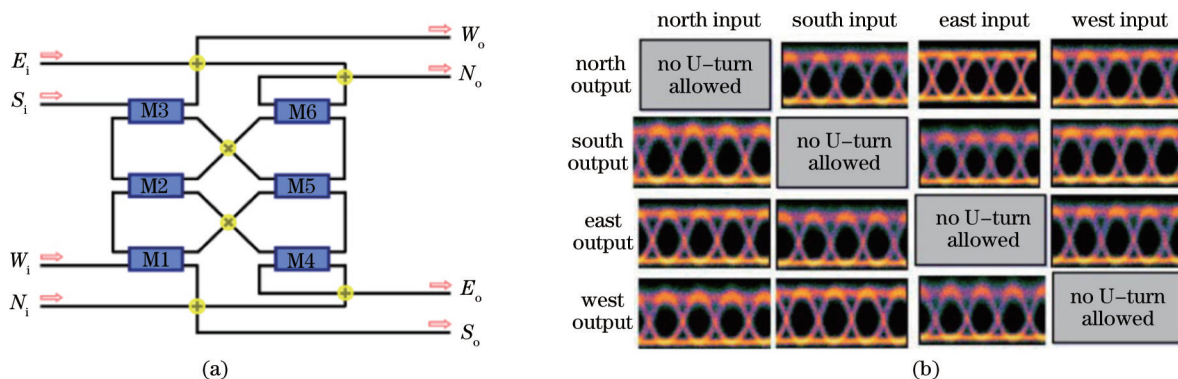


图 4 (a) 基于六个宽带 2×2 MZ 电光开关的四端口无阻塞光学路由器原理图; (b) 四端口无阻塞光学路由器全部 12 条链路在 1530 nm 波长上传输 40 Gb/s 高速信号的眼图

Fig.4 (a) Schematic of the 4×4 non-blocking photonic switch with six broadband 2×2 MZ-based electro-optic switching elements; (b) eye diagrams taken at the output ports for the 12 possible input-output routings through the 4×4 non-blocking silicon photonic switch, using 40 Gb/s optical data at a wavelength of 1530 nm

本课题组于 2011 年 5 月使用 8 个微环谐振器实现了性能更加优越的四端口无阻塞光学路由器<sup>[44]</sup>, 微环的热调效率为 5.398 mW/nm, 开关单元平均功耗 3.887 mW, 光学路由器的整体功耗为 10.365 mW。通过优化波导交叉的数量与 MMI 的设计, 使得插入损耗减小为 0.4 dB, 单个交叉串扰小于 -30 dB, 单链路串扰均低于 -13 dB, 消光比均大于 13.4 dB。另外通过实验, 利用 12.5 Gbit/s 的 2<sup>7</sup>-1 PRBS 伪随机码, 验证了光学路由器的信号传输功能。

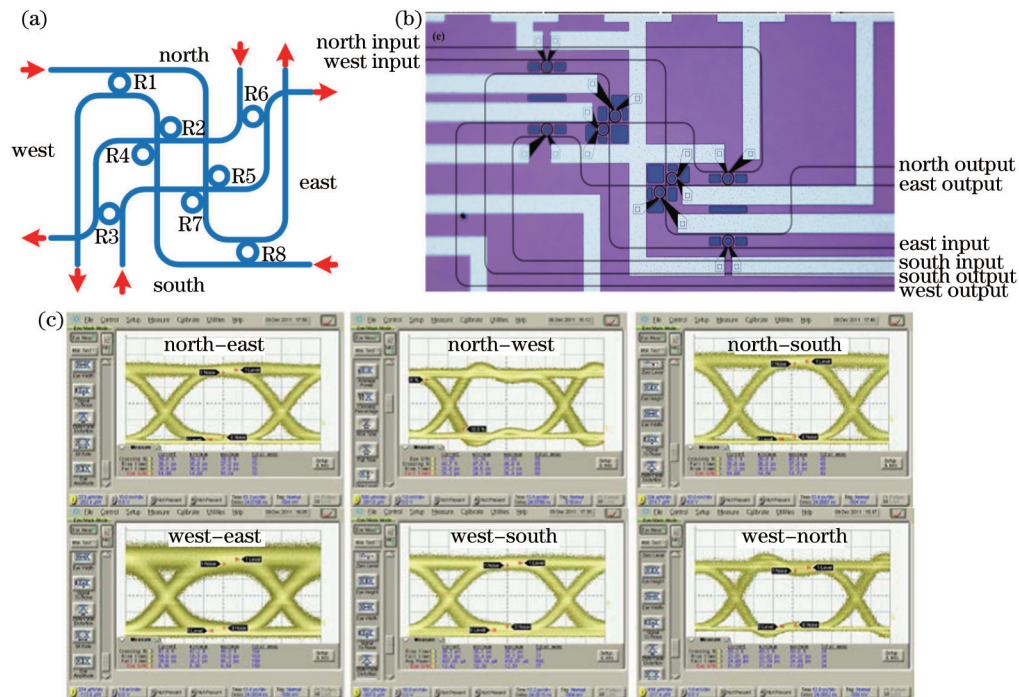


图5 (a) 四端口无阻塞光学路由器原理图; (b) 四端口无阻塞光学路由器的显微镜图; (c) 六条链路的眼图, 工作波长 1548.1 nm  
 Fig.5 (a) Schematic of the 4×4 non-blocking optical router; (b) micrograph of the four-port non-blocking optical router; (c) eye diagrams at corresponding output ports for 6 measurable paths at the wavelength of 1548.1 nm

### 3.2 五端口无阻塞光学路由器

五端口光学路由器是实现片上 Mesh 以及 Torus 光网络的关键器件<sup>[45,46]</sup>。香港科技大学 Andrew Poon 小组于 2009 年报道了用于二维 Mesh 网络的五端口 Crossbar 型光学路由器结构<sup>[47]</sup>, 每个节点由一个微环谐振器构成。采用了 PIN 二极管型高速电光调制结构, 每个节点的开关时间约为 1.2 ns, 实验获得了 20 GHz 的传输通带, 并验证了 5 Gb/s 的非归零码的传输。Crossbar 型拓扑方式的不足之处在于扩展能力不强, 在用于大规模交换时, 节点数目指数增加, 为全互连网络中节点数最大的拓扑方式。同年, 香港科技大学须江小组报道了损耗和串扰都得到了优化的 Cygnus 五端口无阻塞光学路由器, 但是没有进行器件的物理实现<sup>[45]</sup>。

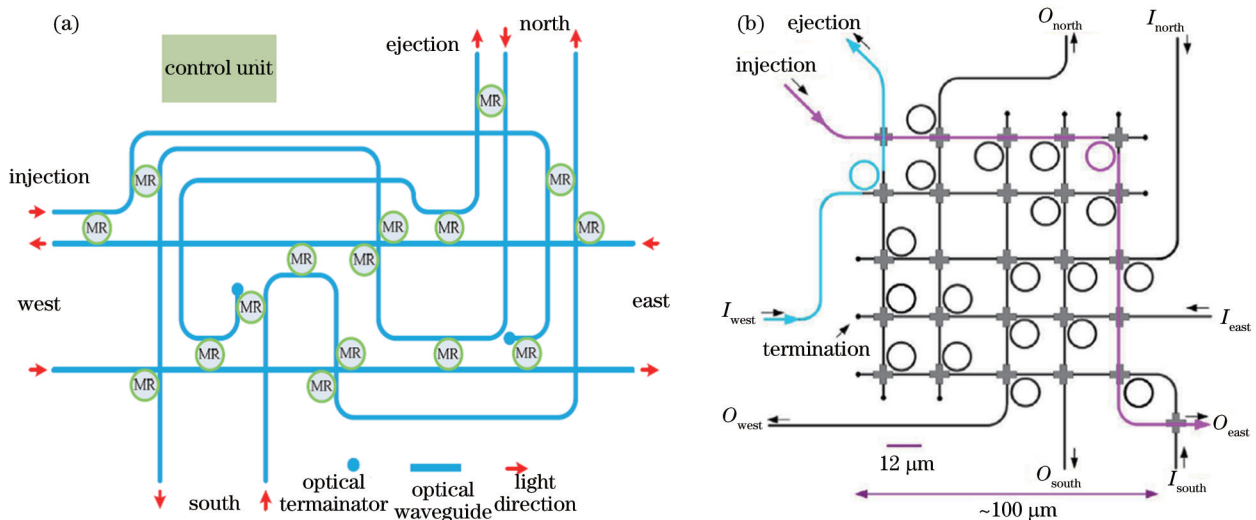


图6 (a) Cygnus 原理图; (b) Crossbar 原理图

Fig.6 (a) Schematic of the Cygnus router; (b) schematic of the Crossbar router

2011 年 5 月本课题组首次在硅基上实现了优化过的 5 端口无阻塞光学路由器, 器件的有效面积为  $440 \mu\text{m} \times 640 \mu\text{m}$ , 单链路传输带宽达到 12.5 Gbit/s<sup>[48]</sup>。测试结果显示, 微环谐振腔的直通端消光比大于 21 dB, 下载端消光比大于 16 dB, 3 dB 带宽大于 0.31 nm (约 38 GHz), 足够保证高速光信号无误码传输。图 7(b) 给出了 12.5 Gb/s



的高速光信号经过五端口光学路由器 West 端口与其他四个端口间八条链路后的眼图。

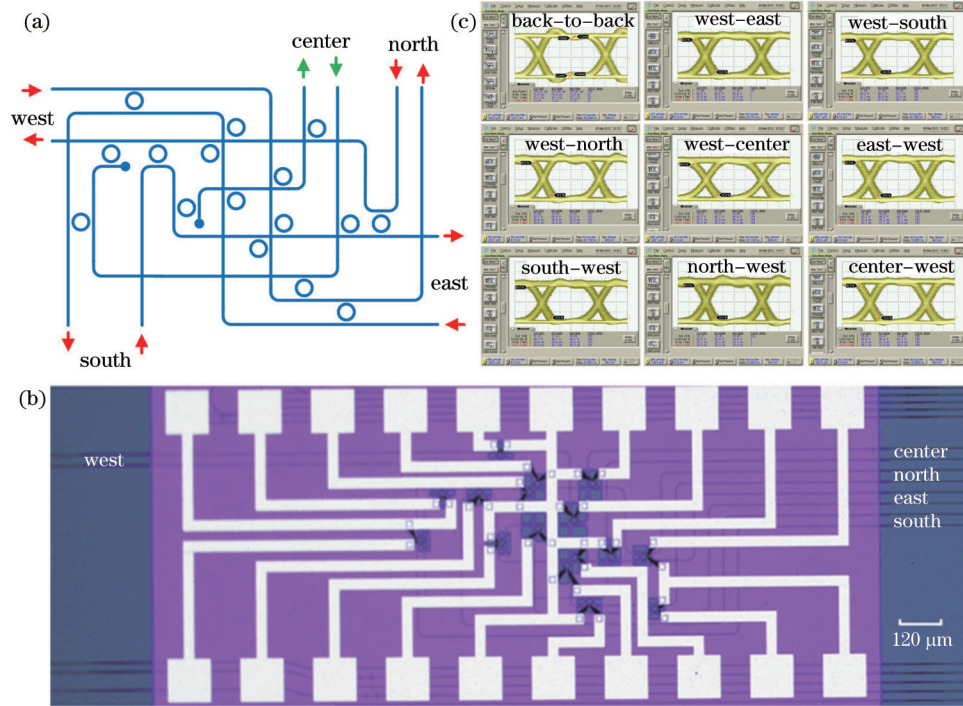


图 7 (a) 五端口无阻塞光学路由器的拓扑结构; (b) 五端口无阻塞光学路由器的显微镜图; (c) 五端口光学路由器西端口与其他四个端口间八条链路上 12.5 Gbit/s 高速光信号传输实验结果

Fig.7 (a) Schematic of the five-port non-blocking optical router; (b) micrograph of the five-port non-blocking optical router; (c) 12.5 Gbit/s eye diagrams for an optical signal at the output ports for eight optical paths between west port and other four ports

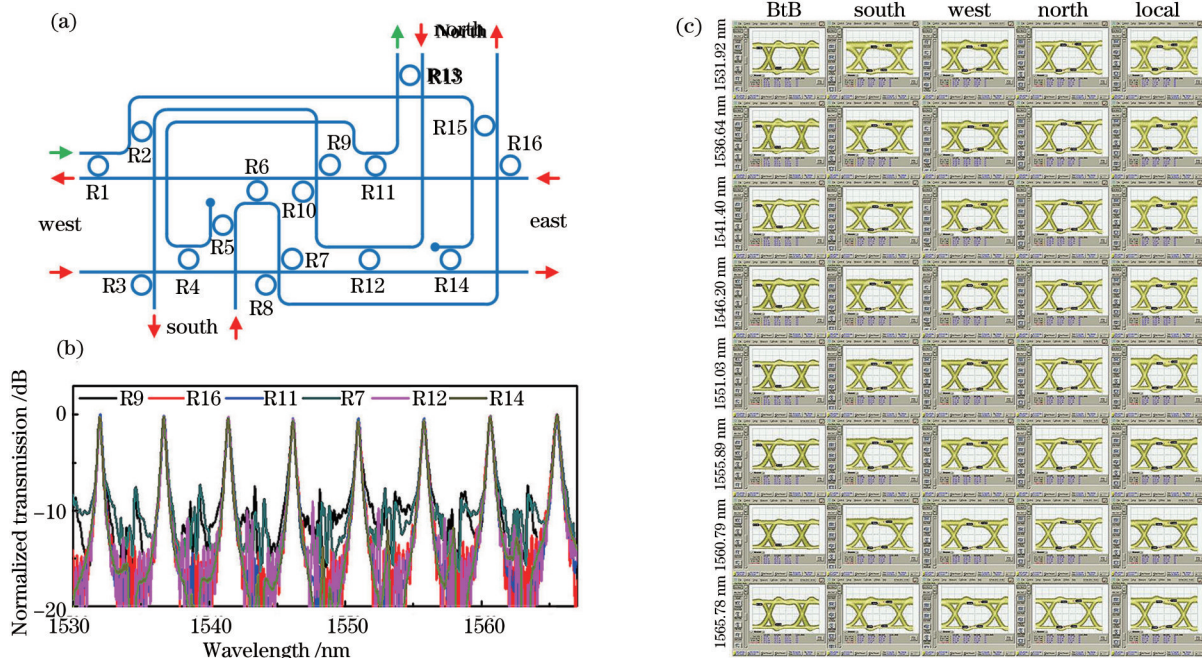


图 8 (a) 微环谐振器 R9, R16, R11, R7, R12 和 R14 下载端的静态测试结果; (b) 信号背靠背眼图和 (c) 东输入端口与南、西、北和本地输出端口间光信传输眼图, 八个波长通道速率均为 12.5 Gbit/s, 采用  $2^{31}-1$  PRBS 码型

Fig.8 (a) Drop transmissions for MRRs R9, R16, R11, R7, R12 and R14; (b) BtB (back-to-back) eye diagrams and (c) eye diagrams of the optical signals at the south, west, north and ejection output ports which are from east input. Eight 12.5-Gbit/s wavelength channels are used, which are encoded by  $2^{31}-1$  PRBS pattern



微环谐振腔具有周期性的滤波特性,以微环谐振腔作为基本开关单元的光学路由器也可以利用该特性扩展其通信容量。2013年3月,本课题组在硅基上实现了香港科技大学提出的 Cygnus 结构,利用 12.5 Gbit/s 的  $2^{31}-1$  PRBS 码型验证了其路由功能,并通过波长扫描的方法,验证了 WDM 技术可实现八个波长的信号同时传输,这使得光学路由器的数据吞吐量扩容为 500 Gbit/s<sup>[49]</sup>。图 8(a)给出了 Cygnus 五端口光学路由器的频谱响应,其中所用微环谐振腔的半径为 20  $\mu\text{m}$ 。图 8(b)所示的各波长通道背靠背眼图和经过光学路由器后的眼图非常清晰。这也进一步证明:微环谐振腔大规模集成后,仍然可以利用其滤波的周期特性实现片上波分复用系统,以提高片上光互连网络的数据吞吐量及其路由功耗的利用率。

### 3.3 基于 $1\times 2$ 光开关的 $N$ 端口无阻塞光学路由器

以上回顾的光学路由器结构,都具有特异性,没有统一的规律,端口数较难拓展,而多端口无阻塞光学路由器是片上光网络不可或缺的器件。2012年12月,本课题组报道了一种可扩展的无阻塞光学路由器通用的构造方法<sup>[50]</sup>,并通过分析单波导结构的路由特性,定义了构建无阻塞光学路由器的基本原则。

光学路由器的空间无阻塞性是指在任何时刻,已经建立连接的输入输出链路不影响剩余输入输出端口间的通信。通过对无阻塞光学路由器在网络中的功能的分析以及总结已有的无阻塞光学路由器的结构,得出构建无阻塞光学路由器的基本原则:1) 从任意端口输入端口输入的光能够导向其他的任意输出端口。2) 从某一端口的输入端输入的光不用被导向改端口的输出端口。3) 任意一对输入输出端口链路的建立不影响其他剩余的输入输出端口链路的建立。要完成以上功能,基于  $1\times 2$  微环谐振腔的无阻塞光学路由器的单波导结构如图 9(a)所示。对于  $N$  端口的无阻塞光学路由器,Drop points 的个数为  $N-2$ , Add points 个数也为  $N-2$ ,同时整个光学路由器需要  $N$  条相同的单波导结构。于是理论上,无阻塞光学路由器的拓扑应该如图 9(b)所示。该拓扑结构给出了无阻塞光学路由器的理论模型,揭示了其内在规律,使得端口的扩展非常容易,并不只限于四端口或者是五端口。

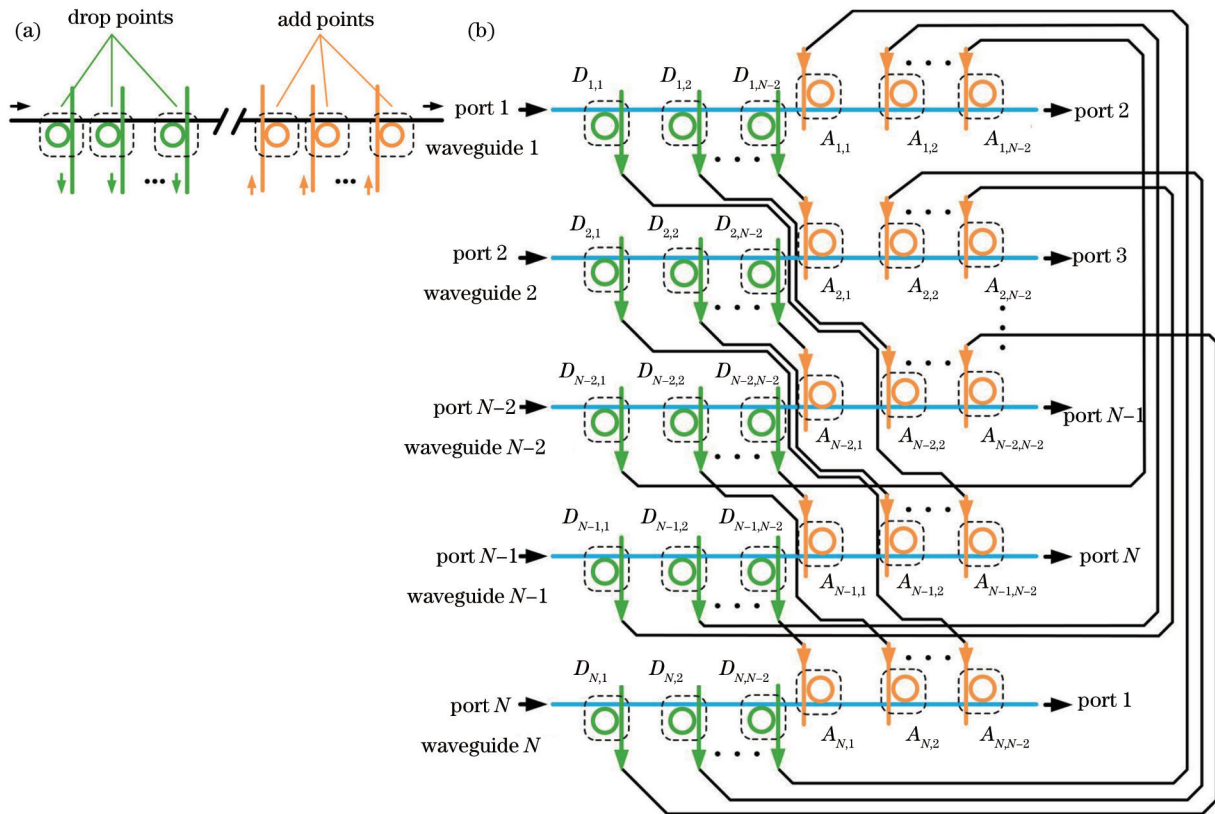


图 9 (a) 单根波导总线结构,下载点在上载点前面;(b)  $N$  端口无阻塞光学路由器的上载点与下载点连接结构

Fig.9 (a) Structure of one bus waveguide whose drop points lie before add points; (b) connections between the add points and the drop points of  $N$ -port nonblocking optical router

目前已报道的各种四端口、五端口无阻塞光学路由器,均属于该普适结构的特例,并且符合该拓扑结构

的连接规则,但具体的连接情况有所不同,如图10(a)~(e)所示。

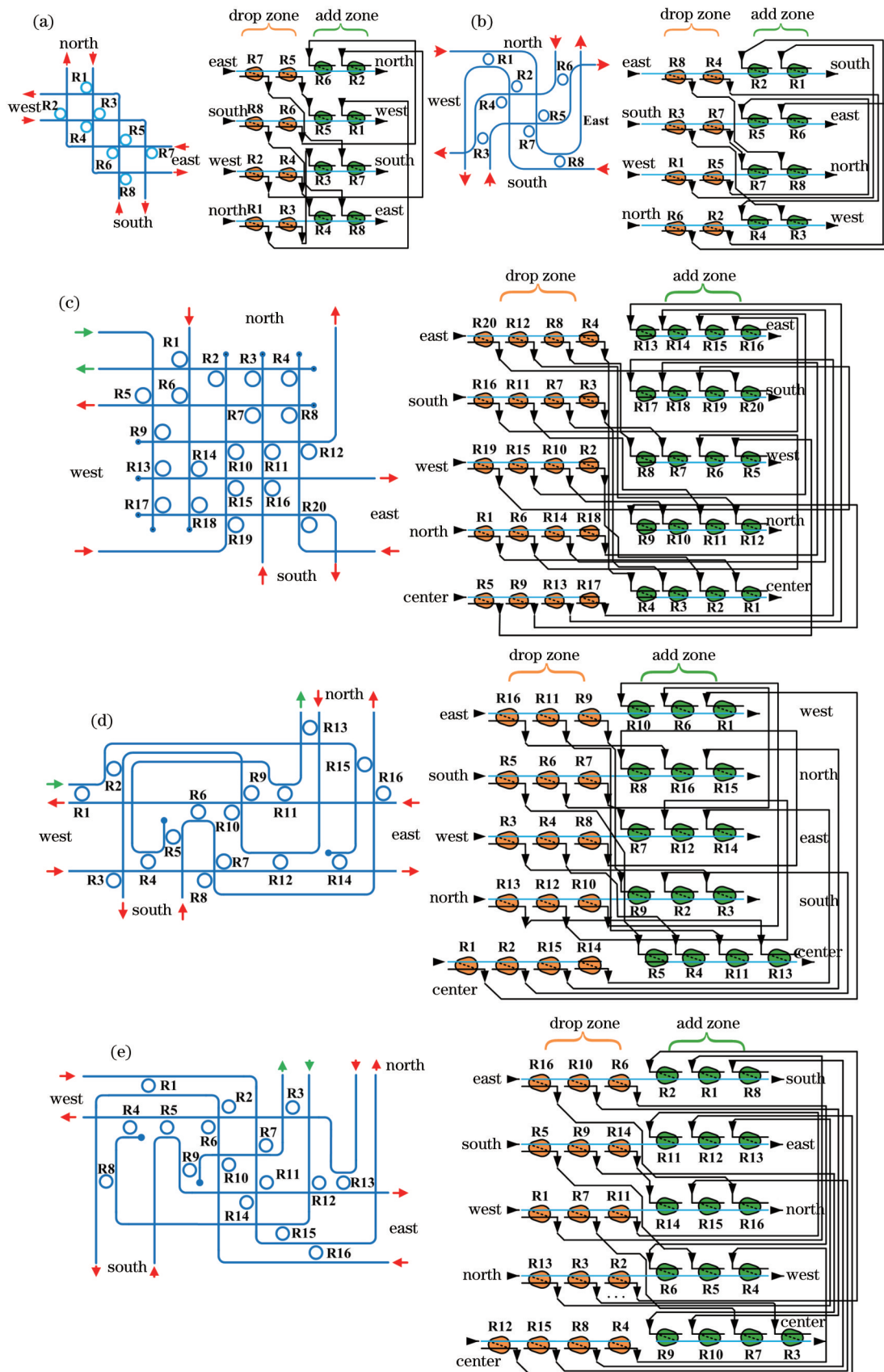


图10 已报道的各种光学路由器拓扑结构及其对应的连接规则。(a)文献[29];(b)文献[32];(c)文献[35];(d)文献[36];(e)文献[37]  
 Fig.10 Topologies of the reported optical routers and their responding connected relationship. (a) Ref.[29]; (b) Ref.[32];  
 (c) Ref.[35]; (d) Ref.[36]; (e) Ref.[37]

正是具体的连接情况和 Drop points 与 Add points 的连接情况相关,使得各种光学路由器的链路损耗及串扰有所不同。优秀的连接方式将得到较小的链路损耗和串扰。根据此理论模型,可以设计一种  $N$  端口光学路由器通用构造方法,由  $N$  根光波导和  $N \times (N-2)$  个光开关构成,其中光开关既可以由微环谐振器也可以由 MZI 光开关构成。图 11(a) 为基于 MZI 光开关构建的  $N$  端口整体结构,图 11(b) 和 (c) 分别为基于 MZI 光开关构建的 4-、5- 端口光学路由器具体拓扑形式。图 11(d)~(g) 为基于 MRR 光开关构建的 4-、5-、6-、8- 端口光学路由器具体拓扑形式。应用上述方法构造出的不同端口数的无阻塞光学路由器可以满足多种片上光网络的不同需要。

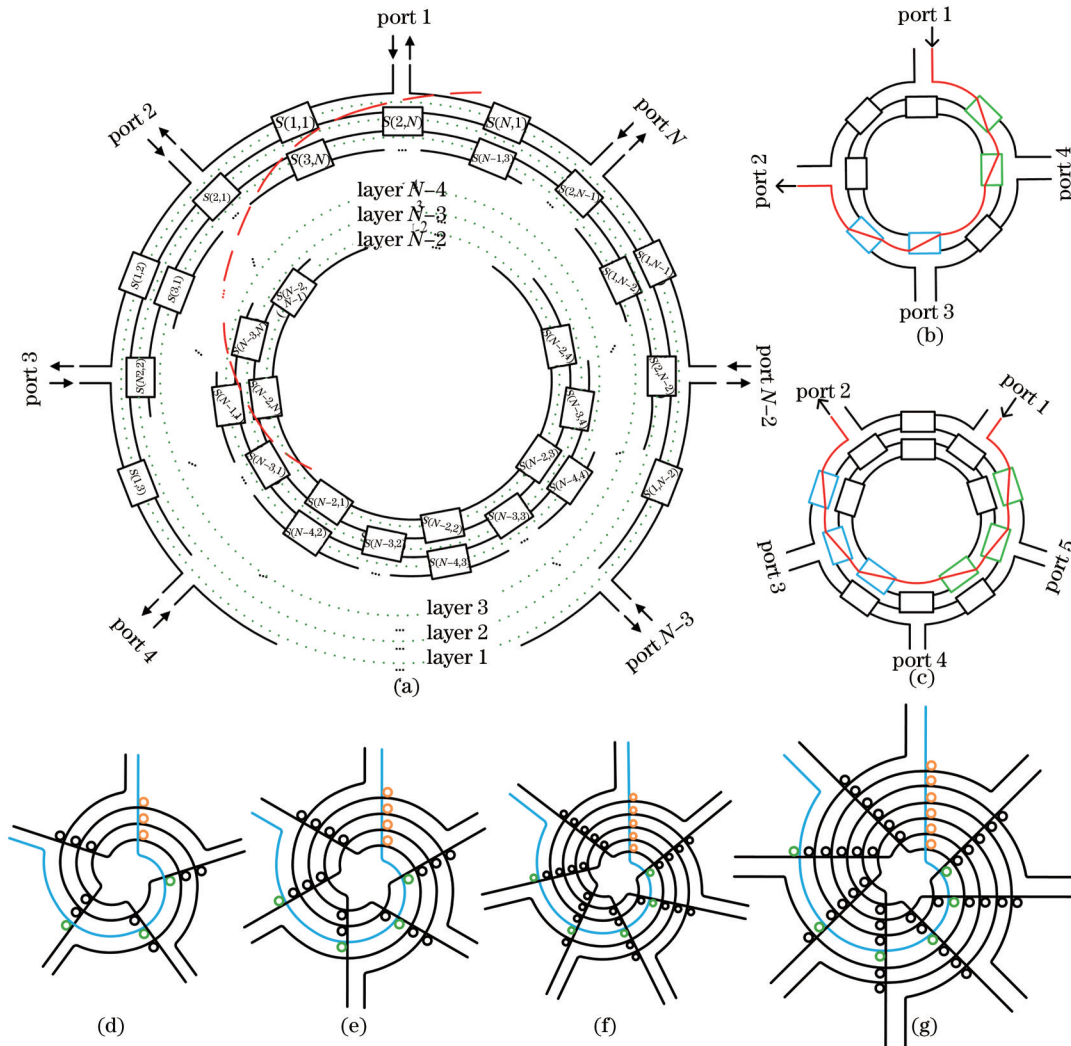


图 11 (a) 基于 MZI 光开关的  $N$  端口无阻塞光学路由器, (b)  $N=5$ , (c)  $N=6$ ; 基于 MRR 光开关的  $N$  端口无阻塞光学路由器 (d)  $N=5$ , (e)  $N=6$ , (f)  $N=7$ , (g)  $N=8$

Fig.11 (a) Schematic of the the  $N$ -port non-blocking optical router based on MZI optical switches, (b)  $N=5$ , (c)  $N=6$ ; non-blocking optical router based on MRR optical switches: (d)  $N=5$ , (e)  $N=6$ , (f)  $N=7$ , (g)  $N=8$

## 4 光学路由器性能仿真与分析比较

为了探究更优的光学路由器设计方法,将通过统计分析和网络仿真对上述四端口、五端口光学路由器的性能进行比较,从而得到光学路由器进一步优化的方案。

### 4.1 光学路由器性能统计分析

本文对微环个数,链路平均插入损耗和平均开关功耗三个方面的性能进行统计。微环个数决定了整个器件的面积和集成度。当光信号经微环直通、被微环下载或者经过波导交叉时,都将不可避免地引起光功率的损耗,因此平均每条链路经过的谐振微环数量、非谐振微环数量和波导交叉数量可以表征链路的平均



插入损耗。由于每个谐振的微环需要电信号来控制其开关状态,因此平均每个路由状态下谐振的微环数量决定了器件所需要的平均开关功耗。

已有的四端口无阻塞光学路由器中,比较了哥伦比亚大学,香港科技大学须江教授组和本课题组 Ji 提出的三种结构。统计结果如表 2 所示,在使用微环谐振器方面,三种结构均使用了 8 个微环谐振器,链路平均经过直通环数量与平均经过下载环数量相等。但 Ji 的结构平均每条链路的交叉个数最少,为 2 个,而哥伦比亚大学的结构和香港科技大学的结构分别经过了 3.33 个和 2.67 个。较少的链路交叉数意味着较少的插入损耗和链路串扰,这是表征光学路由器性能的重要指标,对构建片上光网络有着非常重要的影响,关系着网络的性能和规模。从已报道的实验结果来看,哥伦比亚大学提出的光学路由器可进行 10 Gb/s 的高速数据传输。Ji 的结构可进行 12.5 Gb/s 的高速数据传输,不仅在数据传输速度上高于哥伦比亚大学的 10 Gb/s,且眼图质量也较其更优[见图 3(b)与图 5(c)]。这与统计分析的结果相一致。

表 2 四端口光学路由器性能比较

Table 2 Comparison of the proposed 4-port optical router with the reported 4-port optical routers

	MRR number	Average unresonating ring passed	Average resonating ring passed	Average crossing passed
Columbia[41]	8	2	0.67	3.33
HKUST[51]	8	2	0.67	2.67
ISCAS-Ji[44]	8	2	0.67	2

已有的五端口光学路由器中,比较了 Andrew Poon 教授组提出的 Crossbar 结构,须江教授组提出的 Cygnus 结构,本课题组 Ji 提出的结构以及本课题组 Min 提出的利用通用构造方法构建的结构。比较结果如表 3 所示。在插入损耗方面的统计显示,四种结构的链路平均直通损耗与链路平均下载损耗基本相等。但 Min 的平均每条链路经过的交叉个数为 3 个,优于其他三种结构。在微环使用数量上,Crossbar 使用最多,为 20 个,Ji 的结构和 Cygnus 均为 16 个,Min 的结构只使用 15 个微环谐振器。另外 Min 提出的结构使用波导条数最少,且没有任何波导终端,这意味着其功耗将会比其他光学路由器小。统计表明,Min 的结构平均每个路由状态需要的开关功耗,较其他三种结构最低。对于整个网络来说,降低开关功耗对真正实现片上网络的集成化是非常重要的。

表 3 五端口光学路由器性能比较

Table 3 Comparison of the proposed 5-port optical router with the reported 5-port optical routers

	MRR number	Average unresonating ring passed	Average resonating ring passed	Average crossing passed	Average on-resonance ring
HKUST-Poon [47]	20	3	1	4.8	4
HKUST-Xu [45]	16	3	0.8	3.1	4
ISCAS-Ji [48]	16	3	0.8	3.4	4
ISCAS-Min [50]	15	3	0.75	3	3.75

#### 4.2 光学路由器性能仿真分析

基于单个光学路由器的链路分析能够从一个方面说明光学路由器的性能,但是将光学路由器应用到实际的网络当中进行评价则更加准确和直接。为此,采用开源的 OMNET++ 离散事件仿真器,对片上光网络所需的器件进行建模,搭建了一个完整的片上光网络仿真平台。基于此仿真平台,构建了一个 16×16 的 mesh 网络,采用 XY 路由算法,应用不同的五端口光学路由器,对整个网络进行仿真。跟踪了每条链路的建立与拆除,记录了其损耗与串扰,分析和比较了表 3 所示的四种五端口光学路由器的各项性能。

平均插入损耗决定了网络对器件要求的平均水平,Min 和须江教授组构造的 16×16 mesh 的网络具有最小的链路平均损耗,约为 14.5 dB。Poon 构建的 16×16 的 mesh 网络链路平均插入损耗最大,达到了 22 dB。平均光学信噪比(OSNR)决定了两个核心之间的通信可靠程度。较高的平均光学信噪比意味着更加可靠的通信,这能够减小用于纠错和重传的开支。Min 构建的网络具有最大的平均光学信噪比,约为 16 dB,而 Poon 最小,为 12.8 dB,须江教授组和 Ji 的分别为 15 dB 和 13 dB。

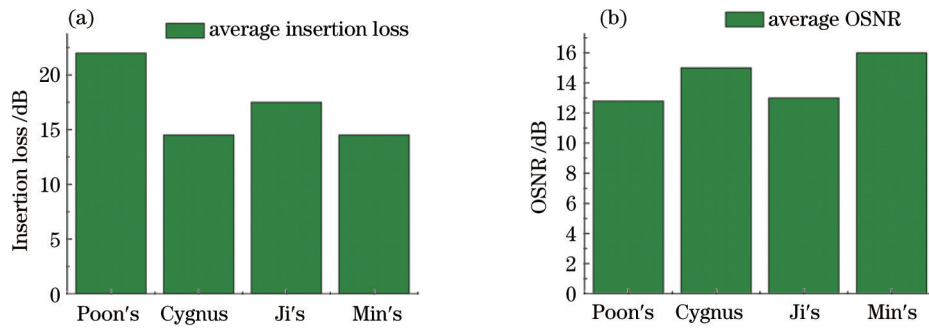


图 12 16×16 mesh 网络中不同光学路由器的仿真结果。(a) 链路平均插入损耗; (b) 平均光学信噪比

Fig.12 Simulation results of different optical routers in a 16×16 mesh network. (a) Average insertion loss; (b) average OSNR

最差的插入损耗与光学信噪比决定了网络的最大规模。图 13 给出了最差链路上的插入损耗和光学信噪比。Cygnus 的最差链路插入损耗为 37 dB, 较其他三种最小。Min 构造的网络最差链路插入损耗为 38.5 dB, 比 Cygnus 稍大。在最差链路光学信噪比方面, Min 的 -15.5 dB 为四种最优, 其次是 Cygnus 的 -16.5 dB 和 Ji 的 -18.5 dB, 最差是 Poon 的 -36.5 dB。此时最差的光学信噪比已为负值, 插入损耗也达到了几十个 dB, 链路已经无法正常工作了, 但是此两项指标可以在一定意义上衡量光学路由器在构建网络方面的性能。

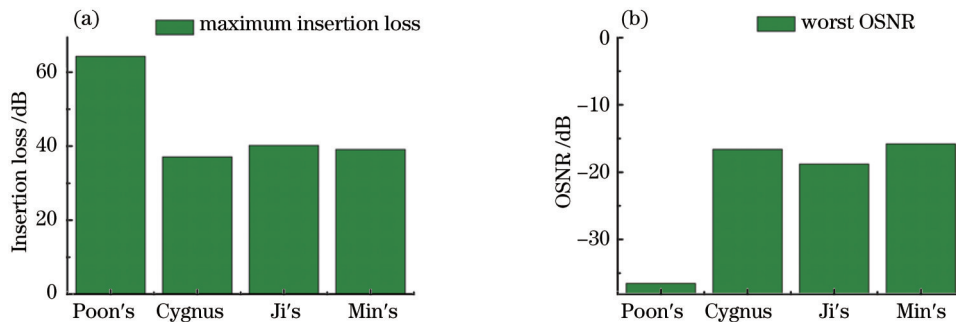


图 13 16×16 mesh 网络中不同光学路由器的仿真结果。(a) 链路最大插入损耗; (b) 最差光学信噪比

Fig.13 Simulation results of different optical routers in a 16×16 mesh network. (a) Maximum insertion loss; (b) worst OSNR

### 4.3 光学路由器结构的进一步优化方法

以上的统计分析 with 网络仿真比较表明, 应用通用方法构造的五端口无阻塞光学路由器性能与已有结构相比具有一定优势, 但其性能不一定是最优, 可以以此方法为基础, 进行以下两方面的进一步优化。

首先单个光开关的合理使用。微环谐振器作为 1×2 光开关单元时, 其两种常见结构中, 图 1(a) 和 (b) 所示的平行环与图 (c) 和 (d) 所示的交叉环相比, 具有损耗小, 串扰小的优点。但是其两个输入端不在同一方向, 使得完全使用平行环来构成无阻塞光学路由器难度较大, 会在其他地方引入波导交叉。因此合理地将平行环应用在光学路由器中, 将提升器件在插入损耗和串扰方面的性能。

另一方面, 结合具体的光学路由器使用环境, 对已有的光学路由器进行优化。例如文献 [52] 中提出的未来片上光电混合网络的结构中, 采用了 SSI (Stacked Silicon Interconnect) 技术, 利用 3D 集成的结构特点, 将用于与处理器或者是内存相连的光学路由器端口通过 TSV (Through Silicon Via) 与下层的内存或者是 CPU 直接连接, 该技术也是未来片上光电混合网络最有可能采用的方案。针对此方案, 五端口无阻塞光学路由器中心端口可以放在光学路由器内部, 甚至不需要该端口的输入和输出在一起, Cygnus 光学路由器, Ji 提出的光学路由器和 Min 提出的光学路由器的优化结构与原结构的对比示意图如图 14 所示。以 Min 的结构为例, 将原来中心端口的两条波导引入光学路由器内部, 并用平行环取代交叉环, 使交叉个数进一步减少, 优化结构平均每条链路的交叉数为 2.25, 较没有优化之前的 3 要小 0.75。

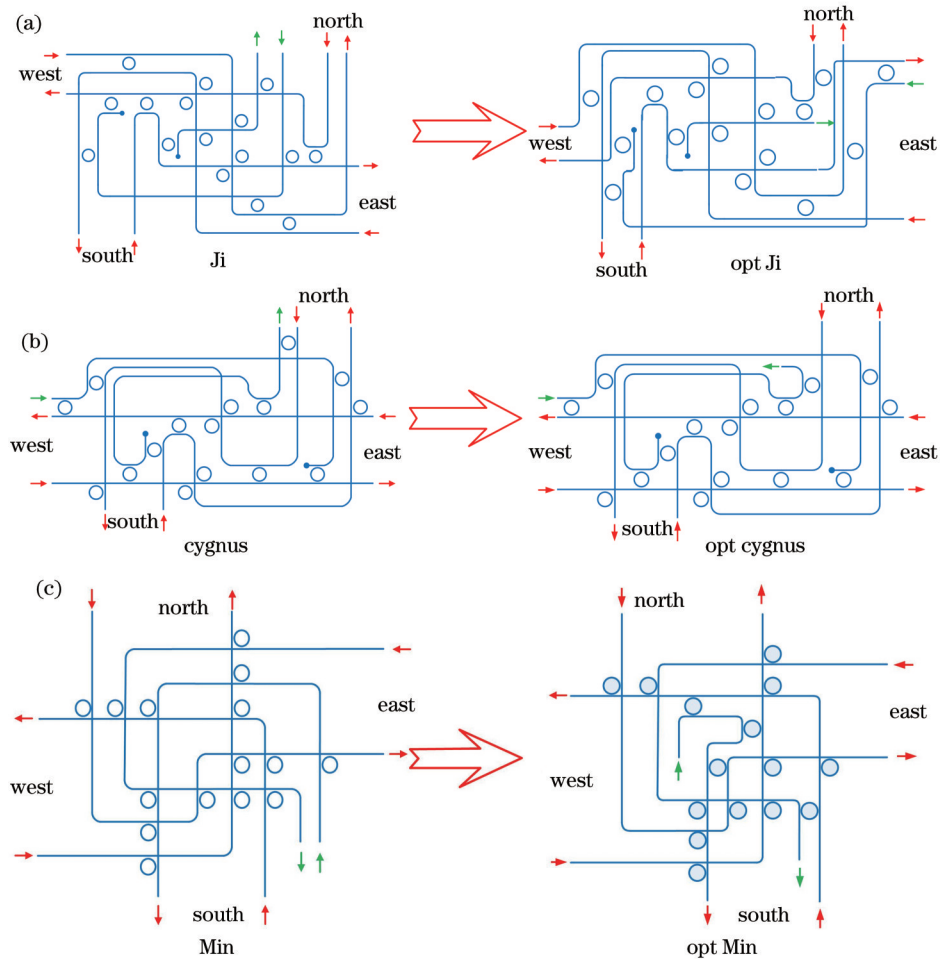


图 14 已报道的光学路由器与其优化结构的对比。(a) Ji 提出的光学路由器; (b) Cygnus 光学路由器; (c) Min 提出的光学路由器  
 Fig.14 Comparison between the reported optical routers and their optimized architectures. (a) Ji's optical router; (b) Cygnus optical router; (c) Min's optical router.

## 5 结束语

片上光互连网络,因其具有低功耗、低延时、高带宽的优势,有望成为传统电学片上网络的取代者,继续摩尔定律的神话。光学路由器作为构建片上光网络的核心器件,其性能直接决定了整个网络的规模和可靠性。因此针对低损耗、低串扰、低功耗的无阻塞可扩展光学路由器的研究具有重要的学术价值和现实意义。对光开关单元性能的优化,减小单个器件的插损和串扰,降低其开关与调谐功耗,降低其对工艺和温度的敏感性,促进片上光网络规模集成将是进一步的发展趋势。

## 参考文献

- 1 M Briere, B Girodias, Y Bouchebaba, *et al.*. System level assessment of an photonics NoC in an MPSoC platform [C]. Design, Automation & Test in Europe Conference & Exhibition, 2007: 1-6.
- 2 D A B Miller. Device requirements for optical interconnects to silicon chips [J]. Proc IEEE, 2009, 97(7): 1166-1185.
- 3 Q F Xu, B Schmidt, S Pradhan, *et al.*. Micrometre-scale silicon electro-optic modulator [J]. Nature, 2005, 435(7040): 325-325.
- 4 L Liao, A Liu, D Rubin, *et al.*. 40 Gbit/s silicon optical modulator for highspeed applications [J]. Electron Lett, 2007, 43 (22): 1196-1197.
- 5 K Goi, H Kusaka, A Oka, *et al.*. DQPSK/QPSK modulation at 40-60 Gb/s using low-loss nested silicon Mach-Zehnder modulator [C]. F, 2013. Optical Society of America, 2013: OW4J.4.
- 6 J F Ding, L Yang, L Zhang, R Q Ji, *et al.*. Electro-optical response analysis of a 40 Gb/s silicon Mach-Zehnder optical



- modulator [J]. *Journal of Lightwave Tech*, 2013, 31(14): 2434–2440.
- 7 J F Ding, H T Chen, L Yang, *et al.*. Low-voltage, high-extinction-ratio, Mach-Zehnder silicon optical modulator for CMOS-compatible integration [J]. *Opt Express*, 2012, 20(3): 3209–3218.
- 8 J F Ding, H T Chen, L Yang, *et al.*. Ultra-low-power carrier-depletion Mach-Zehnder silicon optical modulator [J]. *Opt Express*, 2012, 20(7): 7081–7087.
- 9 J F Ding, H T Chen, R Q Ji, *et al.*. Low-voltage, high extinction ratio carrier-depletion Mach-Zehnder silicon optical modulator [C]. *Asia Communications and Photonics Conference and Exhibition (ACP) 2011*: 83081P–83081P–6.
- 10 J F Ding, H Chen, L Yang, *et al.*. Low-power-consumption, high speed Mach-Zehnder silicon optical modulator for CMOS compatible integration [C]. *Group IV Photonics (GFP), 9th IEEE International Conference*, 2012: 305–307.
- 11 J Ding, R Ji, L Zhang, *et al.*. Low-power-consumption, 40-Gb/s Mach-Zehnder silicon optical modulator [C]. *Proceedings of the Asia Communications and Photonics Conference, F*, 2012: AS3B.5
- 12 J Michel, J F Liu, L C Kimerling. High-performance Ge-on-Si photodetectors [J]. *Nature Photonics*, 2010, 4(8): 527–534.
- 13 Yang L, Ji R, Zhang L, *et al.*. Optical routers for photonic networks-on-chip [C]. *Communications and Photonics Conference and Exhibition*, 2011. *ACP. Asia. IEEE*, 2011: 1–6.
- 14 Yang L, Ji R, Ding J. Optical modulators and routers for photonic networks-on-chip [C]. *SPIE*, 2012, 8564: 85640G.
- 15 Soref R A, Bennett B R. Electrooptical effects in silicon [J]. *IEEE Journal of Quantum Electronics*, 1987, 23(1): 123–129.
- 16 A S Liu, R Jones, L Liao, *et al.*. A high-speed silicon optical modulator based on a metal-oxide-semiconductor capacitor [J]. *Nature*, 2004, 427(6975): 615–618.
- 17 L Liao, D Samara-Rubio, M Morse, *et al.*. High speed silicon Mach-Zehnder modulator [J]. *Opt Express*, 2005, 13(8): 3129–3135.
- 18 L Liao, A Liu, D Rubin, *et al.*. 40 Gbit/s silicon optical modulator for highspeed applications [J]. *Electron Lett*, 2007, 43(22): 1196–1197.
- 19 E A J Marcatili. Bends in optical dielectric guides [J]. *The Bell System Technical Journal*, 1969, 48(7): 2103–2132.
- 20 John A. Wheeler. On the mathematical description of light nuclei by the method of resonating group structure [J]. *Phys Rev*, 1937, 52(11): 1107–1122.
- 21 J Heebner, R Grover, T A Ibrahim. *Optical Microresonators: Theory, Fabrication, and Applications* [M]. Berlin: Springer, 2008.
- 22 Xia F, Rooks M, Sekaric L, *et al.*. Ultra-compact high order ring resonator filters using submicron silicon photonic wires for on-chip optical interconnects [J]. *Opt Express*, 2007, 15(19): 11934–11941.
- 23 G T Reed, G Mashanovitch, F Y Gardes, *et al.*. Silicon optical modulators [J]. *Nature Photonics*, 2010, 4(8): 518–526.
- 24 P Dong, S Liao, H Liang, *et al.*. Low power photonic components for optical interconnects [C]. *SPIE*, 2011, 7944: 794403.
- 25 A V Krishnamoorthy, X Z Zheng, G L Li, *et al.*. Exploiting CMOS manufacturing to reduce tuning requirements for resonant optical devices [J]. *IEEE Photonics Journal*, 2011, 3(3): 567–579.
- 26 A Shacham, K Bergman, L P Carloni. Photonic networks-on-chip for future generations of chip multiprocessors [J]. *IEEE Transactions on Computers*, 2008, 57(9): 1246–1260.
- 27 K Jain, R Mehra, H K Dixit. Optimization of  $2 \times 2$  Mach-Zehnder interferometer electro-optic switch [C]. *Third International Conference on Computer and Communication Technology*, 2012: 171–174.
- 28 N Kirman, M Kirman, R K Dokania, *et al.*. On-chip optical technology in future bus-based multicore designs [J]. *IEEE Micro*, 2007, 27(1): 56–66.
- 29 L J Zhou, S S Djordjevic, R Proietti, *et al.*. Design and evaluation of an arbitration-free passive optical crossbar for on-chip interconnection networks [J]. *Appl Phys A*, 2009, 95(4): 1111–1118.
- 30 A Kazmierczak, W Bogaerts, E Drouard, *et al.*. Highly integrated optical  $4 \times 4$  crossbar in silicon-on-insulator technology [J]. *J Lightwave Technol*, 2009, 27(16): 3317–3323.
- 31 H X Gu, K H Mo, J Xu, *et al.*. A low-power low-cost optical router for optical networks-on-chip in multiprocessor systems-on-chip [J]. *2009 IEEE Computer Society Annual Symposium on Vlsi*, 2009: 19–24.
- 32 A Shacham, K Bergman, L P Carloni. Photonic networks-on-chip for future generations of chip multiprocessors [J].

- IEEE Transactions on Computers, 2008, 57(9): 1246–1260.
- 33 A W Poon, F Xu, X S Luo. Cascaded active silicon microresonator array cross-connect circuits for WDM networks-on-chip [C]. SPIE, 2008, 6898: 689812.
- 34 J Ahn, M Fiorentino, R G Beausoleil, *et al.*. Devices and architectures for photonic chip-scale integration [J]. Appl Phys A, 2009, 95(4): 989–997.
- 35 C Batten, A Joshi, J Orcutt, *et al.*. Building many-core processor-to-DRAM networks with monolithic CMOS silicon photonics [J]. IEEE Micro, 2009, 29(4): 8–21.
- 36 N Kirman, J F Martinez. A power-efficient all-optical on-chip interconnect using wavelength-based oblivious routing [J]. Acm Sigplan Notices, 2010, 45(3): 15–27.
- 37 T Hu, H Qiu, P Yu, *et al.*. Wavelength-selective 4×4 nonblocking silicon optical router for networks-on-chip [J]. Opt Lett, 2011, 36(23): 4710–4712.
- 38 X Tan, M Yang, L Zhang, *et al.*. A generic optical router design for photonic network-on-chips [J]. J Lightwave Technol, 2012, 30(3): 368–376.
- 39 T Hu, H Shao, L Yang, *et al.*. Four-port silicon multi-wavelength optical router for photonic networks-on-chip [J]. IEEE Photon Technol Lett, 2013, 25(23): 2281–2284.
- 40 Luo Q Q, Zheng C T, Huang X L, *et al.*. Polymeric N-stage serial-cascaded four-port optical router with scalable 3N channel wavelengths for wideband signal routing application [J]. Optical and Quantum Electronics, 2014, 46(6): 829–849.
- 41 N Sherwood-Droz, H Wang, L Chen, *et al.*. Optical 4×4 hitless silicon router for optical networks-on-chip (NoC) [J]. Opt Express, 2008, 16(20): 15915–1522.
- 42 A Biberman, B G Lee, N Sherwood-Droz, *et al.*. Broadband operation of nanophotonic router for silicon photonic networks-on-chip [J]. IEEE Photon Technol Lett, 2010, 22(12): 926–928.
- 43 M Yang, W M J Green, S Assefa, *et al.*. Non-blocking 4×4 electro-optic silicon switch for on-chip photonic networks [J]. Opt Express, 2011, 19(1): 47–54.
- 44 R Q Ji, L Yang, L Zhang, *et al.*. Microring-resonator-based four-port optical router for photonic networks-on-chip [J]. Opt Express, 2011, 19(20): 18945–18955.
- 45 H X Gu, K H Mo, J Xu, *et al.*. A low-power low-cost optical router for optical networks-on-chip in multiprocessor systems-on-chip [C]. Proc IEEE Comput Soc Annu Symp, 2009: 19–24.
- 46 A Joshi, C Batten, Y J Kwon, *et al.*. Silicon-photonic clos networks for global on-chip communication [C]. Proc 3rd ACM/IEEE Int Symp Network-on-Chip, 2009: 124–133.
- 47 A W Poon, X S Luo, F Xu, *et al.*. Cascaded microresonator-based matrix switch for silicon on-chip optical interconnection [J]. Proc IEEE, 2009, 97(7): 1216–1230.
- 48 R Q Ji, L Yang, L Zhang, *et al.*. Five-port optical router for photonic networks-on-chip [J]. Opt Express, 2011, 19(21): 20258–20268.
- 49 R Q Ji, J Xu, L Yang. Five-port optical router based on microring switches for photonic networks-on-chip [J]. IEEE Photon Technol Lett, 2013, 25(5): 492–495.
- 50 R Min, R Ji, Q Chen, *et al.*. A universal method for constructing N-port nonblocking optical router for photonic networks-on-chip [J]. J Lightwave Technol, 2012, 30(23): 3736–3741.
- 51 Y Ye, X Wu, J Xu, *et al.*. Holistic comparison of optical routers for chip multiprocessors [C]. Anti-Counterfeiting, Security and Identification (ASID) International Conference IEEE, 2012: 1–5.
- 52 Lee B G, Biberman A, Chan J, *et al.*. High-performance modulators and switches for silicon photonic networks-on-chip [J]. IEEE J Sel Top Quantum Electron, 2010, 16(1): 6–22.