

极紫外光子计数成像探测器采集电路的研制

张 凯^{1,2} 尼启良¹

¹中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033

²中国科学院大学, 北京 100049

摘要 为了使极紫外光子计数成像探测器能够高速采集数据并显示光子位置信息, 研制了一款数据采集电路系统。分析了基于感应电荷楔条形位置灵敏阳极光子计数成像探测器的成像原理, 选用符合性能要求的模数(A/D)转换芯片, 在现场可编程门阵列(FPGA)主控芯片的控制下对去除峰值保持电路模块的模拟信号进行采样和转换。FPGA将接收到的数字信号处理以后通过USB数据传输系统发送给计算机, 上位机软件再进行解包、计算和成像等工作, 将光子的位置图像显示出来。最后对所成图像的线性度和分辨率进行鉴定。实验结果表明, 该电路系统具有最高为2 MHz的采样速度和3路同步采样能力, 并且在没有峰值保持电路的情况下采集到的图像仍具有很好的线性度和高达5 lp/mm的空间分辨率。能快速准确地完成数据采集和绘图成像, 满足极紫外探测器对采集电路的性能要求。

关键词 探测器; 紫外光子; 现场可编程门阵列; 模/数转换

中图分类号 O436 文献标识码 A doi: 10.3788/LOP51.100401

Data Acquisition Circuitry Design for Extreme Ultraviolet Photon-Counting Imaging Detector

Zhang Kai^{1,2} Ni Qiliang¹

¹Changchun Institute of Optics, Fine Mechanics and Physics, Chinese Academy of Sciences, Changchun, Jilin 130033, China

²University of Chinese Academy of Sciences, Beijing 100049, China

Abstract To collect data at a high speed and display the picture of the photon position on the computer by the extreme ultraviolet (EUV) photon-counting imaging detector, a data acquisition circuit is designed. The principle of the photon-counting imaging detector based on position sensitive strip wedge anode is analyzed. The high-performance analog/digital (A/D) conversion chips are chosen to collect and convert the analog signals from the circuit with the peak holding block removed to digital signals under the control of the field programmable gate array (FPGA) chip. FPGA will process the received digital signals according to certain rules and send them to the computer by USB data transfer system. The developed software computes the data, draws the photon position picture according to the computed results and displays it. The experimental results show that the circuit system performs well with the highest sampling and converting speed of 2 MHz and the capability of 3-way simultaneous sampling. The image analysis shows that the picture has good linearity and 5 lp/mm spatial resolution. The circuit can collect the data and graph images fast and accurately, which completely meets the requirements of an EUV detector.

Key words detectors; ultraviolet photons; field programmable gate array; analog to digital conversion

OCIS codes 040.7190; 330.1880; 340.7480; 320.5550

收稿日期: 2014-03-23; 收到修改稿日期: 2014-05-13; 网络出版日期: 2014-09-09

基金项目: 国家自然科学基金(61077016)

作者简介: 张 凯(1989—), 男, 硕士研究生, 主要从事紫外光子计数成像探测器位置读出电路等方面的研究。

E-mail: zciomp@126.com

导师简介: 尼启良(1966—), 男, 博士, 研究员, 主要从事软X射线-紫外波段空间应用光子计数成像探测器等方面的研究。E-mail: niqiliang@yahoo.com

1 引言

在天文观测及空间探测领域,紫外探测有非常重要的意义。随着“嫦娥”系列卫星的成功发射,极紫外(EUV)光子计数成像探测器在紫外探测方面已得到重大应用。极紫外光子计数成像探测器是探月卫星的一个重要载荷,主要用于对地球附近等离子体层产生的30.4 nm极紫外光辐射采集成像,从而研究地球外层空间物质的分布和活动情况^[1-2]。

使用微通道板(MCP)的位置灵敏阳极光子计数成像探测器由前端的成像器件、模拟处理电路和后续的信号采集电路构成。目前关于极紫外探测器前端输出的模拟信号采集和成像的方法一般有2种:使用通用的数据采集卡和专用软件,制作以现场可编程门阵列(FPGA)和USB控制芯片为核心的数字电路系统。传统的数据采集卡一般是基于个人电脑接口(PCI)总线接口的,一次能传输32位或64位的数据,拥有高达1 GB/s的数据传输速率,且由于其通用性和性能高度稳定性、使用便捷性等优点,在极紫外探测器研制前期被广泛地用来进行实验以及检测探测器的性能。但在探测器研制技术越来越成熟之后,数据采集卡因其成本高昂、体积庞大、针对性不强等劣势,逐渐不适用于极紫外探测器的整体开发。开发者转向体积更小、成本更低、适用性更强的专用集成电路以探索信号采集的实现方案,利用电子技术研制基于位敏阳极光子计数探测器的信号采集电路,使探测器前端收集到的关于光子位置信息的模拟信号能够准确实时地传送到计算机上并通过解码公式计算出紫外光子的实际位置。本文使用当前应用非常广泛的FPGA芯片设计了一款结构精致、性能灵活的信号采集电路,并对采集到的图像做了分辨率和线性度的性能分析,结果表明该电路满足极紫外探测器的成像要求。

2 极紫外光子计数成像探测器的工作原理

基于感应电荷位敏阳极的极紫外光子计数成像探测器由MCP堆、感应电荷楔条形(WSA)位置灵敏阳极、模拟处理电路和数据采集传输电路组成。如图1所示,外部准直紫外光束通过系统前端的分辨率测试板后,紫外光子被探测器内的MCP堆接收,MCP堆将光子转换成光电子。在高压的作用下光电子经过倍增变成包含 $10^6 \sim 10^7$ 个电子的电子云,电子云入射到电阻膜上,在WSA阳极表面产生感应电荷云,使WSA阳极同时产生3个电荷脉冲^[3]。阳极后边的模拟电路部分负责对电荷脉冲进行幅度放大、波形调整等处理。以往的极紫外探测器样机在性能研究时在模拟处理电路部分加入了峰值保持模块^[4],输出的脉冲信号为宽度约为4 ms的矩形脉冲,使后端的采集电路有充分的采样时间。为了精简模拟电路,本设计中去除了模拟处理电路部分的峰值保持模块,最终出来的W,S和Z 3路脉冲信号为最高峰宽度约为200 ns、幅度在0~10 V之间的准高斯波形。图2为S极输出的脉冲的波形图,图像波形1为S极的脉冲信号,波形2为双晶体管逻辑电路(TTL)触发信号,用于触发后续采集电路准确采样。

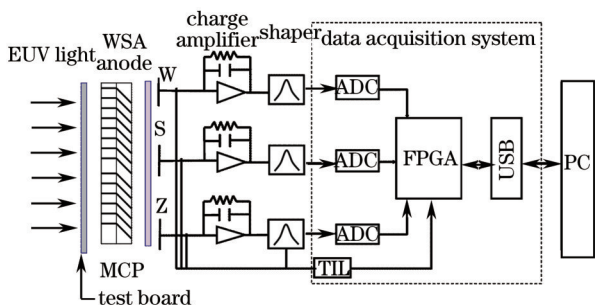


图1 极紫外探测器工作原理示意图

Fig.1 Schematic of EUV detector work process

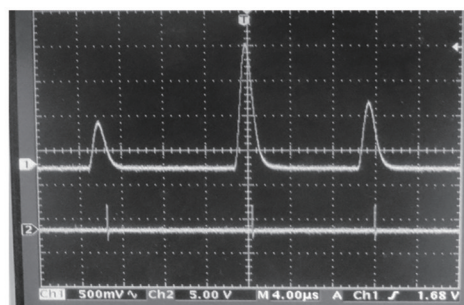


图2 脉冲波形显示

Fig.2 Pulse waveform display

数字采集电路在TTL触发信号的驱动下对W,S和Z 3路脉冲信号的最高峰进行采样和保持,将接触到的模拟值转换为数字量后再通过USB总线传输给计算机。采集到原始数据后,上位机软件将读到的二进制数据转换为十进制数,恢复原本的模拟幅值。再通过W,S和Z路阳极上电荷信号的大小计算出电子云质心的位置。电子云的质心位置公式为^[5]

$$X = \frac{2Q_s}{Q_w + Q_s + Q_z}, Y = \frac{2Q_w}{Q_w + Q_s + Q_z}, \quad (1)$$

式中 Q_w 、 Q_s 和 Q_z 分别为 W、S 和 Z 电极收集到 3 个电脉冲的电量, (X, Y) 坐标为入射到 MCP 表面的光子位置。在所成的图像上, 一个亮点表示一个光子的位置, 图像越亮的地方说明该位置接收到的光子数量越多。

3 数据采集电路系统的设计

3.1 芯片的选择

由于到达模数转换(A/D)芯片的模拟信号前端未加峰值保持模块, 所以 A/D 转换芯片需要选择带有采样保持功能的器件。本系统选用美国 DATEL 公司的 ADS-1202 芯片, 它具有采样保持功能, 有 12 位转换精度和 2 MHz 的转换速度, 并且有 0~10 V 的模拟信号输入范围, 转换精度 $t_{LSB} = V_{max} / 2^N = 10 / 2^{12} = 0.0024$ V, 满足系统成像分辨率的要求。核心控制器件 FPGA 芯片选择 Xilinx 公司 Spartan-3E 系列的 XC3S500E, 该芯片是一款具有 50 万门的可编程逻辑器件, 有 158 个用户输入/输出(I/O)管脚, 兼容多种 I/O 标准^[6]。USB 芯片选用的是 Cypress 公司 EZ-USB FX2 系列的 CY7C68013A 芯片, Cypress 公司的 EZ-USB FX2 是世界上第一款集成 USB2.0 的微处理器, 最高有 48 MHz 的读写速度, 完全能够满足本系统对数据传输速度的要求。

3.2 电路系统整体结构

如图 3 所示, 数字电路系统由 FPGA 和 USB2.0 控制芯片构成, 完成对模拟信号的采集和传输工作。FPGA 是整个系统的核心控制部分, 在 TTL 脉冲触发信号的提示下控制 W、S 和 Z 3 路 A/D 芯片的工作并及时接收传回来的有效数据, 在另一端与 USB 芯片进行高速通信, 将采集到的数据通过 USB 芯片发送到计算机中。由于光子的平均计数率即 FPGA 的数据接收速度不超过 200 kHz, 而与 USB 的数据交换速度设定为 48 MHz, 为了匹配两者的速度, 在 FPGA 芯片内部设置了 2 kB 内存的 FIFO(First In First Out)缓存模块^[7]。USB 芯片的工作模式设为 Slave FIFO 模式, 在这种模式下, USB 可以像普通 FIFO 那样进行数据读写。

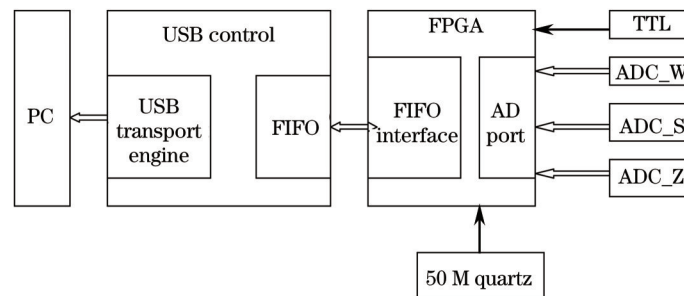


图3 信号采集电路的组成

Fig.3 Composition of signal acquisition circuit

3.3 FPGA 逻辑设计

在本系统中, FPGA 内部生成 A/D 采样控制模块, USB 控制模块和 FIFO 缓存模块。对 A/D 采样芯片的控制是整个电路能否顺利工作的关键部分, 由于 FPGA 是在一个 TTL 脉冲信号的触发下同步对 3 路信号作采集, 因此对于数据的存储和传输先后顺序要在逻辑设计中安排好。FPGA 控制 S、W 和 Z 3 路 A/D 采样芯

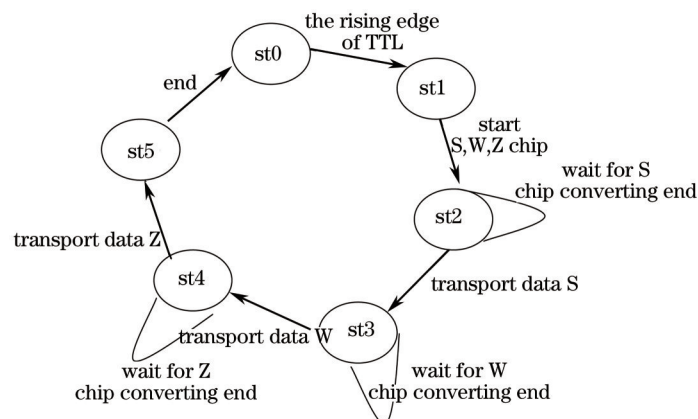


图4 A/D 采样控制时序

Fig.4 Time sequence of A/D sampling control

片的工作过程如图4所示,系统进入工作状态后,当TTL处于高电平时,FPGA发出信号同时启动3个芯片对脉冲采样;然后先对S路的A/D芯片转换结束信号作出反应,一旦转换结束,将转换好的S路数据存储在缓存中;完成后同样依次接收W路和Z路数据,这样一个工作周期完成,进入初始状态,等待下一个TTL高电平的到来。

图5是在Xilinx公司开发工具ISE10.0下对A/D芯片控制逻辑的结果仿真图,可以看出各路数据能够按预期的次序输出。

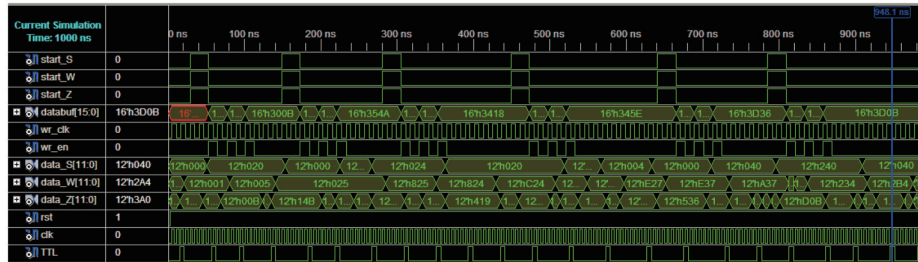


图5 A/D采样控制逻辑仿真

Fig.5 Logic simulation of A/D sampling control

FPGA与USB芯片的通信目的是将缓存FIFO中的数据及时发送到计算机中,其控制逻辑比较容易实现,主要有2项工作:对USB内存空满状态的判断和数据的传输,USB芯片在内部存储满一定内存的数据后自动打包发送给计算机。由于USB在进行数据传输时一次传输16位数据,故采集到的原始数据是以文本文件存储的4位16进制数(即16位二进制数据),其中每个数据的第1位是为了补足16位数据而自行添加的检验码,同一个光子的S、W和Z极脉冲依次添加的值为1、2、3,软件在计算时先对其进行判别和滤除。表1给出了几组采集到的数字量及其对应的光子位置坐标。

表1 采集到的数字信号及其对应的光子坐标

Table 1 Collected digital signals and the corresponding coordinates

No.	Pulse value S	Pulse value W	Pulse value Z	X axis	Y axis
1	195C	28EF	3ABA	0.645	0.616
2	1894	2898	39E8	0.634	0.635
3	188C	28B9	393D	0.645	0.658

3.4 相关软件的设计

需要软件设计的部分是USB控制芯片CY7C68013A的固件程序设计和上位机软件中对采集到的数据进行解包、识别和计算成像的程序设计。USB固件的设计是为了完成USB芯片的功能配置^[8],在本系统中就是使USB朝着Slave FIFO模式进行配置。上位机软件的编写是为了配合电路采集到的数据实际格式而进行解包,根据ADS-1202芯片的模数转换规则将采到的二进制数字量还原成十进制量化值 Q_w 、 Q_s 和 Q_z ,其计算公式为

$$U = \frac{10V}{4096} \sum_{i=0}^{11} d_i 2^i, \quad (2)$$

式中 d_i 为第 i 位的值,然后再根据(1)式算出每一个光子对应的位置坐标 (X, Y) ,在软件上精度为1500 pixel×1500 pixel的格点成像区域对应点处亮度值加1,同时每得出一组有效坐标值对计数率值加1。采集成像操作界面如图6所示。

图7是通过上位机软件计算出的还原成模拟量后3路脉冲波形图,为了清楚地显示各个波形,取前300个光子信号作为显示样本,图中横轴坐标为光子序号,纵轴坐标为脉冲幅值,单位为mV。

4 成像线性度和空间分辨率测试

系统能正常采集数据以后,首先需要电路的性能进行测定。在印刷电路板(PCB)设计过程中对于电源和地线的处理不当或者硬件逻辑控制设计的不合理,都会对最终的成像产生一定的影响,造成图像重影或者拖尾等现象。

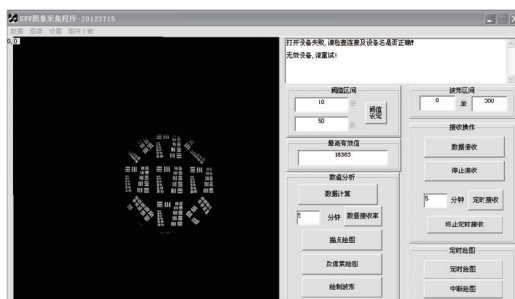


图6 应用程序界面

Fig.6 Application program interface

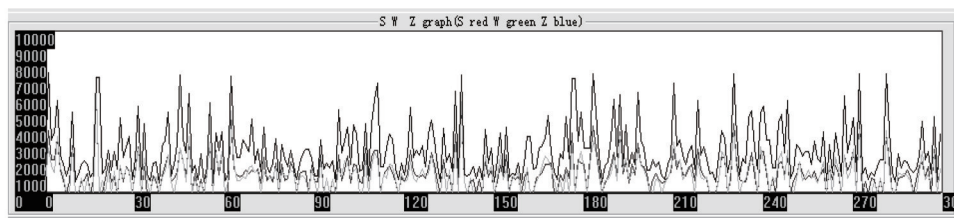


图7 W,S,Z极脉冲幅度分布图

Fig.7 Distribution of W, S, Z pulse amplitude

成像线性度的测试方法是选用1块直径为50 mm的针孔阵列,通过平行光管发出的平行光将它的像1:1投影在MCP上,再对采集到的光子进行成像,图8是成像效果显示。经过对比和分析发现图像的线性度保持的非常好。

空间分辨率的测试方法是对美国空军1951年制定的分辨率检测板(USAF1951)进行紫外光成像,分辨率板上的每一组线宽对应不同的线对,所成图像能分辨的最窄线对就是它的空间分辨率^[9]。图9(a)是在光子计数率为 $36 \times 10^4 \text{ s}^{-1}$ 的情况下使用本文设计的采集电路采到的分辨率测试图像,图9(b)是使用NI公司的数据采集卡PCI-6110在同样的计数率下采到的图像。对比图像发现自主设计的采集电路成像效果好于PCI采集卡的成像效果,且成本大大低于后者,所得图像能分辨出最小的6单元条纹,分辨率可达5 lp/mm,说明本文研制的信号采集电路完好地再现了极紫外探测器前端输出的数据。

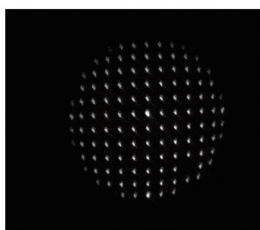


图8 线性度测试成像

Fig.8 Linearity testing image

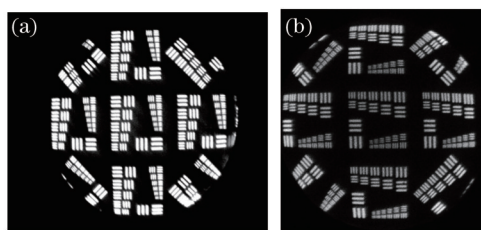


图9 分辨率测试成像

Fig.9 Resolution testing image

5 结 论

根据极紫外探测器研制的实际需要,利用当前比较热门的FPGA设计技术,设计开发了一套可替代PCI数据采集卡的采集电路系统和对应的绘图成像软件,尝试对去掉峰值保持模块的脉冲信号进行采集。实验结果表明,该电路性能稳定,采样速率高达2 MHz,所成图像具有很好的线性度和5 lp/mm的空间分辨率,满足探测器对读出电路的性能要求。此外,本设计的思想和技术可以应用于以其他阳极为基础的紫外探测器研制。

参 考 文 献

- 1 Yu Lei, Wang Shurong, Qu Yi, *et al.*. Single-grating optical system of imaging spectrometer with high resolution for ionosphere detection[J]. Acta Optica Sinica, 2011, 31(7): 0712005.

- 于 磊, 王淑荣, 曲 艺, 等. 用于电离层探测的单光栅高分辨率成像光谱仪光学系统研究[J]. 光学学报, 2011, 31(7): 0712005.
- 2 Huang Liang. Design of the Main Control System of EUV Camera Based on FPGA[D]. Beijing: Graduate School of the Chinese Academy of Sciences, 2010. 1-2.
- 黄 良. 基于FPGA的极紫外相机主控系统设计[D]. 北京: 中国科学院研究生院, 2010. 1-2.
- 3 Ni Qiliang. Study on characteristic performance of an MCP-based photon-counting imaging detector[J]. Acta Optica Sinica, 2013, 33(11): 1104001.
- 尼启良. 极紫外微通道板光子计数成像探测器性能研究[J]. 光学学报, 2013, 33(11): 1104001.
- 4 Liu Yongan, Zhao Feifei, Hu Huijun, *et al.*. Properties of photon-counting imaging detector with Au photocathode[J]. Acta Optica Sinica, 2011, 31(1): 0123002.
- 刘永安, 赵菲菲, 胡慧君, 等. 采用金阴极的光子计数成像探测器的性能[J]. 光学学报, 2011, 31(1): 0123002.
- 5 Ni Qiliang, Liu Shijie, Chen Bo. Investigation on extreme ultraviolet photon-counting imaging detector with position-sensitive anode[J]. Chinese J Optics and Application Optics, 2009, 2(1): 36-40.
- 尼启良, 刘世界, 陈 波. 极紫外位置灵敏阳极光子计数成像探测器研究[J]. 中国光学与应用光学, 2009, 2(1): 36-40.
- 6 XILINX Spartan-3E FPGA Family: Complete Data Sheet[EB/OL]. www.xilinx.com.
- 7 Gao Bing. A portable data acquisition system based on the FPGA and USB2.0[J]. Journal of University of Electronic Science and Technology of China, 2010, 39(Suppl): 61-64.
- 高 冰. 基于FPGA与USB2.0的便携式数据采集系统的设计[J]. 电子科技大学学报, 2010, 39(Suppl): 61-64.
- 8 Zhao Lesen. Design and Implementation of Data Acquisition and Real-Time Processing System Based on FPGA and USB2.0[D]. Qingdao: Ocean University of China, 2012. 30-32.
- 赵乐森. 基于FPGA与USB2.0的数据采集与实时处理系统的设计与实现[D]. 青岛: 中国海洋大学, 2012. 30-32.
- 9 He Lingping, Yue Jinying, Chen Bo. Image acquisition system of an MCP photon counting position-sensitive detector [J]. Optical Instrument, 2013, 35(5): 75-79.
- 何玲平, 岳巾英, 陈 波. 一种MCP光子计数位置灵敏探测器图像采集系统[J]. 光学仪器, 2013, 35(5): 75-79.