

光反馈垂直腔面发射激光器的可重构光电混沌逻辑门

许葛亮*, 笪诚**, 倪乾龙, 周山坡, 程峰

巢湖学院电子工程学院, 安徽 合肥 238000

摘要 基于外部光反馈注入垂直腔面发射激光器(VCSEL)的混沌偏振系统以及线性电光调制理论,提出了一种可重构的光电混沌逻辑门实现方案,并给出了具体的物理模型。首先,通过计算确定 VCSEL 输出光为混沌态时的参数空间,如外加电场、光反馈强度。然后,将外加电场调制为门控因子,光反馈强度调制为逻辑输入,逻辑输出采用阈值机制进行解调。当逻辑输入与门控因子满足不同逻辑运算关系时,系统就能灵活切换不同的混沌逻辑门,如 AND、NAND、OR、NOR、XOR 和 XNOR。

关键词 光通信;垂直腔面发射激光器;混沌;逻辑门

中图分类号 N93

文献标志码 A

doi: 10.3788/CJL202047.1206003

Reconfigurable Optoelectronic Chaotic Logic Gates in Vertical Cavity Surface Emitting Laser with Optical Feedback

Xu Geliang*, Da Cheng**, Ni Qianlong, Zhou Shanpo, Cheng Feng

School of Electronic Engineering, Chaohu University, Hefei, Anhui 238000, China

Abstract Based on the chaos polarization system of external optical feedback injection vertical cavity surface emitting laser (VCSEL) and the theory of linear electro-optic modulation, a reconfigurable opto-electronic chaotic logic gate is proposed and its physical model is given in this paper. First, the parameter space, such as applied electric field and optical feedback intensity, is determined when VCSEL output light is chaotic state. Then, the external electric field is modulated as the gating factor, the optical feedback intensity is modulated as the logic input, and the logic output is demodulated by threshold mechanism. When the logic input and gating factor satisfy different logic operation relations, the system can switch different chaotic logic gates flexibly, such as AND, NAND, OR, NOR, XOR, and XNOR.

Key words optical communications; vertical cavity surface emitting laser; chaos; logic gate

OCIS codes 060.4510; 230.3750; 140.1540; 200.4660

1 引言

随着通信用户的逐渐增多以及互联网、多媒体行业的快速发展,我国的通信量逐年增长。传统的电通信具有信号传输质量差、传输速率慢,且易受外界信号干扰和噪声影响等缺点,难以满足目前对信息传输的要求。相比传统的电通信,激光混沌通信具有传输距离长、速率快、容量大等优点,且混沌激光维度高,对信息进行加密时具有很强的保密性和安全性。在光网络中,实现光交

换、光提取、光计算以及光复用、解复用的基础是开发高速的光电逻辑门器件。垂直腔面发射激光器(VCSEL)是一款性能良好的半导体激光器,具有阈值电流低、可单纵模工作、动态调制频率高以及功耗低等优点^[1-10]。VCSEL 中的增益介质或激光腔存在较弱的各向异性,导致 VCSEL 通常会输出包含两个相互正交的线性偏振模,即 x 和 y 偏振模,且两个偏振模相互抑制。以 VCSEL 为核心单元的激光混沌偏振系统,具有高维的非线性动力学,为成功实现光混沌逻辑门创造了条件。近些

收稿日期: 2020-06-03; 修回日期: 2020-07-08; 录用日期: 2020-08-06

基金项目: 安徽省自然科学基金(2008085MA22)、巢湖学院校级科学研究(XLY-202001)、巢湖学院 2019 年度国家级大学生创新创业训练计划(201910380019)

*E-mail: 840448760@qq.com; **E-mail: agree@mail.ustc.edu.cn

年,人们利用半导体激光器间的混沌同步^[5-7,11-12]以及光注入 VCSEL 的偏振双稳态^[13-28]等非线性动力学实现了光混沌逻辑计算。2011 年,颜森林等^[5-6]利用半导体激光器间的平行同步,成功实现了光电或非(NOR)、同或(XNOR)逻辑门,并基于混沌同步理论,在实验中发现了混沌 XNOR、非(NOT)、NOR 逻辑门。2015 年,本课题组^[16]基于新的电光调制理论,探索出实现光电复合逻辑门的实验方法;2016 年,本课题组^[7]基于光注入 VCSEL 的偏振转换,进一步实现了光电随机逻辑门及其延时存储;2017 年,本课题组^[29]提出可重构的混沌逻辑计算方案。国外也利用光注入 VCSEL 的偏振双稳态及噪声等成功探索出实现混沌逻辑计算的实验方案^[1-3]。

上述混沌逻辑门都是在系统参数间的逻辑关系为静态条件下获得的^[1-7, 13, 17]。外部光反馈注入 VCSEL 是一个高维的混沌偏振系统,具有丰富的非线性动力学,可通过稍微改变系统参数,实现不同逻辑门之间的灵活切换,即混沌逻辑门的动态可重构。要成功实现混沌逻辑门,还需解决很多基础性的技术问题,如混沌逻辑门与 VCSEL 混沌偏振

系统参数间的依赖关系、门控因子的选取以及混沌逻辑门的可重构能力。针对上述问题,本文基于外部光反馈注入 VCSEL 的混沌偏振系统,首先研究了 VCSEL 输出偏振光的动力学状态在系统参数空间(外加电场和光反馈强度)中的动态演变;然后选取合适的系统参数调制逻辑输入和门控因子,对逻辑输出采用合理的解调方式,并进一步给出实现光电混沌逻辑门的技术方案;最后在实验中展示了逻辑门的灵活转换。

2 理论和模型

基于光反馈 VCSEL 混沌偏振系统,得到可重构混沌逻辑门的实现方案,如图 1 所示。其中, I 为逻辑输入,且 I 等于两方波之和,即 $I = I_1 + I_2$ 。用光反馈强度调制逻辑输入,门控因子 G 用外加电场进行调制,主要用来控制系统实现逻辑门的种类及转换;系统输出的 x 偏振光(x -PC)被解调为逻辑输出 X ,逻辑输出 X 采用阈值机制判定。

图 1(a)和图 1(b)分别为原理框图和详细光路图。图 1(a)中,混沌偏振系统可看作混沌信号处理器,输出的两束混沌偏振光可表示为

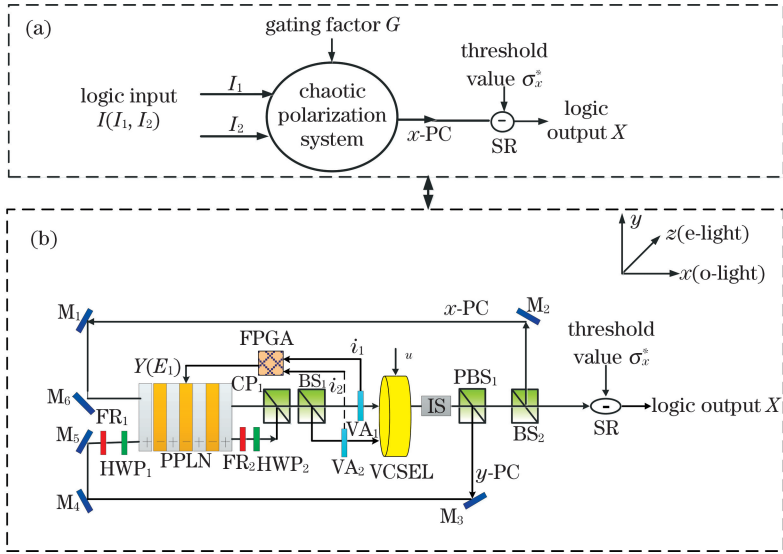


图 1 光反馈 VCSEL 的可重构混沌逻辑门。(a)原理图;(b)光路图

Fig. 1 Reconfigurable chaotic logic gate of optical feedback VCSEL. (a) Schematic diagram; (b) light path diagram

$$\frac{d}{dt} \begin{bmatrix} E_x(t) \\ E_y(t) \end{bmatrix} = k(1 + ia) \{ [N(t) - 1] \} \begin{bmatrix} E_x(t) \\ E_y(t) \end{bmatrix} \pm k(1 + ia) in(t) \begin{bmatrix} E_y(t) \\ E_x(t) \end{bmatrix} \pm (\gamma_a + i\gamma_p) \begin{bmatrix} E_x(t) \\ E_y(t) \end{bmatrix} + k_i \begin{bmatrix} E_x(t - \tau) \\ E_y(t - \tau) \end{bmatrix} \times \exp(-i\omega_0 \tau) + \begin{pmatrix} \sqrt{\beta_{sp}} \gamma_e N \zeta_x \\ \sqrt{\beta_{sp}} \gamma_e N \zeta_y \end{pmatrix}, \quad (1)$$

$$\frac{dN(t)}{dt} = -\gamma_e \{ N(t) - \mu + N(t) [|E_x(t)|^2 + |E_y(t)|^2] + in(t) [E_y(t) E_x^*(t) - E_x(t) E_y^*(t)] \}, \quad (2)$$

$$\frac{dn(t)}{dt} = -\gamma_s n(t) - \gamma_e \{n(t) [|E_x(t)|^2 + |E_y(t)|^2] + iN(t)[E_y(t)E_x^*(t) - E_x(t)E_y^*(t)]\}, \quad (3)$$

式中,下标 x 、 y 分别为 x -PC、 y -PC, t 为时间, n 为上、下旋通道载流子浓度差, $\sqrt{\gamma_e N \beta_{sp}}$ 为噪声强度, β_{sp} 为自发辐射因子, N 为反转载流子总数, E 为光的复振幅,上标 $*$ 为共轭符号, ζ_x 、 ζ_y 为一对相互独立,且服从标准正态分布的高斯白噪声, γ_a 为线性偏振二向色性, γ_p 为线性双折射效应, γ_e 为非辐射载流子弛豫速率, γ_s 为自旋弛豫速率, k 为场衰减速率, a 为线宽增强因子, ω_0 为光的中心频率, τ 为时延, μ 为归一化注入电流, k_f 为光反馈强度。实现混沌逻辑门的步骤如下。

1) 首先计算系统输出偏振光的动力学状态在参数空间内的动态演变,确定输出偏振光状态为混沌态时外加电场和光反馈强度的取值范围,找到外加电场和光反馈强度的最优取值。

2) 使逻辑输入 I_1 、 I_2 与门控因子 G 满足一定的逻辑运算关系,如 AND、NAND、或(OR)、或非(NOR)、异或(XOR)及 XNOR。

3) 通过(1)式~(3)式更新 x -PC 和 y -PC 的混沌态,并进一步计算 x -PC 强度的均方差 σ_x 。

4) 通过阈值机制获得逻辑输出 X ,若 $\sigma_x - \sigma_x^* \leq 0$,则 $X=0$;若 $\sigma_x - \sigma_x^* > 0$,则 $X=1$,其中 σ_x^* 为 σ_x 的阈值。

从图 1(b)可以看出,VCSEL 发出的光先通过光隔离器(IS),再被偏振分束器 1(PBS₁)分离为 x -PC 和 y -PC。 x -PC 在反馈腔内被平面镜(M₁)、M₂、M₆ 反射注入到周期性极化铌酸锂(PPLN)晶体中,转换成 o 光。 y -PL 在反馈腔被平面镜 M₃、M₄、M₅ 反射,并通过法拉第旋转器 1(FR₁)和半波片 1(HWP₁)改变偏振方向,注入 PPLN 晶体,转换成 e 光。在外加电场 E_1 的作用下,注入 PPLN 晶体中的 x -PC 和 y -PC 均会受到电光调制。来自 PPLN 晶体的 x -PC 和 y -PC (e 光通过 FR₂ 和 HWP₂ 转化成 y -PC)被耦合器(CP₁)耦合成一束光,再由光束分束器(BS₁)分成两束光,这两束光分别通过可变衰减器 VA₁ 和 VA₂ 再注入 VCSEL。

VA₁ 和 VA₂ 分别用来控制光反馈的强度 k_{f1} 和 k_{f2} 。利用减法器(SR)对来自 BS₂ 的 x -PC 强度的均值与阈值 σ_x^* 作差,解调获得逻辑输出。

光反馈强度 k_{f1} 和 k_{f2} 分别用于调制逻辑输入 I_1 和 I_2 ,外加电场 E_1 被调制为门控因子 G 。门控因子 G 与逻辑输入 I_1 、 I_2 满足某种逻辑运算关系时,系统就能实现相应的逻辑门。如 $G=I_1+I_2$,系统可以实现 OR 门,此时, $X=I_1+I_2$ 。该系统结构简单,组成的光器件少,能在稳定实现逻辑门的基础上节约成本^[29]。

在逻辑门的实现过程中,为了使门控因子 G 与逻辑输入 I_1 、 I_2 同步发生改变,采取的方案:由于 VA₁、VA₂ 受电流控制,其不同电流 i_1 、 i_2 的作用下,可分别调节光反馈强度 k_{f1} 、 k_{f2} 。同时, i_1 、 i_2 被调制为现场可编程门阵列(FPGA)的两个电逻辑输入,分别与光逻辑输入 I_1 、 I_2 保持逻辑同步。用外加电场 E_1 调制 FPGA 的逻辑输出 Y ,如果 $Y=0$,则 $E_1=E_{01}$ ($G=0$);如果 $Y=1$,则 $E_1=E_{02}$ ($G=1$), E_{01} 和 E_{02} 为外加电场 E_1 的两个可能取值。通过 FPGA, Y 与 i_1 、 i_2 可以实现不同的逻辑运算。因此,门控因子 G 可以间接地与光逻辑输入 I_1 、 I_2 实现不同的逻辑运算,在执行每种逻辑运算时,门控因子 G 可同步地与光逻辑输入 I_1 、 I_2 发生变化。

由于 VCSEL 受自身光的延时反馈,PPLN 晶体中的 o 光和 e 光分别由 VCSEL 输出的 x -PC 和 y -PC 转换而来,若延时为 τ ,且两个偏振光的振幅满足

$$E_{o,e}(0, t - \tau) = \sqrt{\frac{\hbar \omega_0 V}{S_A T_L v_c n_{1,2}}} E_{x,y}(t - \tau), \quad (4)$$

式中,下标 o 、 e 分别为 o 光和 e 光, \hbar 为普朗克常量, T_L 为光在激光器腔内往返一次消耗的时间, V 为有源层的体积, S_A 为光斑的有效面积, v_c 为光在真空中的速度, $n_{1,2}$ 分别为 x -PC 和 y -PC 未扰动的折射率。在 PPLN 晶体中经线性电光调制后, o 光和 e 光的振幅可表示为

$$E_{o,e}(L, t - \tau) = \rho_{x,y}(L, t - \tau) \exp(i\beta_0 L) \exp[i\varphi_{x,y}(L, t - \tau)], \quad (5)$$

$$\rho_{x,y}(L, t - \tau) = U_{x,y}^2(0, t - \tau) \cos^2(\nu L) + \left(\frac{\gamma U_{x,y}(0, t - \tau) \pm d_{1,3} U_{y,x}(0, t - \tau)}{\nu} \right)^2 \sin^2(\nu L)^{1/2}, \quad (6)$$

$$\varphi_{x,y}(L, t - \tau) = \arctan \left[\frac{\pm \gamma U_{x,y}(0, t - \tau) - d_{1,3} U_{y,x}(0, t - \tau)}{\nu U_{x,y}(0, t - \tau)} \tan(\nu L) \right], \quad (7)$$

其中,

$$\beta_0 = \frac{\Delta k - d_2 - d_4}{2}, \quad (8)$$

$$\nu = \sqrt{\frac{(\Delta k + d_2 - d_4)^2 + 4d_1d_3}{2}}, \quad (9)$$

$$\gamma = \frac{d_4 - d_2 - \Delta k}{2}, \quad (10)$$

式中, $\rho_{x,y}$ 为 o 光和 e 光复振幅的模, $U_{x,y}$ 为 o 光和 e 光的复振幅, $\varphi_{x,y}$ 为 o 光和 e 光的相位, L 为晶体

的长度, d_1, d_2, d_3, d_4 为有效电光系数, Δk 为波矢量失配, 且 $\Delta k = k_x - k_y + K_1$, $K_1 = 2\pi/\Lambda$, Λ 为晶体的极化周期, $k_x = 2\pi n_1 v_c/\omega_0$, $k_y = 2\pi n_2 v_c/\omega_0$. 从 PPLN 晶体输出的 o 光和 e 光分别被转换为 x -PC 和 y -PC, 可表示为

$$E_{x,y}(t-\tau) = \sqrt{\frac{S_A T_L \nu_c n_{1,2}}{\hbar \omega_0 V}} E_{o,e}(L, t-\tau). \quad (11)$$

表 1 为系统的主要参数和取值范围。

表 1 系统的主要参数

Table 1 Main parameters of system

Parameter and symbol	Value	Parameter and symbol	Value
Line-width enhancement factor a	3	Duty ratio R	0.5
field decay rate k	300	Polar angle θ/π	1/2
Spin relaxation rate γ_s/ns^{-1}	50	Azimuth φ	0
Nonradiative carrier relaxation γ_e/ns^{-1}	1	Crystal temperature F/K	293
Dichroism γ_a/ns^{-1}	-0.1	Poled period of crystal Λ/m^{-1}	5.8×10^5
Birefringence γ_b/ns^{-1}	2	Crystal length L/mm	15
Delay time τ/ns	2	Refractive index of o-light n_1	2.24
Effective refractive index of active layer n_g	3.6	Refractive index of e-light n_2	2.17
Effective area of light spot $S_A/\mu\text{m}^2$	38,485	Differential material gain $g/(\text{m}^3 \cdot \text{s}^{-1})$	2.9×10^{-12}
Length of the laser cavity $L_v/\mu\text{m}$	10	Field confinement factor to the active region Γ	0.05
Normalized injection current μ	1.5	Volume of the active layer $V/\mu\text{m}^3$	384.85

3 结果与讨论

为保证 VCSEL 能持续稳定地输出混沌偏振光, 仿真了 VCSEL 输出的 x -PC 和 y -PC 在参数空间 k_f 和 E_1 的动力学状态, 结果如图 2 所示。(1) 式~(3)式的速率方程可参考表 1 中的参数和四阶龙格库塔法求解。

从图 2 可以发现, 在参数空间 k_f 和 E_1 内, x -

PC 和 y -PC 呈现出各种动力学状态, 如一周期震荡 (P_1)、二周期震荡 (P_2)、准周期震荡 (QP) 以及混沌态 (CO)。实验中只关注混沌态的光输出。图 2(a) 中 k_f 为 $1.061 \sim 1.505 \text{ ns}^{-1}$ 或 $1.648 \sim 1.8 \text{ ns}^{-1}$ 、 E_1 为 $0 \sim 1 \text{ kV/mm}$ 时, x -PC 为混沌态; 当 k_f 为 $1.505 \sim 1.648 \text{ ns}^{-1}$ 、 E_1 为 $0 \sim 0.3 \text{ kV/mm}$ 时, x -PC 也为混沌态。在图 2(b) 中, 当 E_1 为 $0 \sim 0.7182 \text{ kV/mm}$ 、 k_f 为 $1 \sim 1.8 \text{ ns}^{-1}$ 时, y -PC 为混沌态; 当 k_f 为 $0 \sim$

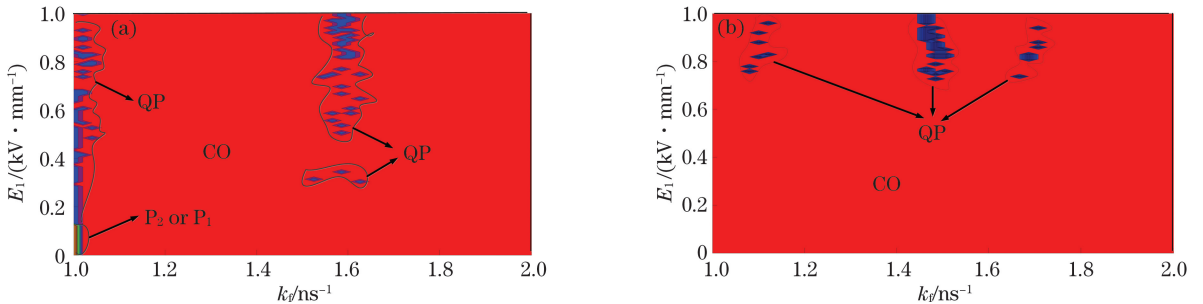


图 2 VCSEL 输出光的动力学状态图。(a) x -PC; (b) y -PC

Fig. 2 Dynamic state diagrams of light from VCSEL. (a) x -PC; (b) y -PC

1.063 ns⁻¹ 或 1.141~1.444 ns⁻¹、1.525~1.646 ns⁻¹ 或 1.725~1.8 ns⁻¹、 E_1 为 0.7182~1 kV/mm 时, y -PC 为混沌态。

用光反馈强度 k_f 调制逻辑输入, 且 $k_f = k_{f1} + k_{f2}$, k_{f1} 和 k_{f2} 分别用于调制逻辑输入 I_1 和 I_2 。由于逻辑输入 I_1 和 I_2 的取值为 0 或 1, 因此逻辑输入 (I_1, I_2) 存在 (0, 0), (0, 1), (1, 0) 和 (1, 1) 四种情形。用 k_{f1} 、 k_{f2} 、 k_{f3} 调制这四种逻辑输入, 设 $k_{f1} = 0.8 \text{ ns}^{-1}$ 、 $k_{f2} = 0.8 \text{ ns}^{-1}$ ($k_{f3} = 1.6 \text{ ns}^{-1}$) 时, $I_1 = 0$, $I_2 = 0$; $k_{f1} = 0.8 \text{ ns}^{-1}$ 、 $k_{f2} = 0.9 \text{ ns}^{-1}$ ($k_{f3} = 1.7 \text{ ns}^{-1}$) 时, $I_1 = 0$, $I_2 = 1$; $k_{f1} = 0.9 \text{ ns}^{-1}$ 、 $k_{f2} = 0.8 \text{ ns}^{-1}$ ($k_{f3} = 1.7 \text{ ns}^{-1}$) 时, $I_1 = 1$, $I_2 = 0$; $k_{f1} =$

0.9 ns⁻¹、 $k_{f2} = 0.9 \text{ ns}^{-1}$ ($k_{f3} = 1.8 \text{ ns}^{-1}$) 时, $I_1 = 1$, $I_2 = 1$ 。门控因子 G 用外加电场 E_1 进行调制, 当 $E_1 = 0.3 \text{ kV/mm}$ 时, $G = 0$; $E_1 = 0.44 \text{ kV/mm}$ 时, $G = 1$ 。从图 1 可知, 当外加电场 E_1 为 0.3 kV/mm 或 0.44 kV/mm, $k_f = 1.6 \text{ ns}^{-1}$ 、 1.7 ns^{-1} 或 1.8 ns^{-1} 时, VCSEL 输出的 x -PC 和 y -PC 均为混沌态。逻辑输出 X 是利用 VCSEL 输出的 x -PC 强度均方差 σ_x 与阈值 σ_x^* 的差进行解调。确定阈值 σ_x^* 的方法: 考虑 G 与逻辑输入 I_1 、 I_2 满足的逻辑运算, 分别计算出 $G = 0$ 时 x -PC 强度均方差的最大值 $\sigma_{x \max}$ 以及 $G = 1$ 时 x -PC 强度均方差的最小值 $\sigma_{x \min}$, 如表 2 所示。

表 2 不同的逻辑运算关系得到的 $\sigma_{x \max}$ 和 $\sigma_{x \min}$

Table 2 $\sigma_{x \max}$ and $\sigma_{x \min}$ obtained from different logical operation relationships

Logic operation	$(I_1, I_2) = (0, 0)$		$(I_1, I_2) = (0, 1) / (1, 0)$		$(I_1, I_2) = (1, 1)$	
	G	σ_x	G	σ_x	G	σ_x
$G = I_1 \cdot I_2$	0	$\sigma_{x \max} = 1.12 \times 10^{-4}$	0	$\sigma_{x \max} = 1.13 \times 10^{-4}$	1	$\sigma_{x \min} = 0.041$
$G = \overline{I_1 \cdot I_2}$	1	$\sigma_{x \min} = 0.040$	1	$\sigma_{x \min} = 0.041$	0	$\sigma_{x \max} = 1.14 \times 10^{-4}$
$G = I_1 + I_2$	0	$\sigma_{x \max} = 1.12 \times 10^{-4}$	1	$\sigma_{x \min} = 0.043$	1	$\sigma_{x \min} = 0.041$
$G = \overline{I_1 + I_2}$	1	$\sigma_{x \min} = 0.044$	0	$\sigma_{x \max} = 1.11 \times 10^{-4}$	0	$\sigma_{x \max} = 1.17 \times 10^{-4}$
$G = I_1 \oplus I_2$	0	$\sigma_{x \max} = 1.16 \times 10^{-4}$	1	$\sigma_{x \min} = 0.046$	0	$\sigma_{x \max} = 1.15 \times 10^{-4}$
$G = I_1 \odot I_2$	1	$\sigma_{x \min} = 0.045$	0	$\sigma_{x \max} = 1.14 \times 10^{-4}$	1	$\sigma_{x \min} = 0.047$

从表 2 可以发现, 当 $G = 1$ 时, 均方差的最小值 $(\sigma_{x \min})_{\min} = 0.040$; 当 $G = 0$ 时, 均方差的最大值 $(\sigma_{x \max})_{\max} = 1.17 \times 10^{-4}$, 即阈值需满足 $(\sigma_{x \max})_{\max} \leq \sigma_x^* < (\sigma_{x \min})_{\min}$ 。实验将 σ_x^* 设为 0.02, 即 σ_x 不大于 0.02, 则 $X = 0$; 否则, $X = 1$ 。

图 3 为系统实现的混沌逻辑 AND、NAND 门, 其中, 虚线为光反馈强度 k_f , 点划线为外加电场 E_1 ,

I_x 为 x -PC 的强度, 且 $I_x = |E_x|^2$ 。从图 3(a) 和表 2 可以发现, 在 $G = I_1 \cdot I_2$ 条件下, 当 $(I_1, I_2) = (0, 0)$ 、 $(I_1, I_2) = (0, 1)$ 和 $(I_1, I_2) = (1, 0)$ 时, $\sigma_{x \max} = 1.13 \times 10^{-4} \leq \sigma_x^* = 0.02$, 此时 $X = 0$; 当 $(I_1, I_2) = (1, 1)$ 时, $\sigma_{x \min} = 0.041 > \sigma_x^* = 0.02$, 此时 $X = 1$ 。这表明当 $G = I_1 \cdot I_2$ 时, 可成功实现逻辑 AND 门, 即 $X = I_1 \cdot I_2$ 。表 3 为逻辑 AND 门的真值表。

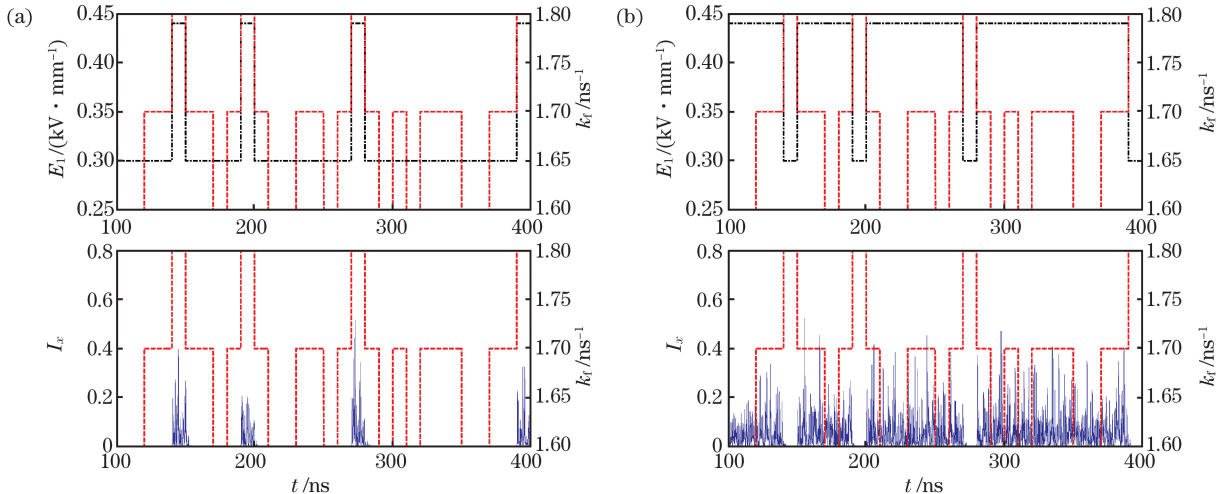


图 3 混沌逻辑门。 (a) AND 门; (b) NAND 门

Fig. 3 Chaos logic gate. (a) AND gate; (b) NAND gate

表 3 AND 门的真值表

Table 3 Truth table of AND gate

(I_1, I_2)	G	Output judgment	Logic output X
(0,0)	0	$\sigma_x \leq \sigma_x^*$	0
(0,1)	0	$\sigma_x \leq \sigma_x^*$	0
(1,0)	0	$\sigma_x \leq \sigma_x^*$	0
(1,1)	1	$\sigma_x > \sigma_x^*$	1

从图 3(b)和表 2 可得到,在 $G = \overline{I_1 \cdot I_2}$ 条件下,当 $(I_1, I_2) = (0, 0)$ 、 $(I_1, I_2) = (0, 1)$ 和 $(I_1, I_2) = (1, 0)$ 时, $\sigma_{x \min} = 0.040 > \sigma_x^* = 0.02$, 此时 $X = 1$; 当

表 4 NAND 门的真值表

Table 4 Truth table of NAND gate

(I_1, I_2)	G	Output judgment	Logic output X
(0,0)	1	$\sigma_x > \sigma_x^*$	1
(0,1)	1	$\sigma_x > \sigma_x^*$	1
(1,0)	1	$\sigma_x > \sigma_x^*$	1
(1,1)	0	$\sigma_x \leq \sigma_x^*$	0

$(I_1, I_2) = (1, 1)$ 时, $\sigma_{x \max} = 1.14 \times 10^{-4} < \sigma_x^* = 0.02$, 此时 $X = 0$ 。当 $G = \overline{I_1 \cdot I_2}$ 时, $X = \overline{I_1 \cdot I_2}$, 表 4 为 NAND 门的真值表。同理可实现混沌逻辑 OR、NOR、XOR 和 XNOR 门, 当 G 与 I_1, I_2 满足 OR 运算时, $X = I_1 + I_2$, 如图 4(a) 和表 5 所示。当 $G = \overline{I_1 + I_2}$ 时, 系统可实现 NOR 门, 即 $X = \overline{I_1 + I_2}$, 如图 4(b) 和表 6 所示。当 $G = I_1 \oplus I_2$ 时, 系统可实现 XOR 门, 即 $X = I_1 \oplus I_2$, 如图 4(c) 和表 7 所示。当 $G = I_1 \odot I_2$ 时, 系统可实现 XNOR 门, 即 $X = I_1 \odot I_2$, 如图 4(d) 和表 8 所示。

表 5 OR 门真值表

Table 5 Truth table of OR gate

(I_1, I_2)	G	Output judgment	Logic output X
(0,0)	0	$\sigma_x \leq \sigma_x^*$	0
(0,1)	1	$\sigma_x > \sigma_x^*$	1
(1,0)	1	$\sigma_x > \sigma_x^*$	1
(1,1)	1	$\sigma_x > \sigma_x^*$	1

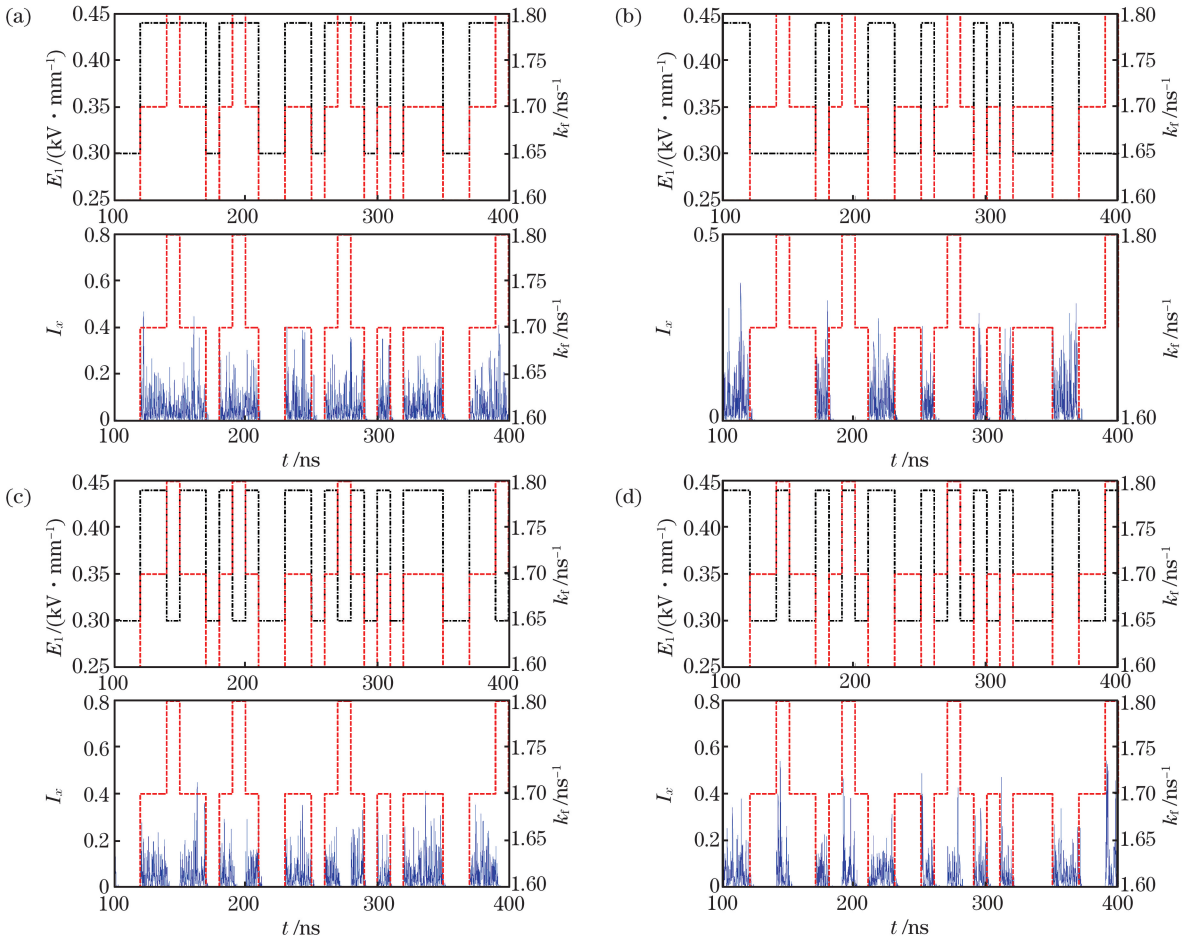


图 4 混沌逻辑门。(a) OR; (b) NOR; (c) XOR; (d) XNOR

Fig. 4 Chaotic logic gate. (a) OR; (b) NOR; (c) XOR; (d) XNOR

表 6 NOR 门真值表

Table 6 Truth table of NOR gate

(I_1, I_2)	G	Output judgment	Logic output X
(0,0)	1	$\sigma_x > \sigma_x^*$	1
(0,1)	0	$\sigma_x \leq \sigma_x^*$	0
(1,0)	0	$\sigma_x \leq \sigma_x^*$	0
(1,1)	0	$\sigma_x \leq \sigma_x^*$	0

表 7 XOR 门真值表

Table 7 Truth table of XOR gate

(I_1, I_2)	G	Output judgment	Logic output X
(0, 0)	0	$\sigma_x \leq \sigma_x^*$	0
(0, 1)	1	$\sigma_x > \sigma_x^*$	1
(1, 0)	1	$\sigma_x > \sigma_x^*$	1
(1, 1)	0	$\sigma_x \leq \sigma_x^*$	0

表 8 XNOR 门真值表

Table 8 Truth table of XNOR gate

(I_1, I_2)	G	Output judgment	Logic output X
(0, 0)	1	$\sigma_x > \sigma_x^*$	1
(0, 1)	0	$\sigma_x \leq \sigma_x^*$	0
(1, 0)	0	$\sigma_x \leq \sigma_x^*$	0
(1, 1)	1	$\sigma_x > \sigma_x^*$	1

综上所述,当门控因子 G 与逻辑输入 I_1, I_2 满足不同的逻辑运算关系时,系统就能实现对应的逻辑门运算。由于逻辑输入的一个码元持续时间 $T=10\text{ ns}$,且光在反馈腔的延迟时间 τ 为 2 ns ,得到逻辑计算的速率为 $1/12\text{ GHz}$ 。

图 5 为混沌逻辑门间的灵活切换,即可重构的

混沌逻辑门。可以发现,当时间 t 为 $100\sim 200\text{ ns}$ 时, $G=I_1 \cdot I_2, X=I_1 \cdot I_2$, 系统可实现混沌逻辑 AND 门;当 t 为 $200\sim 300\text{ ns}$ 时, $G=\overline{I_1 \cdot I_2}, X=\overline{I_1 \cdot I_2}$, 系统可实现逻辑 NAND 门;当 t 为 $300\sim 400\text{ ns}$ 时, $G=I_1 + I_2, X=I_1 + I_2$, 系统可实现逻辑 OR 门;当 t 为 $400\sim 500\text{ ns}$ 时, $G=\overline{I_1 + I_2}, X=\overline{I_1 + I_2}$, 系统可实现逻辑 NOR 门;当 t 为 $500\sim 600\text{ ns}$ 时, $G=I_1 \oplus I_2, X=I_1 \oplus I_2$, 系统可实现逻辑 XOR 门;当 t 为 $600\sim 700\text{ ns}$ 时, $G=I_1 \odot I_2, X=I_1 \odot I_2$, 系统可实现逻辑 XNOR 门。

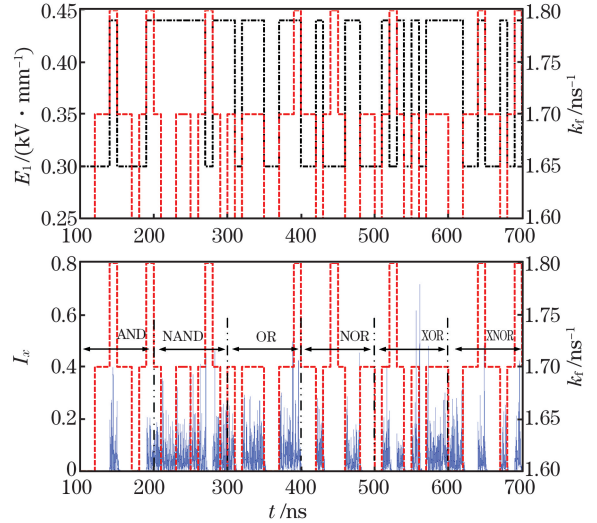


图 5 可重构的混沌逻辑门

Fig. 5 Reconfigurable chaotic logic gates

激光器自身漂移导致的系统参数失配,会影响混沌逻辑门的稳定性。为了探究 γ_p, γ_s, k_f 发生漂移时对逻辑门稳定性的影响,在 γ_p 分别为 $5, 6, 7, 8\text{ ns}^{-1}$ 时,可重构逻辑门的仿真结果如图 6 所示。

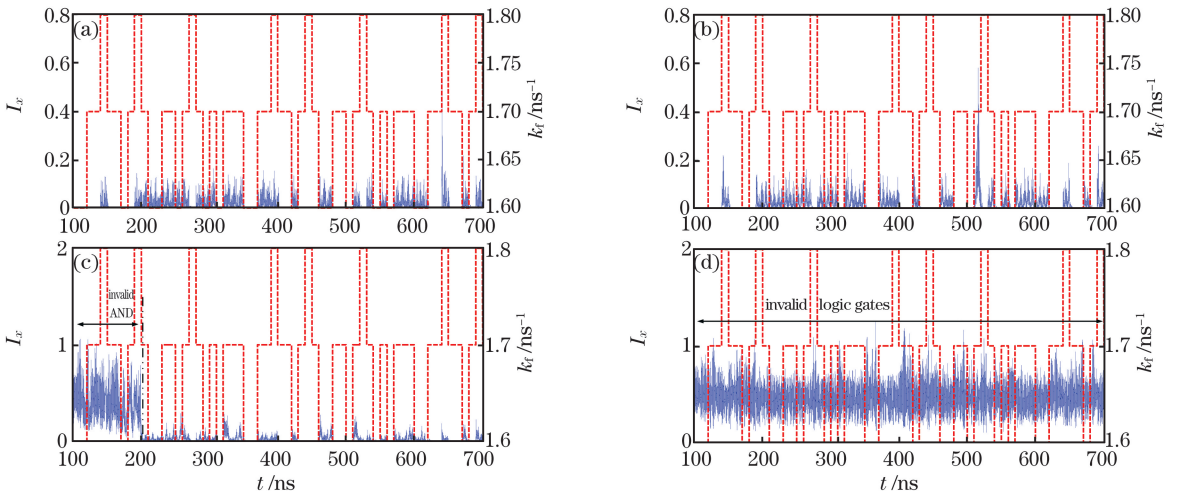


图 6 不同 γ_p 时动态逻辑门的稳定性。(a) $\gamma_p=5\text{ ns}^{-1}$; (b) $\gamma_p=6\text{ ns}^{-1}$; (c) $\gamma_p=7\text{ ns}^{-1}$; (d) $\gamma_p=8\text{ ns}^{-1}$

Fig. 6 Stability of dynamic logic gates at different γ_p . (a) $\gamma_p=5\text{ ns}^{-1}$; (b) $\gamma_p=6\text{ ns}^{-1}$; (c) $\gamma_p=7\text{ ns}^{-1}$; (d) $\gamma_p=8\text{ ns}^{-1}$

可以发现,当 γ_p 为 $5, 6 \text{ ns}^{-1}$ 时,图 6(a)、图 6(b)中的动态逻辑门稳定性较好,没有错误的逻辑输出,与图 5 中的逻辑门性能相近。当 γ_p 为 7 ns^{-1} , t 为 $10 \sim 200 \text{ ns}$ 时,逻辑输出产生误码,导致逻辑 AND 门失效,稳定性较差。当 γ_p 为 8 ns^{-1} 时,无有效的逻辑门实现,系统不能正常工作。图 7 是 γ_s 为 $40, 60, 70, 80 \text{ ns}^{-1}$ 时逻辑门的实现情况,可以发现,图中的逻辑门均有效,无误码输出,稳定性较强。图 8

为 k_f 的四种失配对逻辑门的影响,可以发现,图中的动态逻辑门均有效,且稳定性强,表明 k_f 的四种失配对动态逻辑门的稳定性没有产生明显的影响。由于 $\gamma_p = 2 \text{ ns}^{-1}$, $\gamma_s = 50 \text{ ns}^{-1}$, $k_{II} = 1.6 \text{ ns}^{-1}$, $k_{III} = 1.7 \text{ ns}^{-1}$, $k_{III} = 1.8 \text{ ns}^{-1}$,从图 6~图 8 的仿真结果可以发现, γ_p, γ_s, k_f 在较大的失配范围内,逻辑门均表现出很强的稳定性,当 γ_p 增至 7 ns^{-1} 时,逻辑输出产生误码,逻辑门失效,稳定性差。

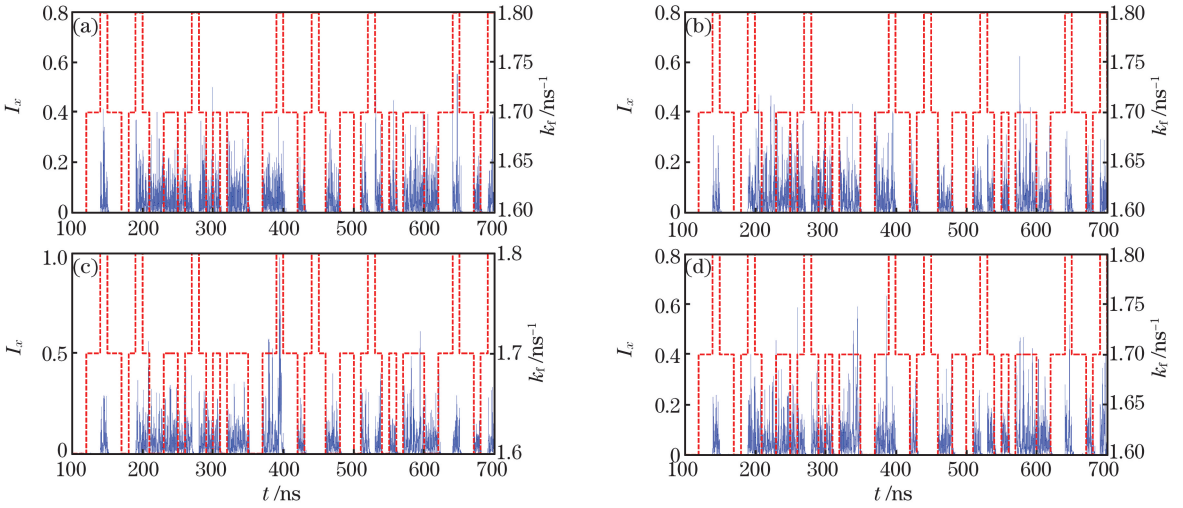


图 7 不同 γ_s 时动态逻辑门的稳定性。(a) $\gamma_s = 40 \text{ ns}^{-1}$; (b) $\gamma_s = 60 \text{ ns}^{-1}$; (c) $\gamma_s = 70 \text{ ns}^{-1}$; (d) $\gamma_s = 80 \text{ ns}^{-1}$

Fig. 7 Stability of dynamic logic gates at different γ_s . (a) $\gamma_s = 40 \text{ ns}^{-1}$; (b) $\gamma_s = 60 \text{ ns}^{-1}$; (c) $\gamma_s = 70 \text{ ns}^{-1}$; (d) $\gamma_s = 80 \text{ ns}^{-1}$

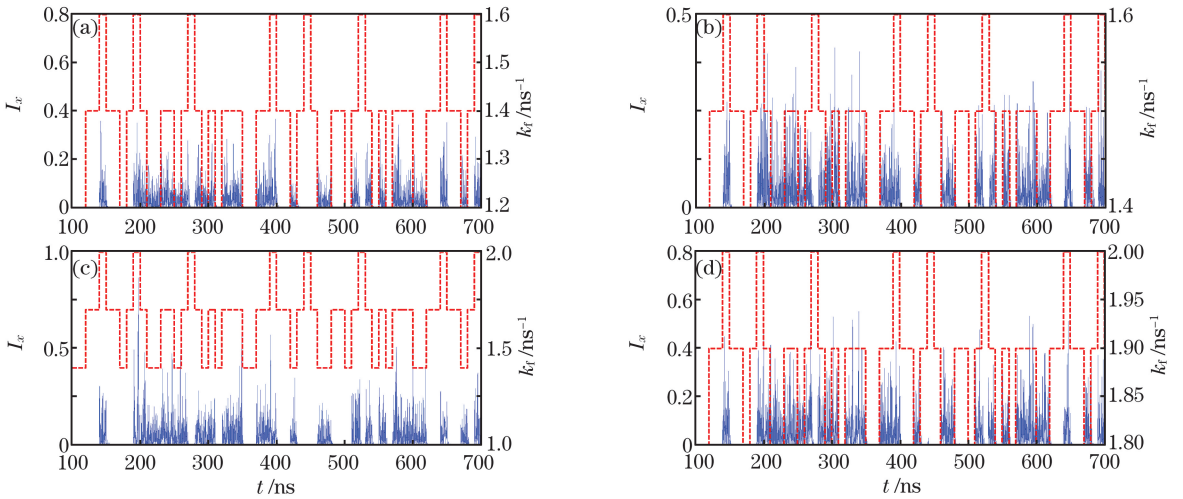


图 8 不同 k_f 时对动态逻辑门的稳定性。(a) $k_{II} = 1.2 \text{ ns}^{-1}$, $k_{III} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.6 \text{ ns}^{-1}$; (b) $k_{II} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.5 \text{ ns}^{-1}$, $k_{III} = 1.6 \text{ ns}^{-1}$; (c) $k_{II} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.7 \text{ ns}^{-1}$, $k_{III} = 2 \text{ ns}^{-1}$; (d) $k_{II} = 1.8 \text{ ns}^{-1}$, $k_{III} = 1.9 \text{ ns}^{-1}$, $k_{III} = 2 \text{ ns}^{-1}$

Fig. 8 Stability of dynamic logic gates at different k_f . (a) $k_{II} = 1.2 \text{ ns}^{-1}$, $k_{III} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.6 \text{ ns}^{-1}$; (b) $k_{II} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.5 \text{ ns}^{-1}$, $k_{III} = 1.6 \text{ ns}^{-1}$; (c) $k_{II} = 1.4 \text{ ns}^{-1}$, $k_{III} = 1.7 \text{ ns}^{-1}$, $k_{III} = 2 \text{ ns}^{-1}$; (d) $k_{II} = 1.8 \text{ ns}^{-1}$, $k_{III} = 1.9 \text{ ns}^{-1}$, $k_{III} = 2 \text{ ns}^{-1}$

4 结 论

基于 VCSEL 受自身光的延时反馈以及电光调制理论,提出了一种实现混沌逻辑门的技术方案。该方案的系统组成简单,可在稳定实现逻辑门的同时节约成本。首先计算了 VCSEL 输出混沌态的偏振光时外加电场和光反馈强度的取值范围;然后将外加电场调制为门控因子,光反馈强度调制为逻辑输入,逻辑输出采用阈值机制对 x -PC 进行解调。最后通过控制逻辑输入与门控因子间的逻辑运算关系,实现不同的混沌逻辑门。利用 FPGA 使门控因子随逻辑输入发生同步变化,进一步实现不同逻辑门之间的灵活切换,验证了混沌逻辑门的可重构性。仿真结果表明,系统参数 γ_p 、 γ_s 、 k_f 在较大的失配度范围内,逻辑门的稳定性较好;但 γ_p 增长至 7 ns^{-1} 时,逻辑输出产生误码; γ_p 为 8 ns^{-1} 时,系统不能实现逻辑门运算,稳定性较差。上述研究结果对于光网络中的光交换、光计算及光传输具有重要的应用价值。

参 考 文 献

- [1] Zamora-Munt J, Masoller C. Numerical implementation of a VCSEL-based stochastic logic gate via polarization bistability[J]. *Optics Express*, 2010, 18(16): 16418-16429.
- [2] Perrone S, Vilaseca R, Masoller C. Stochastic logic gate that exploits noise and polarization bistability in an optically injected VCSEL [J]. *Optics Express*, 2012, 20(20): 22692-22699.
- [3] Salvade M F, Masoller C, Torre M S. All-optical stochastic logic gate based on a VCSEL with tunable optical injection [J]. *IEEE Journal of Quantum Electronics*, 2013, 49(10): 886-893.
- [4] Yan S L. Chaotic laser parallel synchronization and its application in all-optical logic gates [J]. *Acta Physica Sinica*, 2013, 62(23): 230504.
颜森林. 激光混沌并联同步及其在全光逻辑门中的应用研究[J]. *物理学报*, 2013, 62(23): 230504.
- [5] Yan S L. Optoelectronic or all-optical logic gates using chaotic semiconductor lasers using mutual coupling-feedback[J]. *Acta Physica Sinica*, 2011, 60(5): 121-126.
颜森林. 激光混沌耦合反馈光电及全光逻辑门研究[J]. *物理学报*, 2011, 60(5): 121-126.
- [6] Yan S L. All-optical and combinational optoelectronic logic gates using chaotic synchronization of coupling-feedback semiconductor lasers and amplitude modulation [J]. *Chinese Science Bulletin*, 2011, 56(16): 1264-1271.
颜森林. 耦合反馈激光混沌振幅调制全光逻辑门及光电复合逻辑门研究[J]. *科学通报*, 2011, 56(16): 1264-1271.
- [7] Zhong D Z, Luo W, Xu G L. Controllable all-optical stochastic logic gates and their delay storages based on the cascaded VCSELs with optical-injection [J]. *Chinese Physics B*, 2016, 25(9): 094202.
- [8] Li Q L, Lu S S, Bao Q, et al. Bidirectional signal transmission based on two coupled chaotic semiconductor lasers [J]. *Chinese Journal of Lasers*, 2018, 45(5): 0506001.
李齐良, 卢珊珊, 包琪, 等. 基于耦合混沌半导体激光器之间双向信号传输的研究[J]. *中国激光*, 2018, 45(5): 0506001.
- [9] Ding Z Y, Fan L, Chen J J. Generation of wide-bandwidth polarized chaotic signals based on VCSEL subject to dual chaotic optical injection [J]. *Acta Optica Sinica*, 2019, 39(2): 0214002.
丁珠玉, 樊利, 陈建军. 双混沌光注入 VCSEL 获取宽带宽偏振混沌信号 [J]. *光学学报*, 2019, 39(2): 0214002.
- [10] Li Q, Deng T, Wu Z M, et al. Security-enhanced bidirectional long-distance chaos secure communication [J]. *Chinese Journal of Lasers*, 2018, 45(1): 0106001.
李琼, 邓涛, 吴正茂, 等. 安全性增强的双向长距离混沌保密通信 [J]. *中国激光*, 2018, 45(1): 0106001.
- [11] Zhong D Z, Xia G Q, Wang F, et al. Vectorial chaotic synchronization characteristics of unidirectionally coupled and injected vertical-cavity surface-emitting lasers based on optical feedback [J]. *Acta Physica Sinica*, 2007, 56(6): 3279-3291.
钟东洲, 夏光琼, 王飞, 等. 基于光反馈的单向耦合注入垂直腔表面发射激光器的矢量混沌同步特性研究 [J]. *物理学报*, 2007, 56(6): 3279-3291.
- [12] San Miguel M, Feng Q, Moloney J V. Light-polarization dynamics in surface-emitting semiconductor lasers [J]. *Physical Review A*, 1995, 52(2): 1728-1739.
- [13] Martin-Regalado J, Prati F, San Miguel M, et al. Polarization properties of vertical-cavity surface-emitting lasers [J]. *IEEE Journal of Quantum Electronics*, 1997, 33(5): 765-783.
- [14] Kawaguchi H. Polarization-bistable vertical-cavity surface-emitting lasers: application for optical bit memory [J]. *Opto-Electronics Review*, 2009, 17(4): 265-274.
- [15] Katayama T, Ooi T, Kawaguchi H. Experimental

- demonstration of multi-bit optical buffer memory using 1.55- μm polarization bistable vertical-cavity surface-emitting lasers[J]. *IEEE Journal of Quantum Electronics*, 2009, 45(11): 1495-1504.
- [16] Zhong D Z, Ji Y Q, Luo W. Controllable optoelectronic composite logic gates based on the polarization switching in an optically injected VCSEL[J]. *Optics Express*, 2015, 23(23): 29823-29833.
- [17] Qiu H Y, Wu Z M, Deng T, et al. Polarization switching characteristics in a 1550 nm VCSEL subject to circularly polarized optical injection[J]. *Chinese Optics Letters*, 2016, 14(2): 021401.
- [18] Quirce A, Valle A, Thienpont H, et al. Chaos synchronization in mutually coupled 1550-nm vertical-cavity surface-emitting lasers with parallel polarizations and long delay time[J]. *Journal of the Optical Society of America B*, 2016, 33(1): 90-98.
- [19] Zhong Z Q, Li S S, Chan S C, et al. Polarization-resolved time-delay signatures of chaos induced by FBG-feedback in VCSEL[J]. *Optics Express*, 2015, 23(12): 15459-15468.
- [20] Elsonbaty A, Hegazy S F, Obayya S S A. Simultaneous suppression of time-delay signature in intensity and phase of dual-channel chaos communication[J]. *IEEE Journal of Quantum Electronics*, 2015, 51(9): 1-9.
- [21] Guo P, Yang W, Parekh D, et al. Experimental and theoretical study of wide hysteresis cycles in 1550 nm VCSELs under optical injection[J]. *Optics Express*, 2013, 21(3): 3125-3132.
- [22] Deng T, Wu Z M, Xie Y Y, et al. Impact of optical feedback on current-induced polarization behavior of 1550 nm vertical-cavity surface-emitting lasers [J]. *Applied Optics*, 2013, 52(16): 3833-3837.
- [23] Chen J J, Xia G Q, Wu Z M. Power-induced polarization switching and bistability characteristics in 1550-nm VCSELs subjected to orthogonal optical injection [J]. *Chinese Physics B*, 2015, 24 (2): 024210.
- [24] Deng T, Wu Z M, Xia G Q. Two-mode coexistence in 1550-nm VCSELs with optical feedback[J]. *IEEE Photonics Technology Letters*, 2015, 27(19): 2075-2078.
- [25] Zhong D Z, Wu Z M. Complete chaotic synchronization mechanism of polarization mode of VCSEL with anisotropic optical feedback[J]. *Optics Communications*, 2009, 282(8): 1631-1639.
- [26] Zhong D Z, Xia G Q, Wu Z M, et al. Complete chaotic synchronization characteristics of the linear-polarization mode of vertical-cavity surface-emitting semiconductor lasers with isotropic optical feedback [J]. *Optics Communications*, 2008, 281(6): 1698-1709.
- [27] Zhong D Z, Wu Z M. Manipulation of the vector chaotic polarization of VCSEL output with external optical feedback by electro-optic modulation[J]. *Acta Physical Sinica*, 2012, 61(3): 034203.
钟东洲, 吴正茂. 电光调制对外部光反馈垂直腔表面发射激光器输出矢量混沌偏振的操控 [J]. *物理学报*, 2012, 61(3): 034203.
- [28] Zhong D Z, Luo W, Xu G L, et al. Optoelectronic composite logic gates controlled by the logic operation in a VCSEL with external optical injection [J]. *International Journal of Bifurcation and Chaos*, 2016, 26(12): 1650210.
- [29] Zhong D Z, Xu G L, Luo W, et al. Reconfigurable dynamic all-optical chaotic logic operations in an optically injected VCSEL [J]. *Chinese Physics B*, 2017, 26(12): 124204.
- [30] Zheng G L, Wang H C, She W L. Wave coupling theory of quasi-phase-matched linear electro-optic effect[J]. *Optics Express*, 2006, 14(12): 5535-5540.