

基于二维光子晶体的三输入全光逻辑与门

徐光跃, 陈莹, 李培丽*

南京邮电大学电子与光学工程学院 微电子学院, 江苏 南京 210023

摘要 在完整的二维正方晶格硅中引入线缺陷和点缺陷, 利用波导耦合和线性干涉, 提出一种基于二维光子晶体的三输入全光逻辑“与”门。利用平面波展开法和时域有限差分法对所提与门进行仿真研究。结果表明, 所提与门在波长为 1544~1555 nm 时对比度不小于 3.5 dB, 响应时间达到亚皮秒量级, 点缺陷偏移介质柱可以横向偏移的范围为 0.06~0.19 μm 。本方案结构简单、工作波长范围较宽、响应时间较快, 能实现三输入情况下的逻辑与。所提与门在全光信号处理系统和集成光路中具有重要作用。

关键词 光学器件; 光逻辑器件; 三输入; 光子晶体; 线性干涉

中图分类号 TN256

文献标志码 A

doi: 10.3788/CJL202047.1013002

Three-Input All-Optical AND Gate Based on Two-Dimensional Photonic Crystal

Xu Guangyue, Chen Ying, Li Peili*

College of Electronic and Optical Engineering & College of Microelectronics, Nanjing University of Posts and Telecommunications, Nanjing, Jiangsu 210023, China

Abstract In this study, line defects and point defects are introduced in a completely two-dimensional square lattice silicon. Using waveguide coupling and linear interference, a three-input all-optical AND gate based on the two-dimensional photonic crystal is proposed herein. The proposed AND gate is simulated using the plane-wave-expansion method and finite-difference time-domain method. Results show that the proposed AND gate has a contrast ratio of not less than 3.5 dB when the input-light wavelength is between 1544 nm and 1555 nm, and the response time reaches the subpicosecond level. The acceptable horizontal offset of the point defect offset dielectric column is between 0.06 μm and 0.19 μm . The proposed solution exhibits a simple structure, a wide operating-wavelength range, a fast response time, and it can realize the AND gate in the case of three inputs. The proposed AND gate has potential applications in the field of an all-optical signal processing system and an integrated optical path.

Key words optical devices; optical logical device; three-input; photonic crystal; linear interference

OCIS codes 230.3750; 230.1150; 230.3120

1 引 言

全光逻辑门是一种全光信号处理系统与集成光路中的重要器件^[1], 能够在不同输入下有不同的输出特性, 且只通过光波之间的相互作用实现逻辑运算功能。其中, “与”门是最基本的逻辑门, 研究与门对组合逻辑器件具有非常重要的作用。

目前, 实现全光逻辑与门的常用方案^[2]有基于非线性光纤、基于半导体光放大器、基于光子晶体的方法。基于非线性光纤的方法稳定性好, 但是难以集成; 基于半导体光放大器的方法易于集成, 但是工作时容易受到自发辐射的影响, 响应时间只能达到

纳秒级别^[3-5]; 基于光子晶体的方法具有响应速度快、集成度高及结构紧凑等优点^[6-11], 对集成光路中光逻辑门的小型化起着重要作用。2016 年, Pashamehr 等^[12]基于非线性克尔效应和“8”字型光子晶体谐振腔结构, 设计出一种工作在 1550 nm 波长下的与门。2017 年, Saranya 等^[13]基于具有正方形硅介质柱的二维正方晶格结构, 提出一种逻辑与门, 该结构在 1550 nm 波长下的对比度达到 8.47 dB, 响应时间为 1 ps。2018 年, Subhalakshmi 等^[14]提出一种基于二维三角晶格结构的逻辑与门, 并引入控制光以增大对比度, 在 1550 nm 工作波长下该器件对比度达到 10.96 dB。2019 年, 刘振等^[15]基

收稿日期: 2020-04-07; 修回日期: 2020-05-31; 录用日期: 2020-06-05

* E-mail: lipi@njupt.edu.cn

于线性干涉效应和环形谐振腔设计了一种与门,其对比度在 7.3 dB 以上,尺寸小,响应时间在 218 fs 以内。上述文献均是在两输入的条件下实现逻辑与功能,而关于三输入条件下逻辑与门的研究则很少。

本文提出一种基于二维光子晶体的三输入全光逻辑与门。该结构在介质柱型光子晶体中分别引入线缺陷和点缺陷,通过波导耦合和线性干涉实现三输入的逻辑与功能。利用 Rsoft 软件,结合平面波展开法(PWM)和时域有限差分(FDTD)法对所提三输入逻辑与门的特性进行仿真分析,并对该与门的对比度和响应时间等性能进行研究。

2 基本原理

2.1 结构设计

设计的二维光子晶体三输入逻辑与门采用正方晶格结构,如图 1 所示。以空气为低折射率介质,在其中排列 21×21 的圆柱形硅介质柱,硅的折射率为 3.4757,晶格常数 $a = 0.713 \mu\text{m}$,介质柱半径 $R = 0.3a$ 。移除第 5 列和第 9 列上、下两端的 7 个介质柱,形成 4 条波导,输入光从其中 3 条输入,另一条闲置。第 7 列保留上、下各 3 个介质柱,移除中间其余介质柱,形成 1 条竖直波导。移除第 11 行最右边的 15 个介质柱,光最终从该波导输出。第 11 行第 6 个介质柱向右偏移 $0.1 \mu\text{m}$,四周设有完美匹配层。

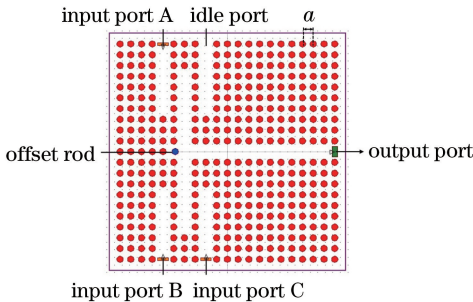


图 1 二维光子晶体三输入全光逻辑与门结构图

Fig. 1 Schematic of three-input all-optical AND gate structure based on two-dimensional photonic crystal

当有一个输入端口有光输入时,例如输入端口 A,输入光首先从输入波导耦合进中间的竖直波导,经竖直波导后光分别耦合进其他输入波导和输出波导。对于光逻辑门,耦合进输出波导进而从输出端口输出的光信号为主要研究对象,假设从输出端口输出的光振幅为 E_1 ,能量为 P_1 ,则有 $P_1 \propto |E_1|^2$ 。当有两个输入端口有输入光时,例如输入端口 A 和输入端口 B,两束光分别经各自的输入波导耦合进竖直波导,然后发生线性干涉。发生干涉后的光波

振幅满足

$$|E|^2 = |E_A|^2 + |E_B|^2 + 2|E_A||E_B|\cos\delta, \quad (1)$$

式中 E_A 和 E_B 分别为发生干涉的两光波振幅; δ 为发生干涉的两光波的相位差。由于耦合结构的对称性,当两输入光的振幅和初始相位相同时,它们将在输出波导中发生相长干涉,从而在输出端口输出经过干涉增强的光波。这时从输出端口输出的光振幅 $|E_2| = 2|E_1|$,能量 $P_2 = 4P_1$ 。同样,当有三个输入端口有输入光时,且这三束光的振幅和相位都相同,则此时输出端的光振幅 $|E_3| = 3|E_1|$,能量 $P_3 = 9P_1$ 。闲置端口的作用是在三输入的情况下使整体结构依然能够保持对称性。因此可以通过设置合适的输入光能量和逻辑“1”与逻辑“0”的判决阈值,实现只有在三个端口同时有输入的情况下,即从输出波导输出的光能量为 $9P_1$ 时,输出判决为逻辑“1”,而在其他情况下,即输出光能量为 $0, P_1$ 或 $4P_1$ 时,均判决为逻辑“0”。

2.2 仿真研究

利用平面波展开法可以得到该光子晶体的能带结构图。图 2 为没有引入缺陷时的完整光子晶体结构横电(TE)模和横磁(TM)模能带图。

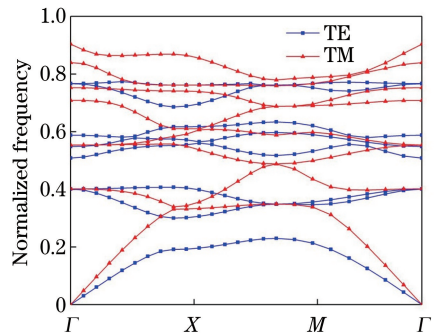


图 2 完整光子晶体结构能带图

Fig. 2 Energy band diagram of complete photonic crystal structure

从图 2 可以看出,存在一个归一化频率为 $0.4057 \sim 0.5088$ 的 TE 模禁带,对应的波长为 $1.4013 \sim 1.7497 \mu\text{m}$,具有此波长范围的 TE 光无法通过光子晶体。先选取入射光波长为 $1.5500 \mu\text{m}$ 进行仿真研究。

利用时域有限差分法模拟 TE 模的光波在该三输入逻辑与门中的传播,在不同输入情况下的稳态场分布和时域稳态响应分别如图 3、4 所示,其中 A、B、C 分别代表输入端口 A、B、C 的逻辑值, T_d 为延迟时间, T_r 为上升时间。

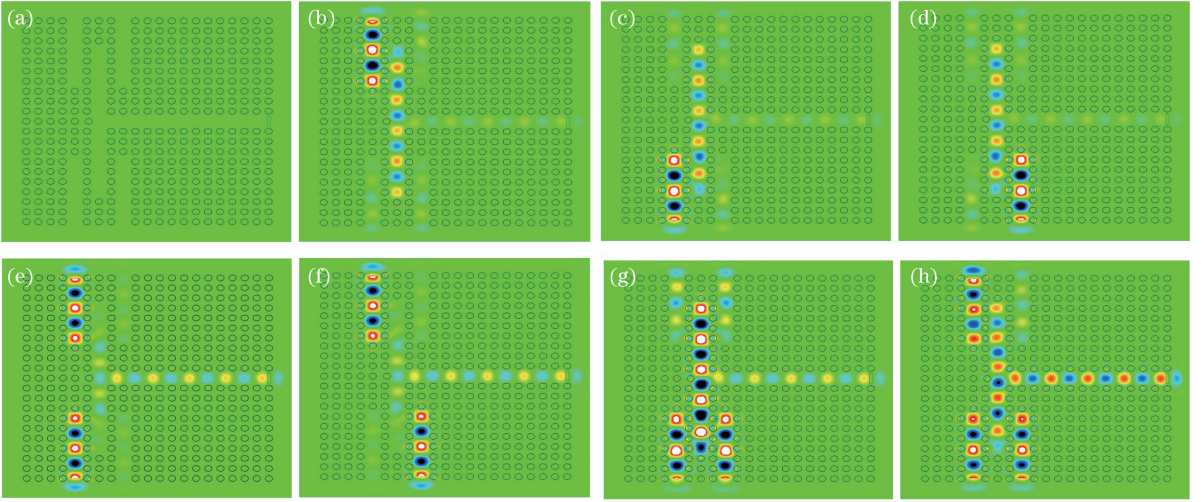


图 3 三输入与门的 TE 模稳态场分布。(a) $A=0, B=0, C=0$; (b) $A=1, B=0, C=0$; (c) $A=0, B=1, C=0$; (d) $A=0, B=0, C=1$; (e) $A=1, B=1, C=0$; (f) $A=1, B=0, C=1$; (g) $A=0, B=1, C=1$; (h) $A=1, B=1, C=1$
 Fig. 3 TE mode steady-state field distribution of three-input AND gate. (a) $A=0, B=0, C=0$; (b) $A=1, B=0, C=0$; (c) $A=0, B=1, C=0$; (d) $A=0, B=0, C=1$; (e) $A=1, B=1, C=0$; (f) $A=1, B=0, C=1$; (g) $A=0, B=1, C=1$; (h) $A=1, B=1, C=1$

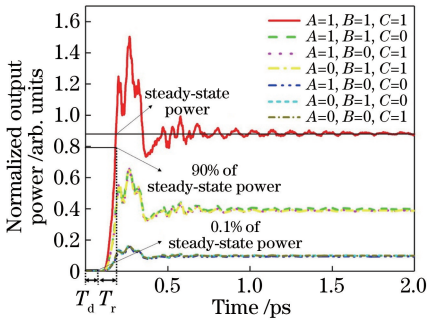


图 4 不同输入情况下的时域稳态响应图
 Fig. 4 Time-domain steady state response diagram under different input conditions

从图 3 可以看出,只有在三个输入端口均有光波输入的情况下,输出端口才有较高的能量输出,而其他情况下输出端口的能量均较低。从图 4 可以看出:当一个端口有输入光时,输出端的归一化输出能量约为 0.10;当两个端口有输入光时,输出端的归一化输出能量为 0.39 左右;而当输入端口 A、B、C 都有输入光时,输出端的归一化输出能量可达 0.88 左右。将归一化输出能量小于等于 0.5 设定为逻辑“0”,大于等于 0.8^[16] 设定为逻辑“1”,则实现了三输入条件下的逻辑与运算。该三输入逻辑与门的真值表如表 1 所示。

3 分析与讨论

对于光逻辑门,对比度(D_{CR})和响应时间是两

表 1 所提与门真值表
 Table 1 Truth table of proposed AND gate

A	B	C	Output port	Normalized output power /arb. units
0	0	0	0	0
1	0	0	0	0.10
0	1	0	0	0.10
0	0	1	0	0.10
1	1	0	0	0.39
1	0	1	0	0.39
0	1	1	0	0.39
1	1	1	1	0.88

个重要的指标。光逻辑门的对比度^[17]反映输出为逻辑“1”和逻辑“0”时的输出能量之比,其定义为

$$D_{CR} = 10\lg(p_1/p_0), \quad (2)$$

式中: p_1 为光逻辑门输出为逻辑“1”时输出功率的最小值; p_0 为输出为逻辑“0”时输出功率的最大值。在线性干涉理论中,二输入与门对比度的理论值为 $10\lg(4/1) \approx 6.02$ dB,三输入与门的对比度理论值为 $10\lg(9/4) \approx 3.52$ dB。从表 1 可以看出,该三输入逻辑与门的对比度约为 3.53 dB,这与理论值符合较好。

光逻辑门的响应时间^[18]由 T_d 、 T_r 、下降时间(T_f)组成。 T_d 是输出功率从 0 上升到其稳定值的 0.1%时所耗费的时间, T_r 是输出功率从稳定值的 0.1%上升到稳定值的 90%时所耗费的时间, T_f 是输出功率从稳定值下降到稳定值的 10%时所耗费

的时间。在线性材料中^[19], T_r 约等于该逻辑门的 T_r 。光逻辑门总的响应时间(T)定义为

$$T = T_d + 2T_r. \quad (3)$$

根据图 4 可以得到, $T_d \approx 0.09$ ps, $T_r \approx 0.18$ ps, 从而可以计算得到该三输入全光逻辑与门总的响应时间约为 0.45 ps。

当入射光的波长变化时, 会影响波导之间的耦合效果, 进而影响输出光能量的大小。图 5 为在不

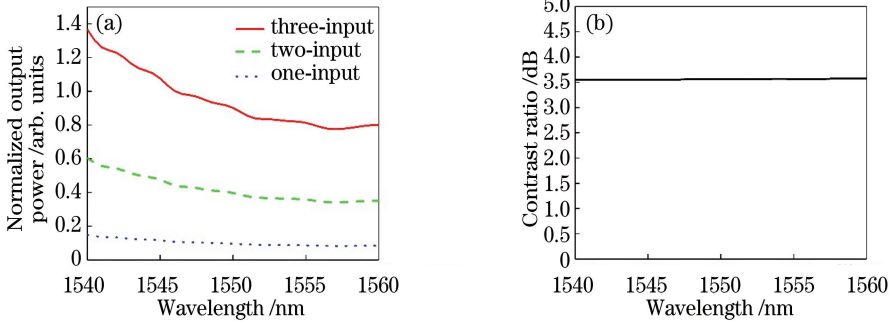


图 5 不同入射光波长下的归一化输出能量和对比度。(a)归一化输出能量;(b)对比度
Fig. 5 Normalized output power and contrast ratio at different incident light wavelengths.

(a) Normalized output power; (b) contrast ratio

此外, 偏移介质柱的横向偏移量会影响光从竖直波导耦合进输出波导时能量的大小, 横向偏移量是指偏移介质柱向右偏移的距离。图 6 给出了在不同横向偏移量下的归一化输出能量和对比度, 可以看出, 当横向偏移量为 $0.06 \sim 0.19 \mu\text{m}$ 时, 可以同时满足在二输入情况下输出判定为逻辑“0”和在三

同入射光波长下的归一化输出能量和对比度, 可以看出, 当入射光波长为 $1544 \sim 1555$ nm 时, 该器件能够同时满足二输入时输出判决为“0”和三输入时输出判决为“1”的条件, 因此该器件的适用波长为 $1544 \sim 1555$ nm。三输入逻辑“1”时的输出能量与二输入逻辑“0”时的输出能量之比保持不变, 因此输入光的频率变化不影响该逻辑门的对比度, 这与线性干涉理论相吻合。

输入情况下输出判定为逻辑“1”的条件。因此, 偏移介质柱可以横向偏移的范围为 $0.06 \sim 0.19 \mu\text{m}$ 。三输入逻辑“1”时的输出能量与二输入逻辑“0”时的输出能量之比保持不变, 偏移介质柱的横向偏移不影响该逻辑门的对比度。

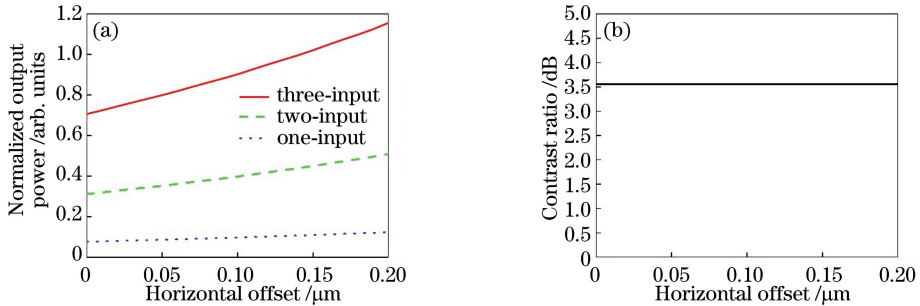


图 6 不同横向偏移量下的归一化输出能量和对比度。(a)归一化输出能量;(b)对比度
Fig. 6 Normalized output power and contrast ratio at different horizontal offsets.

(a) Normalized output power; (b) contrast ratio

4 结 论

在完整的二维正方晶格硅光子晶体中, 通过引入线缺陷和点缺陷, 提出了一种三输入全光逻辑与门。利用波导耦合和线性干涉原理, 该逻辑与门可以实现三个输入端的逻辑与运算。研究表明, 该三输入全光逻辑与门在 $1544 \sim 1555$ nm 工作波

长内的对比度均不小于 3.5 dB, 响应时间可达 0.45 ps, 点缺陷偏移介质柱可以横向偏移的范围为 $0.06 \sim 0.19 \mu\text{m}$ 。本方案结构简单、工作波长范围较宽、响应时间快、性能良好。利用本方案实现的三输入全光逻辑与门在全光信号处理系统和集成光路中具有潜在的应用价值。

参 考 文 献

- [1] Jiang Y C. Design and study of all optical devices based on photonic crystals[D]. Nanjing: Nanjing University of Aeronautics and Astronautics, 2017: 1-9.
姜宇驰. 基于光子晶体的全光器件设计与研究[D]. 南京: 南京航空航天大学, 2017: 1-9.
- [2] Sun X W. Research of all-optical logic gate based on the self collimation effect of 2D photonic crystal[D]. Jinan: Shandong University, 2018: 7-9.
孙晓雯. 基于二维光子晶体自准直效应的全光逻辑门研究[D]. 济南: 山东大学, 2018: 7-9.
- [3] Andalib P, Granpayeh N. All-optical ultracompact photonic crystal AND gate based on nonlinear ring resonators [J]. Journal of the Optical Society of America B, 2009, 26(1): 10-16.
- [4] Wang J, Sun J Q, Sun Q Z. Proposal for all-optical switchable or / xor logic gates using sum-frequency generation[J]. IEEE Photonics Technology Letters, 2007, 19(8): 541-543.
- [5] Berrettini G, Simi A, Malacarne A, et al. Ultrafast integrable and reconfigurable XNOR, AND, NOR, and NOT photonic logic gate [J]. IEEE Photonics Technology Letters, 2006, 18(8): 917-919.
- [6] Yang Y P, Yang I C, Chang C H, et al. Binary operating in all-optical logic gates based on photonic crystals [C] // 2012 International Symposium on Computer, June 4-6, 2012, Taichung, Taiwan, China. New York: IEEE, 2012: 302-304.
- [7] Wang C, Li Z Y. Ultracompact linear on-chip silicon optical logic gates with phase insensitivity [J]. Europhysics Letters, 2013, 103(6): 64001.
- [8] Wu C J, Liu C P, Ouyang Z B. Compact and low-power optical logic NOT gate based on photonic crystal waveguides without optical amplifiers and nonlinear materials [J]. Applied Optics, 2012, 51(5): 680-685.
- [9] Liu J P, Li H B, Meng X D, et al. Eigenfield distribution of two-dimensional functional photonic crystals with point defects [J]. Chinese Journal of Lasers, 2018, 45(8): 0803001.
刘继平, 李海波, 孟祥东, 等. 含点缺陷二维函数光子晶体的本征场分布 [J]. 中国激光, 2018, 45(8): 0803001.
- [10] Chen Y, Gao X B, Xu Y M, et al. Fano resonance-sensing mechanism of photonic crystal nanobeam side-coupling aperture chirped photonic crystal nanobeam cavity structure [J]. Acta Optica Sinica, 2019, 39(11): 1123002.
- [11] Li J H, Pei L, Wang J S, et al. Temperature and magnetic field sensor based on photonic crystal fiber and surface plasmon resonance [J]. Chinese Journal of Lasers, 2019, 46(2): 0210002.
李佳欢, 裴丽, 王建帅, 等. 基于光子晶体光纤表面等离子体共振的温度和磁场双参量传感器 [J]. 中国激光, 2019, 46(2): 0210002.
- [12] Pashamehr A, Zavvari M, Alipour-Banaei H. All-optical AND/OR/NOT logic gates based on photonic crystal ring resonators [J]. Frontiers of Optoelectronics, 2016, 9(4): 578-584.
- [13] Saranya D, Rajesh A. Design and analysis of optical AND and OR logic gates using two dimensional photonic crystal [C] // 2017 International Conference on Inventive Computing and Informatics (ICICI), November 23-24, 2017, Coimbatore, India. New York: IEEE, 2017: 253-257.
- [14] Subhalakshmi G, Robinson S. Design and analysis of optical logic gate using two dimension photonic crystal [C] // 2018 International Conference on Current Trends towards Converging Technologies (ICCTCT), March 1-3, 2018, Coimbatore, India. New York: IEEE, 2018.
- [15] Liu Z, Wu R, Yan Q B, et al. Design and simulation of two-dimensional photonic crystal all-optical logic gates [J]. Laser & Optoelectronics Progress, 2019, 56(18): 182301.
刘振, 吴蓉, 严清博, 等. 二维光子晶体全光逻辑门的设计与仿真 [J]. 激光与光电子学进展, 2019, 56(18): 182301.
- [16] Younis R M, Areed N F F, Obayya S S A. Fully integrated AND and OR optical logic gates [J]. IEEE Photonics Technology Letters, 2014, 26(19): 1900-1903.
- [17] Mohebzadeh-Bahabady A, Olyae S. All-optical NOT and XOR logic gates using photonic crystal nano-resonator and based on an interference effect [J]. IET Optoelectronics, 2018, 12(4): 191-195.
- [18] Mostafa T S, Mohammed N A, El-Rabaie E S M. Ultra-high bit rate all-optical AND/OR logic gates based on photonic crystal with multi-wavelength simultaneous operation [J]. Journal of Modern Optics, 2019, 66(9): 1005-1016.
- [19] Rani P, Kalra Y, Sinha R K. Design of all optical logic gates in photonic crystal waveguides [J]. Optik, 2015, 126(9): 950-955.