文章编号: 0258-7025(2009)Supplement 2-0078-05

基于绝缘体上硅的连续薄膜式微变形镜工艺

乔大勇 苑伟政 田 力

(西北工业大学微/纳米系统实验室,陕西西安 710072)

摘要 绝缘体上硅(SOD)提供了一种 "Si/SiO₂/Si"三层结构,采用深度反应离子刻蚀(DRIE)工艺,利用其中的二氧化 硅绝缘层作为刻蚀自停止层,可以有效控制深硅刻蚀的深度,从而得到厚度均匀、无残余应力的体硅薄膜。利用这层 体硅薄膜作为微变形镜的镜面,对 DRIE 工艺和硅/玻阳极键合工艺等进行了深入研究,研制了基于 SOI 的薄膜式微 变形镜的加工工艺,获得了微变形镜样件并进行了初步测试。该微变形镜采用静电力驱动,具有 69 个驱动单元,通 光孔径为 10 mm。经测试,其表面质量在 7.6 mm×7.6 mm 测试区域内波峰-波谷(PV)值约为 1.2 μm,均方根(RMS) 值约为 193 nm;局部表面质量达到 PV 值约为 8.3 nm,RMS 值约为 1.2 nm;在施加 120 V 电压时,镜面中心最大变形 量达到 4.25 μm 以上。

关键词 光学制造;微变形镜;绝缘体上硅;自适应光学 中图分类号 O439 文献标识码 A doi: 10.3788/CJL200936s2.0078

Process of Continuous Membrane Micro-Deformable Mirror Based on SOI Wafer

Qiao Dayong Yuan Weizheng Tian Li

(Micro/Nano Electromechanical Systems Laboratory, Northwestern Polytechnical University, Xi'an, Shaanxi 710072, China)

Abstract Silicon on insulator (SOI) provides a three-layer structure of Si/SiO₂/Si, and makes it possible to achieve continuous membrane micro-deformable mirror based on deep reactive ion etching (DRIE). By using the SiO₂ as the self-stop layer of dry etching, a single crystal silicon reflective mirror membrane can be readily realized with uniform and precisely controlled thickness. A process based on DRIE and anodic bonding of SOI wafer/Pyrex 7740 glass was presented, and a micro-deformable mirror with 69 actuators was fabricated and tested. The micro-deformable mirror, with an aperture of 10 mm, exhibits a working range of 4.25 μ m, a PV flatness of 1.2 μ m and a RMS roughness of 193 nm.

Key words optical fabrication; micro-deformable mirror; silicon on insulator; adaptive optics

1 引

言

自适应光学系统的广泛应用对变形镜提出了多 样化的要求。需要孔径介于几个到数百毫米,驱动 器数量介于数十到数十万个,驱动器间距介于数百 到数千微米的变形镜,而传统技术却无法覆盖如此 种类繁多变形镜的制造要求^[1]。微机电系统 (MEMS)技术在微小型变形镜制造方面为传统技 术提供了一种有益的补充,用 MEMS 技术制造的微 变形镜具有体积小、响应快及集成度高等特点,可以 通过成熟的半导体工艺技术实现批量生产,制造成 本低、性能一致性好,很好地弥补了传统技术变形镜 制造复杂,只能单件生产且依赖于人工技巧的不足, 使变形镜技术进入到了一个全新的发展阶段^[2~4]。

目前得到实际应用的微变形镜都是薄膜式微变 形镜。荷兰 Delft 大学^[5],美国 Stanford 大学^[6],美 国 Boston 大学^[7],美国 Lucent 科技 Bell 实验室联 合加州大学 Berkeley 分校和 Rochester 大学,美国 喷气推进实验室,法国 LAAS-CNRS 实验室和国内

基金项目:国家自然科学基金(50805123)资助课题。

作者简介:乔大勇(1977—),男,副教授,博士,主要从事微机电系统方面的研究。E-mail: dyqiao@nwpu.edu.cn

的华中科技大学[8],浙江大学[9],中国科技大学和北 京理工大学都对薄膜式微变形镜展开了研究。薄膜 式微变形镜的镜面是由一个完整的反射表面构成, 它与由多个单元拼接而成的分立式镜面相比具有光 学效率高、校正效果好等显著特点。反射镜面的光 学质量是薄膜式微变形镜的一项重要指标。由于具 有低应力和高平整度的优点,单晶硅是制备微反射 镜面的优良材料。Mansell 等^[6]使用体硅湿法腐蚀 的方法制备单晶硅微镜面时,为了精确控制微镜面 的厚度,需要对单晶硅薄膜进行浓硼扩散以实现自 停止腐蚀,而浓硼扩散引入的应力又会导致微镜面 翘曲变形。绝缘体上硅(SOI)技术为实现单晶硅镜 面提供了另一条可行的途径。使用深度反应离子刻 蚀(DRIE)工艺,可以比较容易地实现厚度精确控制 的单晶硅微镜面。本文提出了一种 SOI 片 DRIE 刻 蚀和硅玻阳极键合相结合来制备薄膜式微变形镜的 新方法,并对一种 69 个驱动单元的薄膜式微变形镜 进行了加工和初步测试。

2 结构版图设计

基于 SOI 的薄膜式微变形镜结构和各参数如 图 1 所示。微变形镜的结构设计涉及到镜面的形状 和尺寸、镜面厚度、镜面与驱动电极的间距、驱动电 极的数量和排布、驱动电极的大小和间距等。为避 免"拉入"现象的发生,微变形镜的最大变形量只能 占到上下极板初始间距的 1/3。即最大变形量满足

$$\Delta d_{\rm max} = g_0/3, \qquad (1)$$



图 1 基于 SOI 的薄膜式微变形镜结构示意图 Fig. 1 Schematic structure of the micro-deformable mirror based on SOI

作电压影响较大的参数。减小镜面厚度可以减小镜 面的刚度以降低工作电压,但同时又会降低其谐振 频率。综合考虑波长调制范围、驱动电压和谐振频 率的因素,将微变形镜镜面的厚度 t 设为 5 μ m,镜 面至电极的间距 g_0 设为 15 μ m,考虑静电"拉入"的 影响,该变形镜具有 5 μ m 左右的最大变形量,可以 满足大部分场合的应用需要。

为了易于加工及方便布线,微变形镜的驱动器 采用直径 d 为 500 μm 的圆形电极,材料为铝,相邻 两个单元中心距 s 为 1000 μm,按照 9×9 方形排 布,并且去掉 12 个单元(四个角各去掉 3 个单元), 共 69 个驱动电极,如图 2 所示。



图 2 驱动电极排布 Fig. 2 Distribution of actuators

微变形镜镜面和电极阵列之间的间隙是由 SOI 片的顶层硅和 Pyrex7740 玻璃之间通过硅/玻阳极键 合工艺实现的。硅/玻阳极键合通常在键合片上施加 很大的电压(500~1000 V),因为刻蚀好的镜面柔性 较大,其与玻璃上的驱动电极之间会因高电压形成强 大的静电吸引力,使镜面吸合到基底上导致失效。制 版时将各驱动电极的焊盘利用回形导线连接到一起, 如图 3 所示。回形导线通过齿状电极在键合时与镜 面所在的顶层硅连接在一起,如图 4 所示。保证镜面 与驱动电极形成一个整体而处于等电势,避免键合时



图 3 单元间回形连线 Fig. 3 Z-shaped lines connecting the bonding pads

静电力引起的镜面吸合问题。同时,回形导线还可以 作为划片标记,划片后回形线被切断,各个电极同时 被分离开来,对其驱动功能没有影响。



图 4 齿状电极连接示意图 Fig. 4 Layout of the comb electrode

3 加工工艺

图5给出了基于SOI的薄膜式微变形镜加工工

艺流程。其加工包括微镜面制备和驱动电极制备两 部分。镜面是由一张 SOI 硅片经过 3 次刻蚀完成,依 次包括顶层硅刻蚀、底层硅刻蚀及绝缘层刻蚀。SOI 硅片各层厚度可根据需要定制,顶层硅厚度应为镜面 和驱动电极间隙的高度与镜面厚度之和,绝缘层厚度 应该能够抵抗底层硅 DRIE 刻蚀过程中的过刻蚀,以 保证其下方的顶层硅不被破坏。选用 SOI 硅片规格 为4英寸(1英寸=25.4 mm),总厚度为400 μm,其 中顶层硅厚度为 20 μm,绝缘层厚 0.3 μm。顶层硅的 刻蚀深度,即镜面与驱动电极间隙的高度为15 µm, 底层硅的刻蚀深度为 380 µm。绝缘层刻蚀采用氢氟 酸溶液湿法腐蚀实现。图 6 展示了底层硅 DRIE 刻 蚀的效果。当底层硅完全刻蚀干净之后,由顶层硅形 成的镜面位于绝缘层的保护之下,不会在 DRIE 刻蚀 中受到任何损伤,而当使用湿法腐蚀去除绝缘层后, 则会露出保护完好的镜面反射层。



图 5 基于 SOI 的连续薄膜式微变形镜工艺流程。(a)刻蚀顶层硅定义镜面;(b)刻蚀底层硅释放镜面; (c)去除二氧化硅暴露反射面;(d)硅/玻键合形成静电间隙

Fig. 5 Process flow of the SOI based micro deformable mirror. (a) etching firstly the upper layer of the SOI by DRIE to form the mirror membrane; (b) etching secondly the backside deep trench by DRIE to remove the handle layer above the mirror surface; (c) etching thirdly the insulator layer by hydrofluoric acid wet etching to expose the mirror reflective surface;(d) bonding finally the SOI wafer to a glass wafer with patterned Al to form the electrostatic air gap





图 6 底层硅的 DRIE 刻蚀效果。(a)绝缘层上有部分底层硅残留;(b)底层硅完全刻蚀干净,暴露出绝缘层 Fig. 6 Etching of the handle wafer layer by DRIE. (a) with part of the handle wafer layer remained; (b) with all the handle wafer layer completely removed

电极是由淀积在玻璃基底上的金属层经过刻蚀 完成。电极金属为铝,采用湿法刻蚀实现图形化,刻 蚀溶液为磷酸+硝酸溶液。电极形状为圆形。镜面 和电极的组装通过硅/玻静电键合实现。键合电压 为500 V,键合温度为350 ℃。键合用的玻璃基底 选用 Pyrex7740 硅酸盐玻璃,此种玻璃中含有足够 的碱金属离子,其热膨胀系数与硅比较接近,能够保 证键合过程的顺利完成。

4 微变形镜测试

加工完成的微变形镜样件如图 7(a)所示。微 变形镜测试包括不加电情况下的的表面形貌测试及 施加电压后的变形量测试。由于镜面面积较大,无 法采用标准封装管壳进行封装,而是直接将器件焊



图 7 加工完成的微变形镜样件。(a)未打线;(b)打线到 PCB 板上 Fig. 7 Fabricated micro deformable mirror. (a) before wire bonding; (b) after wire bonding 接在测试电路板上,如图 7(b)所示。

4.1 不加电测试

镜面的表面质量关系到变形镜的光学效率并将 最终影响自适应光学系统的校正质量,但是由于材 料残余应力的影响,镜面在未施加电压的时候就存 在一个初始变形,不加电测试主要就是为了掌握镜 面在残余应力下的变形情况。采用 Zygo 表面轮廓 仪测得的镜面表面形貌如图 8 所示。在 7.6 mm× 7.6 mm 的测试区域内,镜面表面波峰-波谷(PV)值 约为 1.2 μm,均方根(RMS)值约为 193 nm,基本能 够满足自适应光学系统的要求。





4.2 加电测试

微变形镜镜面的最大变形量决定了变形镜所能 调制光波波长的范围,加电测试主要为了掌握镜面 变形与所施加静电电压的关系曲线。测试采用 Zygo 表面轮廓仪及 ADJ300-2 直流电源(电压范围 0~300 V,电流范围 0~2 A),选取中心电极施加不 同电压,得到的镜面变形-电压关系曲线如图 9 所示。

施加较小电压时,镜面变形量基本成线性增长, 随着电压加大,变形量的非线性增长明显增强。当 施加120 V电压时,镜面变形达到4.25 μm。若继 续加大电压则镜面变形量会急剧增大至十几微米,



图 9 薄膜式微变形镜镜面电压-变形曲线

Fig. 9 Deformation of the mirror center as a function of the applied voltage between the mirror surface and the central electrode

此时镜面已接触到电极,发生"拉入",导致该电极短路烧毁。为避免静电"拉入"发生,其极限工作电压 应设为 120 V,极限变形量为 4.25 μm,约为镜面与 电极之间距离的 1/3。

5 结 论

利用 SOI 所提供的"Si/SiO₂/Si"三层结构和 SOI 顶层硅表面质量好、残余应力小的优点,设计制 造出具有较好表面质量和较宽调制范围的薄膜式微 变形镜。所制造的微变形镜具有 69 个驱动单元,有 效通光孔径为 10 mm。经测试,其表面 PV 值约为 1.2 μm,RMS 值约为 193 nm,镜面中心最大变形量 达到 4.25 μm 以上。微变形镜的最大变形量基本 满足可见光波段自适应光学系统的要求,但是由于 残余应力引起的初始变形还是偏大,尚需要进一步 改进。

参考文献

- 1 F. Zamkotsian, A. Liotard, P. Lanzoni *et al.*. Electrostatic micro-deformable mirror for adaptive optics [C]. SPIE, 2006, 6272: 627222
- 2 P. Kurczynski, J. A. Tyson, B. Sadoulet et al.. Membrane

光

mirrors for vision science adaptive optics [C]. SPIE, 2001, 4561: $147 \sim 162$

- 3 J. A. Perreault, T. G. Bifano, B. M. Levince *et al.*. Adaptive optic correction using microelectromechanical deformable mirrors [J]. *Opt. Eng.*, 2002, 41(3): 561~566
- 4 Xiang Dong, Wang Qingling, Zhang Guangyong et al.. Recent progress and application for deformable mirrors [J]. Semiconductor Optoelectronics, 2006, 27(6): 659~663
 向 东,王青玲,张光勇等.可变形反射镜的研究进展及应用
- [J]. 半导体光电,2006,**27**(6):659~663
- 5 G. Vdovin, L. Sarro. Flexible reflecting membranes micromachined in silicon [J]. Semicond. Sci. Technol., 1994, 9: 1570~1572
- 6 J. D. Mansell, R. L. Byer. Micromachined high reflectance deformable mirror [P]. USA: 6108121, 2000-08-22

- 7 S. F. Nee, L. F. Desandre, T. Bifano *et al.*. Optical characterization of MEMS deformable mirror array structures [C]. SPIE, 2001, **4447**: 65~76
- 8 Wang Chao, Yu Hongbin, Chen Haiqing. Novel deformable mirror based on MEMS technology [J]. *Opto-Electronic Engineering*, 2005, **32**(4): 89~92

汪 超,余洪斌,陈海清.基于 MEMS 技术的新型变形反射镜
 [J].光电工程,2005,32(4):89~92

- 9 Zhang Wei, Lou Di, Ye Hui et al.. Technical study of micromirror based on PZT films in adaptive optics [J]. Optical Instruments, 2006, 28(3): 81~85
- 张 巍,娄 迪,叶 辉等. 微光学自适应技术中基于 PZT 薄膜的微反射镜工艺研究 [J]. 光学仪器, 2006, **28**(3): 81~85