

文章编号: 0258-7025(2009)04-0823-05

三值光计算机百位量级解码器的设计

左开中^{1,2} 金 翊¹ 彭俊杰¹ 薛 涛¹

(¹ 上海大学计算机工程与科学学院, 上海 200072; ² 安徽师范大学数学计算机科学学院, 安徽 芜湖 241000)

摘要 提出了一种用半反半透平面镜、检偏器、微透镜阵列、二维并行光电二极管阵列探测器、SRAM 存储器阵列和嵌入式系统构建三值光学解码器的方法, 实现将三值光学运算器的运算结果从二维线偏振光信号并行转换为三值电信号。以 CMOS 图像传感器和 32 位嵌入式系统为核心设计并实现了百位量级三值光学解码器的模拟装置, 对三值逻辑光学运算器的输出结果进行了解码实验, 结果表明, 解码准确率达到 100%, 可处理的数据宽度达到 128 位以上, 且易扩展到千位和万位量级。同已有光计算实验系统的解码装置相比, 其最大的优点是, 高数据宽度、可编程性、可控制性和高扩展性。

关键词 信息光学; 三值光计算机; 解码器; 光电二极管阵列探测器

中图分类号 TP301 文献标识码 A doi: 10.3788/CJL20093604.0823

Design of Hundred-Bit Decoder for Ternary Optical Computer

Zuo Kaizhong^{1,2} Jin Yi¹ Peng Junjie¹ Xue Tao¹

(¹ School of Computer Engineering and Science, Shanghai University, Shanghai 200072, China
² School of Mathematics and Computer Science, Anhui Normal University, Wuhu, Anhui 241000, China)

Abstract In order to transform 2D tri-state light signals to electronic signals, a new method applied to implement ternary optical decoder is presented, and the decoder consists of a semi-transparent mirror, orthogonal polarizers, micro-lens arrays, photodiode detector arrays, 2D SRAM arrays and an embedded system. A simulation device of the decoder was designed and fabricated based on a commercial CMOS image sensor and a 32-bit embedded CPU. Experimental results, decoding to the output of ternary logic optical operation unit, show that the accuracy is 100%; the data width is 128 bits and can easily be extended to kilobits and myriabits. Compared with other similar researches, it has the advantages of high data width, programmability, controllability and well scalability.

Key words information optics; ternary optical computer; decoder; photodiode array detector

1 引言

基于硅技术的电子计算机因互连瓶颈、有限带宽和时钟歪斜等问题, 限制了其计算能力的提高, 难以满足核聚变模拟、精确天气预报、大型数据库信息处理等科学研究对高性能计算和海量数据处理的需求。量子计算、光计算和 DNA 计算等新型“非硅”计算技术被提出^[1]。光学因无高频辐射和传输互不干扰特性而固有的巨并行性、高带宽优点, 与数字计

算的优点相结合, 具备构造下一代高性能并行计算系统潜力; 同时, 随着光电子器件与集成技术、光学互连和光学存储技术的发展, 与其他几种“非硅”计算技术相比, 并行数字光计算实现的希望更明显。因此, 自 20 世纪 80 年代以来, 采用灵巧像素、液晶光阀、线性波导、半导体激光放大器^[2]和细菌视紫红质薄膜^[3]等实现的各种光电或全光逻辑门, 以及基于符号替换的光学处理器、光学细胞逻辑图像处理

收稿日期: 2008-08-20; 收到修改稿日期: 2008-10-27

基金项目: 国家自然科学基金(60473008)、安徽省高等学校青年教师科研资助计划项目(2007jql062)和上海市重点学科建设项目(J50103)资助课题。

作者简介: 左开中(1974-), 男, 博士研究生, 副教授, 主要从事三值光计算机和嵌入式系统等方面的研究。

E-mail: zuokz@sohu.com

导师简介: 金 翊(1957-), 男, 教授, 主要从事三值光计算机和人工智能等方面的研究。E-mail: yijin@shu.edu.cn

器和光学并行阵列逻辑系统等数字光计算系统^[4,5]被提出。

2001年上海大学金翊教授提出一种光电混合并行数字计算机——三值光计算机理论,随后进行了三值光计算机体系结构和关键部件的理论与实验研究^[6~11]。其中,解码器是三值光计算机的关键部件之一,其基本功能是将三值光学运算器的输出结果从二维线偏振光信号并行转换为表达同一信息的三值电数据(用两位二值电信号表示)。同时,为利用电子输出设备输出运算结果,或将运算结果供给电子计算机作进一步处理,解码器把最终输出结果转换为二值电数据。在三值光计算机中,用偏振方向正交的两个有光态和无光态三种稳定物理状态表示三值信息;用二维阵列式器件——液晶与检偏器构造编码器和各种运算器^[7~11]。因此,三值光计算机解码器必须要同时检测光的偏振态和光强。在一些采用偏振态编码的光计算实验系统^[12,13]中,通常用偏振分光器(PBS)和 CCD 相机分别实现偏振态与光强检测,且主要通过人眼观察实验结果,没有实现可编程自动控制的解码。且 PBS 尺寸太小,不易同光运算器级联;串行输出的 CCD 相机不能满足三值光计算机高数据宽度并行处理的需求。为了克服上述问题,本文提出了一种用半反半透平面镜、检偏器、微透镜阵列、二维并行光电二极管探测阵列、SRAM 存储阵列和嵌入式系统构建三值光学解码器的方法。以 CMOS 图像传感器和 32 位嵌入式系统为核心制作了一个百位量级解码器的模拟实验装置,对三值逻辑光学运算器输出进行了解码实验,验证了该方法的正确性和可行性。

2 器件模型和理论分析

2.1 系统结构

根据解码器的功能,解码器系统可划分为偏振分光、光电转换和二值化、数据采集和融合、运算结果解析四个模块。如图 1 所示,半反半透平面镜 M , 水平偏振片 HP 和垂直偏振片 VP 构成偏振分光模块,将一束二维线偏振光分离为水平传播方向和垂直传播方向上的水平偏振子光束和垂直偏振子光束;微透镜阵列、光电二极管阵列探测器 PDAH 与 PDAV、存储器阵列 MAH 和 MAV 组成光电转换和二值化模块,完成光信号采集、光电转换、像素单元电信号的二值化和存储。嵌入式系统由 32 位嵌入式微处理器和 SDRAM 为核心,完成探测器输出数据的采集和数据融合以及运算结果解析。

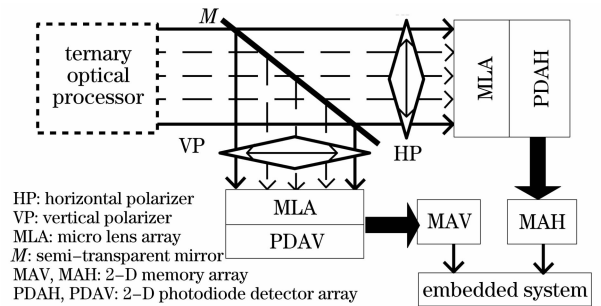


图 1 三值光学解码器的硬件结构

Fig. 1 Hardware system of the ternary optical decoder

2.2 工作原理

三值光计算机解码器的工作原理如图 2 所示,图中 N , H 和 V 分别表示光束的无光态、水平偏振态和垂直偏振态。不失一般性,分别用光束的水平偏振光态、无光态和垂直偏振光态表示三值数字符号 -1 , 0 和 1 (为方便起见,下文中 -1 用 $\bar{1}$ 表示)。

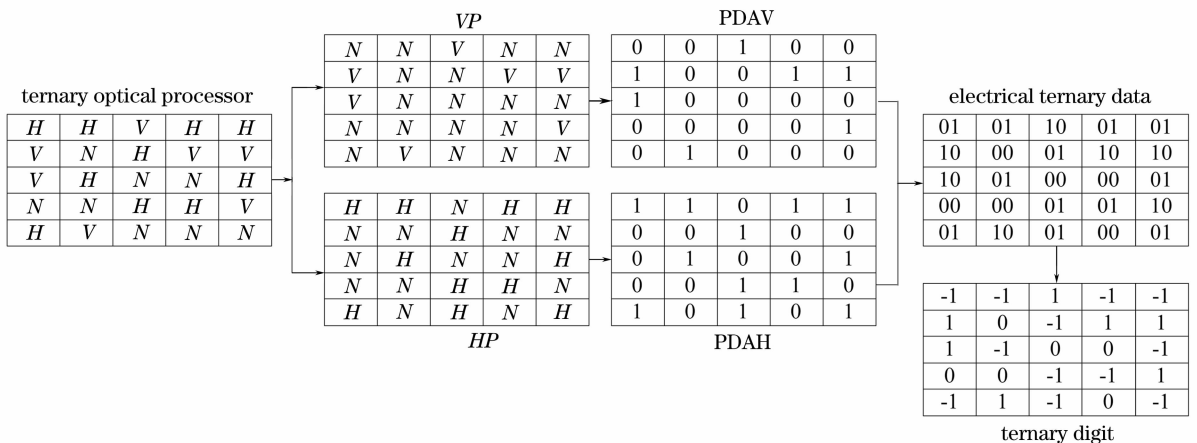


图 2 三值光计算机解码器的工作原理

Fig. 2 Principle of the ternary optical decoder

三值光计算机解码器的解码过程如下：

1) 光学运算器输出载有运算结果的线偏振光束,经偏振分光系统分离为水平偏振子光束和垂直偏振子光束,再经微透镜阵列分别射向 PDAH 与 PDAV。

2) PDAH 与 PDAV 同时对入射光束进行光信号采样、A/D 转换和像素单元信号二值化,然后将二值数据阵列同时输出到 MAH 和 MAV 中。

3) 32 位嵌入式微处理器分别从 MAH 和 MAV 中按位读取两位二值电信号,并将它们融合为一位“三值数据”,如表 1 所示,当该位“三值数据”为:

i) 00,表示 PDAV 和 PDAH 对应的像素单元均无光入射,即光运算器对应像素单元输出的光束状态为无光态,表示输出结果为三进制数字 0;

ii) 01,表示 PDAV 对应的像素单元无光入射,而 PDAH 对应的像素单元有光入射,且光束状态为水平偏振态,表示光运算器输出结果为三进制数字 $\bar{1}$;

iii) 10,表示 PDAH 对应的像素单元无光入射,而 PDAV 对应的像素单元有光入射,且光束状态为垂直偏振态,表示光运算器输出结果为三进制数字 1;

iv) 根据表 1,按位将三值数据转换为用符号 $\bar{1}$, 0, 1 表示的三进制数字序列。

v) 依据运算器结构和操作数位数,解析出运算结果。

表 1 光束偏振态、三值电数据与三进制数字的关系

Table 1 Relationship of polarization, ternary electronic data and ternary digit

Polarization direction	Electrical ternary data	Ternary digit
Non-intensity	00	0
Horizontal	01	$\bar{1}$
Vertical	10	1

2.3 关键技术

实现三值光计算机解码器有两个关键技术:光电二极管阵列探测器的并行控制、光电二极管阵列探测器与嵌入式微处理器间的同步控制。

一般的光电阵列探测器,如 CCD 相机,每个像素数据是顺序输出。而三值光计算机运算器拥有百位乃至千位以上数据宽度,所以要求解码器的光电二极管阵列探测器必须具有对应的像素个数,且所有像素能同时、独立地进行光电 A/D 转换、二值化和数据输出,每个像素的输出信号线分别连接到对

应的存储器阵列单元。

32 位嵌入式微处理器一次只能从存储器阵列读取 32bits 数据,和光电二极管阵列探测器的同时输出数据位数不匹配,光电二极管阵列探测器要等待微处理器从存储器阵列中采集完数据,才能进行下一次数据输出。采用存储器阵列池和嵌入式微处理器组策略可解决该问题,即光电二极管阵列探测器输出数据时,要送入空闲的存储器阵列,然后通知空闲的微处理器取数据;微处理器取完数据后释放该存储器阵列。这样,光电二极管阵列探测器不用等待微处理器,光电二极管阵列探测器和多个微处理器同时并行工作,可提高解码速度。

3 实验与结果分析

因目前没有成熟的、并行输出的光电二极管阵列探测器,用串行输出的 CMOS 图像传感器取代图 1 的微透镜阵列、光电二极管阵列探测器和存储器阵列,制作了一个百位量级解码模拟器对三值逻辑光学运算器的运算结果进行了解码实验(以 128 位三值逻辑运算等价 2 为例)。

根据三值逻辑运算等价 2 的真值表^[11],设计一种光学运算器结构如图 3 所示,其中 $v_1 \sim v_5$ 为垂直偏振片, $h_1 \sim h_6$ 为水平偏振片, $g_1 \sim g_3$ 为光电二极管, LC_1 和 LC_2 为加电不旋光液晶像素单元, LC_3 和 LC_4 为加电旋光液晶像素单元。

在三值逻辑光运算器中,分别用光束的无光态、水平偏振光态和垂直偏振光态表示三值符号 u , 0 和 1。三值逻辑等价 2 运算的操作数为 a 和 b ,由图 3 可知,每位运算输出结果从 C_1, C_2, C_3 或 C_4 其中一光路输出:

1) 当操作数 a 或 b 为 u ,即无光态时, C_1, C_2, C_3 或 C_4 均无光输出,结果为 u ;

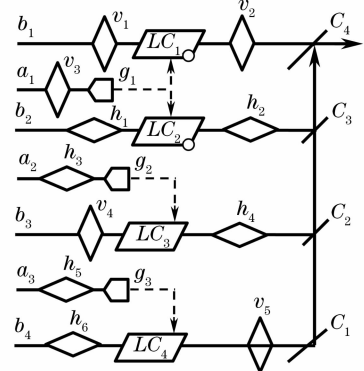


图 3 三值逻辑 \leftrightarrow^2 运算器的光路原理图

Fig. 3 Light diagram of ternary logic \leftrightarrow^2

2) 当操作数 a 和 b 为 0, 即水平偏振光时, C_1 有垂直偏振光输出, 结果为 1;

3) 当操作数 a 和 b 为 1, 即垂直偏振光时, C_4 有垂直偏振光输出, 结果为 1;

4) 当操作数 a 为 0, b 为 1, 即 a 为水平偏振光, b 为垂直偏振光时, C_2 有水平偏振光输出, 结果为 0;

5) 当操作数 a 为 1, b 为 0, 即 a 为垂直偏振光, b 为水平偏振光时, C_3 有水平偏振光输出, 结果为 0;

由图 3 可知, 运算器可从四类区域 $HV(C_1)$, $VH(C_2)$, $HH(C_3)$ 和 $VV(C_4)$ 输出运算结果, 且每个区域输出的光是水平或垂直偏振光, 即已经内含偏振分光, 所以在解码模拟器装置中可以取消偏振分光系统。实验中用四个 CMOS 图像传感器分别对运算器的四个区域摄像, 然后进行图像数据单元的二值化、三值化和运算结果解析。实验数据取 128 位操作数:

a 为: 0, 0, 0, u , u , u , 1, 1, 1, 0, 0, 0, u , u , u , 1, 1, 1, 0, 0, 0, u , u , u , 1, 1, 1, \dots , 0, 0

b 为: 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, 0, u , 1, \dots , 0, u

实验结果如图 4 和 5, 以及表 2 所示, 其中图 4 和图 5 中的白块表示对应光路有光输出, 黑块表示对应

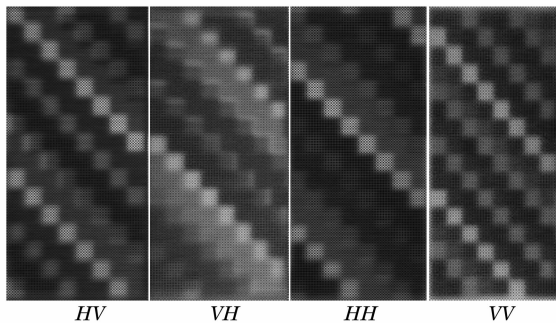


图 4 三值逻辑运算器等价 2 输出的原始图像数据

Fig. 4 Original image data of result

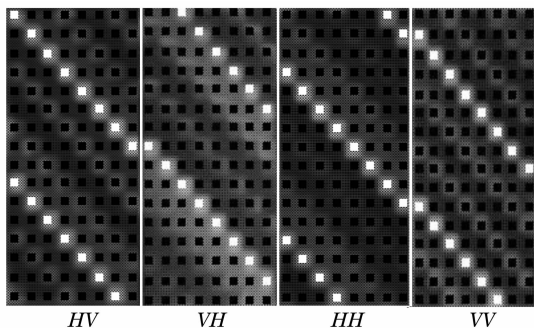


图 5 三值逻辑运算器等价 2 输出图像数据经二值化后的结果

Fig. 5 Binary image data of result

光路无光输出。若四个区域的对应位均为黑块表示, 即 4 个光路均无光输出, 该位逻辑运算结果为 u 。若其中一个区域的对应位为白块, 即对应光路有光输出, 再根据所属区域, 可判定运算结果为 1 或 0。

表 2 三值逻辑运算等价 2 的解码实验结果

Table 2 Decoding experimental result of ternary logic \leftrightarrow^2

Operand number	1, 2, 3, 4, 5, 6, 7, 8, 9, \dots , 127, 128
Operand a	0, 0, 0, u , u , u , 1, 1, 1, \dots , 0, 0
Operand b	0, u , 1, 0, u , 1, 0, u , 1, \dots , 0, u
Light area	$HV VH HH VV \dots, HV$
Optical path	$C_1 C_2 C_3 C_4 \dots, C_1$
Operating result	1, u , 0, u , u , u , 0, u , 1, \dots , 1, u

实验结果与理论值相吻合, 解码准确率达到 100%。本次实验逻辑运算器和解码器的数据宽度为 128 bit, 通过使用高分辨率液晶和图像传感器很容易将数据宽度扩展到千位, 甚至万位以上。

4 结 论

提出了一种三值光计算机解码器的设计方法, 该解码器由半反半透平面镜、检偏器、微透镜阵列、并行光电二极管阵列探测器、SRAM 存储器阵列和嵌入式系统组成, 可实现将三值光学运算器的运算结果从二维线偏振光信号并行地转换为三值电数据。用串行输出的 CMOS 图像传感器和 32 位嵌入式系统制作了该解码器的模拟装置, 对三值逻辑运算等价 2 的运算结果进行了解码实验, 论证了解码器的理论正确性和可行性。此解码模拟装置已经应用于三值光计算机的实验系统中, 为三值光计算机的进一步理论和实验研究奠定了基础。下一步研究工作是开发并行输出的光电二极管阵列探测器和存储器阵列, 研制千位量级以上实用化的三值光计算机解码器样机。

参 考 文 献

- 1 Ahmed K. Noor. Perspectives on emerging/novel computing paradigms and future aerospace workforce environments [R]. USA: NASA Langley Research Center, 2004
- 2 Cheng Mu, Wu Chongqing, Zhao Rui *et al.*. All-optical buffer based on polarization rotation in semiconductor optical amplifier [J]. *Acta Optica Sinica*, 2008, **28**(10): 1898~1902
程 木, 吴重庆, 赵 瑞 等. 基于半导体光放大器偏振旋转的全光缓存器[J]. *光学学报*, 2008, **28**(10): 1898~1902
- 3 Han Junhe, Yao Baoli, Gao Pen *et al.*. Theoretical and experimental studies on kinetics of photoinduced anisotropy of bacteriorhodopsin [J]. *Acta Optica Sinica*, 2008, **28**(10): 2010~2014
韩俊鹤, 姚保利, 郜 鹏 等. 菌紫质光致各向异性动力学的理论和实验[J]. *光学学报*, 2008, **28**(10): 2010~2014
- 4 Francis T. S. Yu, Suganda Jutamulia, Shi Zhuo Yin.

- Technology and Application of Optical Information[M]. Beijing: Publishing House of Electronics Industry, 2006. 294~354
- Francis T. S. Yu, Suganda Jutamulia, Shi Zhuoyin. 光信息技术及应用[M]. 冯国英, 陈建国等译, 北京: 电子工业出版社, 2006. 294~354
- 5 Caulfield H J, Vikram C S, Zavalin A. Optical logic redux[J]. *Optik*, 2006, **117**: 199~209
 - 6 Jin Yi, He Huacan, Lü Yangtian. Ternary optical computer principle [J]. *Science in China (Series F)*, 2003, **46**(2): 145~150
 - 7 Jin Yi, He Huacan, Lü Yangtian. Ternary optical computer architecture[J]. *Physical Script*, 2005, **T118**: 98~101
 - 8 Jin Yi, He Huacan, Ai Lirong. Lane of parallel through carry in ternary optical adder[J]. *Science in China (Series F)*, 2005, **48**(1): 107~116
 - 9 Yan Junyong, Jin Yi, Sun Hao *et al.*. Study on the feasibility of coding and decoding multi-bit ternary optical signal used in ternary optical computer[J]. *Computer Engineering*, 2004, **30**(14): 175~177
 - 10 Bao Jiulong, Jin Yi, Cai Cao. An experiment for ternary optical computer hundred-bit encoder [J]. *Computer Technology and Development in China*, 2007, **17**(2): 19~22
 - 11 Jin Yi. Ternary optical computer principle and architecture[D]. Xi'an: Northwestern Polytechnical University, 2002
 - 12 H. Tu, M. L. Chen, C. J. Cheng. Multiple polarization encoding for gray image encryption based on liquid crystal exclusive OR logic[J]. *Opt. Rev.*, 2006, **13**(5): 308~313
 - 13 U. Gopinathan, T. J. Naughton, J. T. Sheridan. Polarization encoding and multiplexing of two-dimensional signals: application to image encryption[J]. *Appl. Opt.*, 2006, **45**(22): 5693~5700