

文章编号: 0258-7025(2007)11-1517-05

# 基于级联半导体光放大器实现全光逻辑与门的改进方案

丁园, 张新亮, 董建绩, 徐竞, 黄德修

(华中科技大学武汉光电国家实验室, 湖北 武汉 430074)

**摘要** 基于级联半导体光放大器(SOA)实现全光逻辑与门的方案中,第一级输出信号质量直接影响逻辑与运算结果。采用载流子恢复较慢的体材料半导体光放大器用于第一级转换,在10 Gbit/s以上得不到理想的转换结果,限制了该方案实现逻辑与门的速率。利用光纤延时干涉仪(DI)和第一级半导体光放大器级联可以改善第一级输出信号质量,从而有效提高第二级全光逻辑与门的实现速率。阐述了改进方案中延时干涉仪的作用,并进行了数值模拟。根据实验结果,采用载流子恢复较慢的半导体光放大器级联延时干涉仪能够实现高速归零(RZ)信号和非归零(NRZ)信号的反码,从而得到较高速率的全光逻辑与门。实验实现了20 Gbit/s的伪随机归零和非归零信号的全光逻辑与门,对40 Gbit/s的结果进行了分析和讨论。

**关键词** 光电子学;全光逻辑与门;半导体光放大器;延时干涉仪

**中图分类号** TN 911.74 **文献标识码** A

## Improvement for All-Optical Logical AND Gate Based on Cascaded Semiconductor Optical Amplifiers

DING Yuan, ZHANG Xin-liang, DONG Jian-ji, XU Jing, HUANG De-xiu

(Wuhan National Laboratory for Optoelectronics, Huazhong University of Science and Technology, Wuhan, Hubei 430074, China)

**Abstract** In the all-optical logical AND gate based on cascaded two-stage semiconductor optical amplifiers (SOAs), the output signal from the first stage has notable impact on the final result. When the bulk material SOA with a slow carrier-recovery process is used in the first-stage conversion, the conversion speed beyond 10 Gbit/s can not be reached perfectly, so the speed of all-optical logical AND operation is limited. The first-stage output signal will be improved when a delayed interferometer (DI) is cascaded after the first-stage SOA, and the second-stage all-optical logical AND gate operation will also benefit from the DI cascade. The function of the DI in the revised scheme is illustrated and simulated. In experiments, inverted-signals of high-speed return-to-zero (RZ) signals and non return-to-zero (NRZ) signals are realized by the modified scheme, so a high-speed all-optical logical AND gate is achieved. All-optical logical AND gate operation at 20 Gbit/s for pseudo-random RZ signals and NRZ signals is demonstrated experimentally, and the results at 40 Gbit/s are also analyzed.

**Key words** optoelectronics; all-optical logic AND gate; semiconductor optical amplifier; delayed interferometer

## 1 引言

全光逻辑器件是全光信号处理的核心,半导体

光放大器(SOA)是全光处理中非常重要的元件<sup>[1]</sup>,它具有很强的非线性,以及功耗低、尺寸小和易于集成的优点,近年来人们纷纷把目光投向利用半导体

收稿日期:2007-04-16;收到修改稿日期:2007-07-03

基金项目:湖北省杰出青年基金(2006ABB017)和教育部新世纪优秀人才(NCET-04-0715)资助项目。

作者简介:丁园(1983—),女,湖北人,硕士研究生,主要从事半导体光放大器在全光逻辑方面的研究。

E-mail:lisa\_dy@163.com

导师简介:张新亮(1971—),男,湖北人,教授,主要从事下一代光通信网络中高速光传输和高速全光信号处理中的关键技术以及关键光电子/光子集成器件方面的研究。E-mail:xlzhang@mail.hust.edu.cn(通信作者)

光放大器实现全光逻辑<sup>[2~6]</sup>。基于级联半导体光放大器中交叉增益调制效应(XGM)实现全光逻辑与门是一种简单且易于实现的方法<sup>[7~9]</sup>,但其第一级输出结果比较关键,若半导体光放大器的载流子恢复时间不够快,第一级输出结果码型效应严重<sup>[10,11]</sup>,导致第二级输出的与门结果不理想,因此一般实现速率不超过10 Gbit/s。若要利用级联半导体光放大器方案实现高速的全光逻辑与门,需要方案中第一级半导体光放大器的载流子恢复时间较短。光纤延时干涉仪(DI)上下两臂的时差可以将信号缓慢的相位变化变为快速的相位差变化<sup>[12]</sup>,从而实现对信号的整形。延时干涉仪与半导体光放大器级联能消除半导体光放大器中载流子恢复时间过长所引起的信号形变,有效加速半导体光放大器的载流子恢复过程,使其对高速信号的处理能力大大加强<sup>[13~16]</sup>。

本文提出了利用半导体光放大器后级联光纤延时干涉仪对基于级联半导体光放大器实现全光与门的方案进行改进,使慢恢复时间半导体光放大器用于第一级转换也能实现较高速率的逻辑与门。当第一级采用载流子恢复时间为350 ps左右的体材料半导体光放大器时,成功实现了20 Gbit/s伪随机归零(RZ)和非归零(NRZ)信号的全光逻辑与门,并对40 Gbit/s的结果进行了分析。

## 2 理论与数值模拟

基于级联半导体光放大器和光纤延时干涉仪实现全光逻辑与门的原理示意图如图1所示,作为探测光的连续光(CW)的波长为 $\lambda_1$ ,而信号光A和B具有相同的波长 $\lambda_2$ 。假设信号光A以16 bit“0101001001010010”为一个重复周期,如图2(a)所示,它与连续光一起输入SOA1中,由于交叉增益调制效应,连续光在SOA1中受到A的调制。在SOA1的输出端,滤波器1(filter1)滤出波长为 $\lambda_1$ 的光,得到的是A信号的反码P。如果信号光的速率较低,P的波形较好,如图2(b)所示。当信号光的

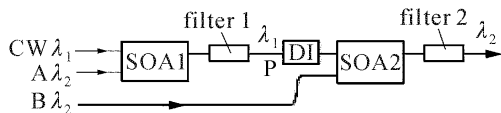


图1 基于级联半导体光放大器和延时干涉仪实现全光逻辑与门的结构示意图

Fig. 1 Structure diagram for all-optical logic AND gate based on cascaded SOAs and DI

速率达到20 Gbit/s时,码型效应比较严重,得到的反码信号失真,如图2(c)所示。P与信号光B(如图2(e)示)一起输入SOA2中,若P的峰值功率远高于B的峰值功率,载流子的变化主要受P控制。在SOA2的输出端,滤波器2(filter2)滤出波长为 $\lambda_2$ 的光。在速率较低时,可以实现信号光A和B的逻辑与运算(如图2(f)所示)。在速率较高的情况下,由于第一级半导体光放大器输出的反码信号码型效应严重,在第二级半导体光放大器中应该对信号光B抑制的地方没有很好地抑制,故无法获得较好的与逻辑,如图2(g)所示。

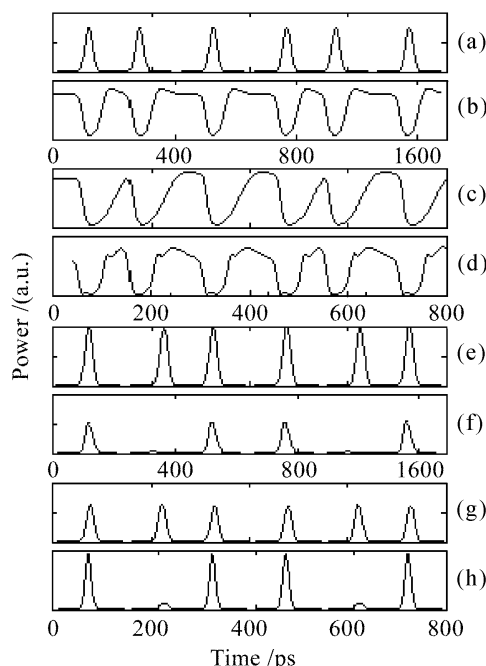


图2 基于级联半导体光放大器实现逻辑与门模拟图 (a) 输入信号 A; (b) 10 Gbit/s 时 SOA1 输出(无延时干涉仪); (c) 20 Gbit/s 时 SOA1 输出(无延时干涉仪); (d) 20 Gbit/s 时 SOA1 输出(有延时干涉仪); (e) 输入信号 B; (f) 10 Gbit/s 时 SOA2 输出(无延时干涉仪); (g) 20 Gbit/s 时 SOA2 输出(无延时干涉仪); (h) 20 Gbit/s 时 SOA2 输出(有延时干涉仪)

Fig. 2 Simulation diagrams for all-optical logical AND gate based on cascaded SOAs

(a) input signal A; (b) output of SOA1 at 10 Gbit/s (without DI); (c) output of SOA1 at 20 Gbit/s (without DI); (d) output of SOA1 at 20 Gbit/s (with DI); (e) input signal B; (f) output of SOA2 at 10 Gbit/s (without DI); (g) output of SOA2 at 20 Gbit/s (without DI); (h) output of SOA2 at 20 Gbit/s (with DI)

可见,第一级半导体光放大器输出结果比较关键。如果半导体光放大器的载流子不能在两个脉冲之间完全恢复,第一级输出结果较差,最终造成第二级输出的与门不理想。若要实现较高速率下的全光与门,对第一级半导体光放大器的载流子恢复时间

有很高的要求,而如果第一级用到的是慢恢复时间半导体光放大器,那么在其后续级联延时干涉仪可以有效地加速半导体光放大器增益恢复。因为经过延时干涉仪后,信号平分为两路,由于两路信号之间存在时差,它们的相位变化也存在同样的时差,在延时干涉仪的输出端,原信号的相位变化变成了两路信号间的相位差变化,也即信号的相位恢复变快<sup>[8]</sup>,从而可以消除因载流子恢复较慢所引起码型效应。图 2(d)表示的是 20 Gbit/s 下,从 SOA1 输出的 P 信号经过延时干涉仪整形后得到的结果,这里延时干涉仪的时延设为 50 ps,与 20 Gbit/s 速率下单比特周期的长度一致。图 2(h)是利用级联半导体光放大器和延时干涉仪得到的 20 Gbit/s 的全光与门结果。从图 2(g), (h) 的对比可以看到,半导体光放大器级联延时干涉仪可以改善受限于载流子恢复时间的高速信号处理过程。

上面的模拟结果是当 A, B 信号为归零格式得到的,若 A, B 信号为 20 Gbit/s 的非归零格式,此方案同样可以用慢恢复时间半导体光放大器实现较高速率下的全光逻辑与门,但需要将延时干涉仪的时延设为比 50 ps 小,即比 20 Gbit/s 速率下单比特周期的长度小,得到的结果较好。

### 3 实验方案

实验装置如图 3 所示。连续探测光由外腔式可调谐激光器产生,输出波长为 1559.39 nm。信号光由可调激光器(TDL)级联一个或两个马赫-曾德尔调制器(MZM)产生,其中数据和时钟电信号是通过

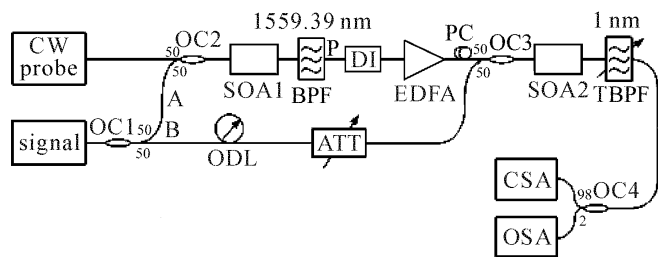


图 3 实验装置图

OC: 光纤耦合器; BPF: 固定波长滤波器; TBPF: 可调滤波器; DI: 延时干涉仪; EDFA: 掺铒光纤放大器; PC: 偏振器; ODL: 延时线; ATT: 衰减器; CSA: 通信信号分析仪; OSA: 光谱分析仪

Fig. 3 Experimental setup

OC: optical coupler; BPF: bandpass filter; TBPF: tunable bandpass filter; DI: delayed interferometer; EDFA: erbium-doped fiber amplifier; PC: polarization controller; ODL: optical delay line; ATT: variable optical attenuator; CSA: communication signal analyzer; OSA: optical spectrum analyzer

码型发生器(BPG)加载的,波长设定为 1563.05 nm。如图 3 所示,信号光经过耦合器 OC1 后分为两路,分别为 A 和 B,为得到两路不同信号,对 B 进行延时。信号光 A 与连续探测光经耦合器 OC2 后输入 SOA1。滤波器 BPF 的波长设定为 1559.39 nm, 3 dB 带宽为 0.8 nm。经过 BPF 滤波后得到受调制的探测光 P, P 依次经过延时干涉仪的整形、掺铒光纤放大器(EDFA)的放大以及由计算机(PC)调整偏振状态,得到功率较大、波形较好的反码结果,它再与经过衰减的 B 信号经耦合器 OC3 后进入 SOA2。SOA2 输出的信号由 3 dB 带宽为 1 nm 的可调滤波器 TBPF 滤出,其中心波长与信号光中心波长对准。最后的时域波形和光谱分别在通信信号分析仪(CSA)和光谱分析仪(OSA)上。

实验中 SOA1 采用体材料半导体光放大器,工作电流为 210 mA,增益恢复时间(定义为增益压缩从 90% 恢复到 10% 所需要的时间)为 350 ps 左右。SOA2 采用量子阱半导体光放大器,工作电流为 210 mA,增益恢复时间为 40 ps 左右。当输入信号为 20 Gbit/s 的归零或非归零信号时,选用延时干涉仪的时延分别为 50 ps 和 25 ps,输入信号为 40 Gbit/s 的归零或非归零信号时,选用延时干涉仪的时延分别为 25 ps 和 12.5 ps。

### 4 实验结果与分析

图 4 为 20 Gbit/s 的基于级联半导体光放大器和延时干涉仪实现全光逻辑与门的实验结果图。图中(a), (b)分别为输入 20 Gbit/s 的伪随机归零和非归零信号得到的实验结果,两图中 R1, R4 分别为输入信号 A, B。R2, R3 分别为 SOA1 的输出结果和经过延时干涉仪整形后的反码信号, R5 为 SOA2 输出的与门结果。

实验中第一级半导体光放大器是慢恢复时间半导体光放大器,从图 4(a), (b) 中 R2 可见,在第一级半导体光放大器的输出端,受半导体光放大器中载流子恢复时间的影响,被调制的探测光 R2 的边沿变化缓慢,并且存在码型效应。经过延时干涉仪的整形后,得到的 R3 波形边沿陡峭,此时测得增益恢复时间为 25 ps 左右。可见,半导体光放大器级联延时干涉仪可以对缓慢的载流子恢复起提速作用,避免码型效应的产生,从而使慢恢复时间半导体光放大器也能进行高速信号处理。

经过整形的反码信号和信号 B 一起输入

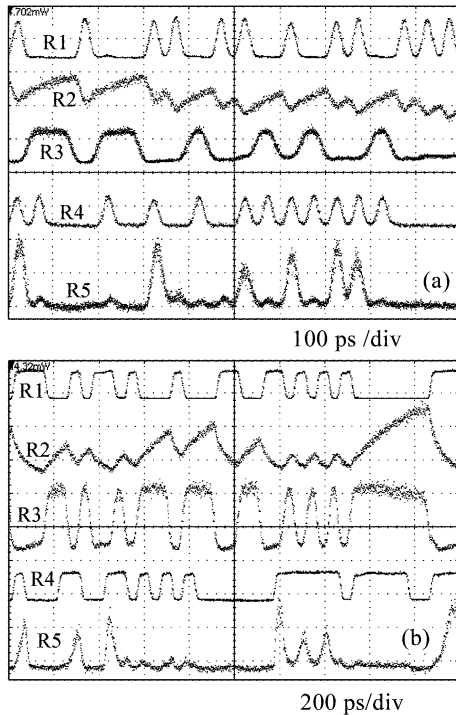


图 4 20 Gbit/s 基于级联半导体光放大器和延时干涉仪实现全光与门实验结果图  
 (a) 20 Gbit/s 伪随机归零信号结果图;  
 (b) 20 Gbit/s 伪随机非归零信号结果图

Fig. 4 Experimental results of all-optical AND gates based on cascaded SOAs and DI at 20 Gbit/s  
 (a) result of pseudo-random RZ input at 20 Gbit/s;  
 (b) result of pseudo-random NRZ input at 20 Gbit/s

SOA2,为了得到比较好的与门结果,反码信号的峰值功率应该远大于信号 B 的峰值功率,因此在信号 B 的通路中加入了衰减器。得到如图 4(a),(b)中 R5 所示的与门结果时,实验测得,在 SOA2 的输入端,波长为 1559.39 nm 反码信号的峰值功率为 3.21 mW(归零格式)和 2.89 mW(非归零格式),而波长为 1563.05 nm 的信号光 B 的峰值功率为 110 μW(归零格式)和 86 μW(非归零格式)。

从实验结果来看,在 20 Gbit/s 下,输入信号无论是归零格式还是非归零格式,利用半导体光放大器级联延时干涉仪,都可以对反码信号进行较好整形。尤其当输入信号为归零格式时,从图 4(a)中 R2 可见,SOA1 输出的信号在对应输入信号 A 中连“1”的位置都有一个小突起,如 R2 所示。而经过延时干涉仪整形后就不存在了,“0”信号位置比较平整,如 R3 所示。由于经过延时干涉仪整形后,可以得到较好的反码信号,因此第二级的输出端得到的与门结果也比较理想。从图 4(a),(b)中 R5 可见,归零格式得到的与门结果仍然是归零格式,而非归

零格式得到的与门结果类似归零格式。这是因为经过延时干涉仪整形后得到的反码并不是严格的非归零格式,在单个“1”信号位置得到的波形顶端较尖,这样的反码结果对于第二级的输出会产生影响。

可见,在级联半导体光放大器实现全光逻辑与门的方案中,即使第一级采用慢恢复时间半导体光放大器,如果在其后级联延时干涉仪对输出信号进行整形,也可以实现较高速率的全光与门。

图 5(a),(b)分别为输入 40 Gbit/s 固定编码的归零和非归零信号得到的实验结果,两图中 R1 至 R5 与图 4 中对应,其中信号 A 为以 6 bit“110100”为一个重复周期,而信号 B 以 6 bit“001011”为一个重复周期。

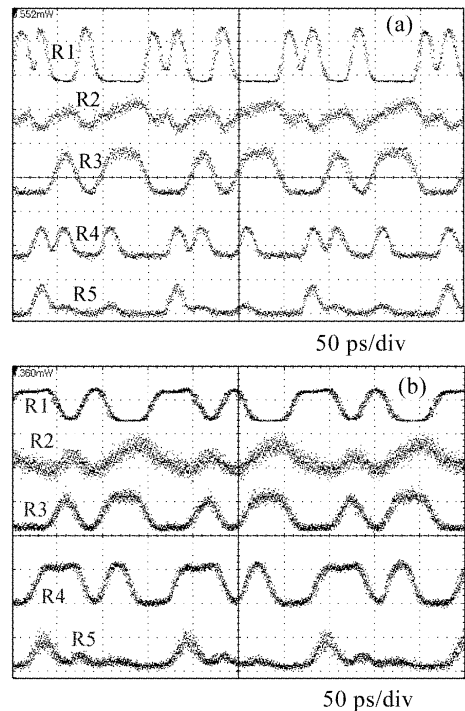


图 5 40 Gbit/s 基于级联半导体光放大器和延时干涉仪实现全光与门实验结果图  
 (a) 40 Gbit/s 固定编码归零信号结果图;  
 (b) 40 Gbit/s 固定编码非归零信号结果图

Fig. 5 Experimental results of all-optical logical AND gates based on cascaded SOAs and DI at 40 Gbit/s  
 (a) result of RZ input at 40 Gbit/s;  
 (b) result of NRZ input at 40 Gbit/s

调整输入 SOA2 的反码和信号光 B 的峰值功率,在输出端得到的最佳输出结果如两图中 R5 所示。从与门结果可见,反码信号对信号光 B 的抑制作用不好,输出结果中应该被抑制的信号位置存在明显的小突起。但从两图中 R3 来看,经过延时干涉仪的整形后,得到的反码信号波形比较理想,对应

归零格式输入和非归零格式输入得到的反码信号的消光比分别为 8.13 dB 和 7.78 dB。因此, 在 40 Gbit/s 下, 输出的与门结果主要受第二级半导体光放大器的影响, 即由于信号速率较高, 半导体光放大器的载流子不能及时恢复, 使大功率信号对小功率信号的抑制不完全。如果能对第二级改进, 将可实现更高速率的全光逻辑与门。

## 5 结 论

利用级联半导体光放大器实现全光逻辑与门的方案中, 在第一级半导体光放大器的输出端加上延时干涉仪可以改善第一级输出信号质量, 从而提高全光逻辑与门实现速率。从实验结果可知, 半导体光放大器级联延时干涉仪能够很好地实现高速归零信号和非归零信号的反码结果, 从而在改进方案的第二级可以实现 20 Gbit/s 归零和非归零信号的全光逻辑与门, 如果能对改进方案的第二级进行改善, 将可实现更高速率的逻辑与门。

## 参 考 文 献

- 1 Yan Yumei, Yin Lina, Zhou Yunfeng *et al.*. 10 Gbit/s all-optical non-return-to-zero to return-to-zero conversion based on terahertz optical asymmetric demultiplexer [J]. *Chinese J. Lasers*, 2005, **32**(11):1510~1514  
闫玉梅, 尹丽娜, 周云峰等. 利用 TOAD 实现 10 Gbit/s 全光非归零码到归零码的转换[J]. *中国激光*, 2005, **32**(11):1510~1514
- 2 T. Fjelde, D. Wolfson, A. Kloch *et al.*. Demonstration of 20 Gbit/s all-optical logic XOR in integrated SOA-based interferometric wavelength converter [J]. *Electron. Lett.*, 2000, **36**(22):1863~1864
- 3 J. H. Kim, Y. M. Jhon, Y. T. Byun *et al.*. All-optical XOR gate using semiconductor optical amplifiers without additional input beam [J]. *IEEE Photon. Technol. Lett.*, 2002, **14**(10):1436~1438
- 4 K. Chan, C.-K. Chan, L. K. Chen *et al.*. Demonstration of 20-Gb/s all-optical XOR gate by four-wave mixing in semiconductor optical amplifier with RZ-DPSK modulated inputs [J]. *IEEE Photon. Technol. Lett.*, 2004, **16**(3):897~899
- 5 Chan Zhao, Xinliang Zhang, Hairong Liu *et al.*. Tunable all-optical NOR gate at 10 Gb/s based on SOA fiber ring laser [J]. *Opt. Express*, 2005, **13**(8):2793~2798
- 6 Yumei Yan, Jian Wu, Jintong Lin. Mitigation of pattern dependency of all-optical logic XOR based on TOAD using pulse-position modulation [C]. 2005 Quantum Electronics and Laser Science Conference (QELS), 2005. 1705~1707
- 7 Wang Ying, Zhang Xinliang, Huang Dexiu. Novel all-optical AND gate based on cross gain modulation in cascaded semiconductor optical amplifiers [J]. *Chinese J. Lasers*, 2004, **31**(12):1433~1436  
王 颖, 张新亮, 黄德修. 基于级联半导体光放大器中交叉增益调制效应的新型全光逻辑与门[J]. *中国激光*, 2004, **31**(12):1433~1436
- 8 Zhang Xinliang, Dong Jianji, Wang Ying *et al.*. Experimental and theoretical investigation on novel all-optical logic AND gates [J]. *Acta Physica Sinica*, 2005, **54**(5):2066~2071  
张新亮, 董建绩, 王 颖等. 新型全光逻辑与门的理论和实验研究[J]. *物理学报*, 2005, **54**(5):2066~2071
- 9 Xinliang Zhang, Ying Wang, Junqiang Sun *et al.*. All-optical AND gate at 10 Gbit/s based on cascaded single-port-coupled SOAs [J]. *Opt. Express*, 2004, **12**(3):361~366
- 10 Lou Caiyun, Wang Tong, Huo Li *et al.*. Research on 10 Gb/s all-optical 3R regeneration [J]. *Acta Optica Sinica*, 2005, **25**(1):27~29  
娄采云, 王 桐, 霍 力等. 10 Gb/s 全光 3R 再生的研究[J]. *光学学报*, 2005, **25**(1):27~29
- 11 Yumei Yan, Jian Wu, Jintong Lin. All-optical multibit address recognition at 20 Gb/s based on TOAD [J]. *Chin. Opt. Lett.*, 2005, **3**(4):234~236
- 12 Mads L. Nielsen, Jesper Mork. Increasing the modulation bandwidth of semiconductor-optical-amplifier-based switches by using optical filtering [J]. *J. Opt. Soc. Am. B*, 2004, **21**(9):1606~1619
- 13 J. Leuthold, C. H. Joyner, B. Mikkelsen *et al.*. 100 Gbit/s all-optical wavelength conversion with integrated SOA delayed interference configuration [J]. *Electron. Lett.*, 2000, **36**(13):1129~1130
- 14 H. Dong, Q. Wang, G. Zhu *et al.*. Demonstration of all-optical logic OR gate using semiconductor optical amplifier-delayed interferometer [J]. *Opt. Commun.*, 2004, **242**:479~485
- 15 Q. Wang, H. Dong, G. Zhu *et al.*. All-optical logic OR gate using SOA and delayed interferometer [J]. *Opt. Commun.*, 2006, **260**:81~86
- 16 Jing Xu, Xinliang Zhang, Deming Liu *et al.*. Ultrafast all-optical NOR gate based on semiconductor optical amplifier and fiber delay interferometer [J]. *Opt. Express*, 2006, **14**(22):10708~10714