

# 基于逻辑操作和符号数字表达的光学 并行负二进制运算\*

李国强 刘立人 钱家钧 殷耀祖  
(中国科学院上海光机所 上海 201800)

**提要** 研究了光学负二进制并行算术运算。基于符号数字负二进制表达,提出了任意字长操作数的并行两步加法与一步减法。这些基本运算都可通过空间编码与解码的光学逻辑实现,从而提供了一种有效的光学算术-逻辑单元(ALU)设计方案。

**关键词** 数字光计算,光逻辑,并行处理

## 1 引 言

数字光学并行数值运算是最基本的问题之一,一直受到人们的普遍关注。传统的基于波动进位传输的二进制算术运算速度受到限制。为加速运算,采用了先行进位<sup>[1]</sup>和高阶符号替代<sup>[2]</sup>等技术,但光学硬件实现往往比较困难。另一种方案是采用非二进制编码,如余数编码<sup>[3]</sup>,冗余数编码(如修正符号数字编码<sup>[4]</sup>,即 MSD)。采用余数编码在实现较大模数运算时存在困难,而利用 MSD 编码的冗余特性,进位可以限制在相邻两个数位上,因此人们提出了很多算法,包括三步法<sup>[4, 5]</sup>、两步法<sup>[6~8]</sup>和一步法<sup>[9, 10]</sup>。相应的实现这些算法的光学系统一般是基于符号替代或内容寻址存储器,由于每一输出位都需要多个参考图案,相干全息方法需要高精度的角度对准装置,而且衍射效率低,非相干系统需要排列相当多的光学元件,这两类系统都不易实现。

为克服上述困难,本文提出了基于逻辑操作和符号数字表达的光学负二进制并行算法。负二进制具有唯一表达一切正负数的优点,所提出的两步算法简单直观,而且非常容易光学实现,提供了一种设计光学算术逻辑单元的有效方法。

## 2 负二进制编码

负二进制<sup>[11, 12]</sup>是一种位置带权数制,基底为-2。任一正负实数  $a$  都可用( $L + N$ )位的数字串  $a_{N-1} \cdots a_1 a_0 a_{-1} \cdots a_{-L+1} a_{-L}$  来表达

$$a = \sum_{i=-L}^{N-1} a_i (-2)^i, \quad a_i \in \{0, 1\} \quad (1)$$

该表达式是唯一的,即  $a$  与  $a_i (i = -L, -L+1, \dots, -1, 0, 1, \dots, N-1)$  是一一对应的关系。

\* 国家自然科学基金资助课题。

下标为负的数字( $a_{-1} - a_{-L}$ ) 对应小数部分, 下标为非负的数字( $a_{N-1} - a_0$ ) 对应整数部分。注意到每位数字的权重( $-2^i$ )不仅带有数值, 还有极性。正负极性是交替变化的,  $i$  为偶数时符号为正;  $i$  为奇数时符号为负。因而数  $a$  的正负极性隐含在其中, 这使得我们能够用负二进制对一切正负数进行编码而无需特定的符号位。与其它用于带有符号位的位置数制如原码、二的补码相比, 这是一大优点。因为在这些编码下, 数的正负是由最高位(符号位)决定的, 数与数的运算要考虑溢出和循环进位等问题, 而负二进制的无符号位表达使得数与数的运算在单个的数字而不是在整个数的水平上进行, 减少了互连数目。与 MSD 相比, 负二进制能对一切正负数唯一编码, 而 MSD 是一种冗余码, 任意一个数有多种编码形式。与十进制和二进制间的转换相类似, 将十进制数转化为负二进制数, 采用连续除  $-2$  记录余数的方法。

### 3 基于符号数字负二进制(Signed-Digit Negabinary, SDN)表达并行运算

设  $a, b$  是两个由(1)式编码的  $N$  比特的整数( $L = 0$ )。基于符号数字负二进制表达, 即基底为  $-2$ , 数字集为  $\{\bar{1}, 0, 1\}$ , 可以导出通过逻辑操作实现的并行两步加法, 运算步数与字长无关。

两步的操作都是对每个位置上的数字对同时进行。第一步产生中间结果, 包括进位与和位, 分别称之为  $T$ (transfer) 与  $W$ (weight) 操作。为此, 先讨论 1 bit 的加法规则。对 1 bit 的加法,  $a_i$  和  $b_i$  共有四种组合, 即  $(a_i, b_i) = (0, 0), (0, 1), (1, 0)$  以及  $(1, 1)$ 。显然, 前三种组合不产生进位, 它们的和分别为  $0, 1, \bar{1}$ ; 而第四种组合  $(1, 1)$  将向  $i + 1$  位输出一个进位  $c_{i+1}$ 。正如前面所指出的, 负二进制中相邻两个数字所表示的数值符号是相反的, 所以  $c_{i+1}$  必须从  $a$  与  $b$  的和中减去。我们把加法中的这种进位定义为负进位  $c_{i+1}^-$ , 这可以从下列等式看出

$$(1 + 1)(-2)^i = (-1)(-2)^{i+1} + 0(-2)^i \quad (2)$$

重新列出  $T$  和  $W$  的真值表(图 1)。由图中看出,  $T$  的值是  $a_i$  和  $b_i$  的与逻辑再加上负号的结果, 我们把它定义成符号与操作;  $W$  为  $a_i$  和  $b_i$  的异或逻辑值。由于  $t_i$  的取值只有两种可能, 即  $\{0, \bar{1}\}$ ,  $w_i$  的取值也只有两种可能, 即  $\{0, 1\}$ , 这一特点自然保证了第二步  $t_i$  和  $w_i$  相加时不会产生进位, 因为消除了同一位上两者都为  $1$  或  $\bar{1}$  的可能。这一步的求和操作( $S$ ) 真值表也列于图 1 中, 当  $t_i = 0, w_i = 1$  时,  $s_i = 1$ ; 当  $t_i = \bar{1}, w_i = 0$  时,  $s_i = \bar{1}$ ; 另两种情况  $s_i$  均为 0。我们把该操作定义为符号异或逻辑。因此, 负二进制并行运算以两步逻辑实现: 第一步通过符号与及异或逻辑分别实现  $T$  和  $W$  操作, 第二步通过符号异或实现  $S$  操作。图 2 示出了 4 bit 加法, 当然可以推广到任意字长。运算的结果表示成符号数字负二进制的形式, 既可以通过加权求和转化为十

$T$		$W$		$S(D)$	
$a_i$	$b_i$	$a_i$	$b_i$	$w_i$	$t_i$
0	0	0	0	0	0
1	0	0	$\bar{1}$	1	$\bar{1}$

Signed AND      XOR      Signed XOR

图 1 两步(一步)加法(减法)逻辑真值表

Fig. 1 Truth table for logic function in the two (one)-step addition (subtraction)

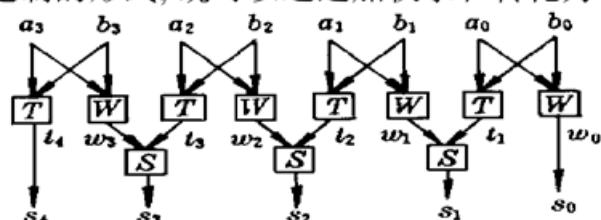


图 2 基于符号数字负二进制表达的两步加法

Fig. 2 Two (one)-step addition (subtraction) based on signed-digit negabinary representation

进制, 也可以用 11 替代  $\bar{1}$  转化为负二进制。

下面举一个并行加法实例, 加数和被加数分别为 -493 和 1290:

被加数 $a$	10100011110	(十进制 1290)
加 数 $b$	01000010111	(十进制 -493)
第一步	011100001001	(W)
	000000101100	(T)
第二步	011100100101	(十进制 797)

其中  $\varphi$  是添加的 0。

减法可以通过第二步加法完成。先将减数  $b$  中的 1 用  $\bar{1}$  代替, 然后用图 1 中的  $S(D)$  逻辑操作求得差 ( $D$ )。如果加上移位操作, 用树状结构的并行加法可实现快速乘法。

## 4 用空间编码与解码方法实现两步并行加法

在上述基于符号数字表达的负二进制两步加法中, 需要进行带符号的与和异或逻辑操作, 这些操作比较适合使用光学空间编码与解码方法实现<sup>[13]</sup>, 即用空间解码板与输入叠加后, 在一定的位置上直接获得逻辑输出。两操作数的每个数字按图 3 所示的方式进行编码, 叠加后分成四个子像素, 其中只有一个透光的。两操作数空间编码后准确地叠加作为输入图案, 多对数沿垂直方向排列构成二维图案并行处理。图 4 示出了四对 8 bit 操作数以及它们的空间编码。

$$\begin{array}{c} A \\ \left[ \begin{array}{c} -67 \\ -145 \\ 71 \\ 56 \end{array} \right] \end{array} + \begin{array}{c} B \\ \left[ \begin{array}{c} 34 \\ 0 \\ 83 \\ -169 \end{array} \right] \end{array} \rightarrow \text{input pattern}$$

图 4 操作数及其空间编码

Fig. 4 Numerical example and the overlapped spatial input pattern

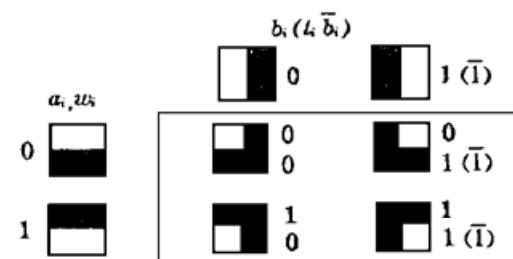


图 3 输入编码模式

Fig. 3 Cell coding format of the input

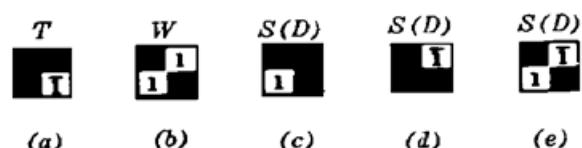


图 5 各逻辑函数解码像素

Fig. 5 Decoding cells for the signed logic functions in addition and subtraction

现在考虑解码板的设计。它的像素大小要与输入图案的像素一样, 适当地选择解码子像素, 使得能够在输入的特定位置上得到所期望的逻辑结果。对于加法, 第一步的  $T$  函数是  $a_i$  和  $b_i$  的符号与逻辑, 相应的解码像素如图 5(a) 所示, 其中右下方的子像素是透明的。将解码板与输入的一个像素叠加, 如果右下方的子像素是亮的, 它就代表逻辑输出  $\bar{1}$ 。类似地, 函数  $W$  是  $a_i$  和  $b_i$  的异或逻辑, 相应的解码像素如图 5(b) 所示。它与输入叠加后, 两个位置上的亮输出都表示 1(一个像素内至多只有一个位置上出现逻辑 1)。第二步的  $S$  函数是符号异或操作, 符号可以先存贮起来, 经过二值逻辑后再附上, 所以  $w_i$  和  $t_i$  的编码方式分别与  $a_i$  和  $b_i$  相同(见图 3), 需要注意的是  $t_i$  的  $\bar{1}$  和  $b_i$  的 1 的编码图案一样。我们既可以用两个单独的解码板(图 5(c), (d)) 分别探测 1 和  $\bar{1}$ , 也可以用一个空间可变的解码板(图 5(e)) 同时探测 1 和  $\bar{1}$ 。

对一步减法,依照图1中的 $S(D)$ 函数,如果 $a_i$ 和 $b_i$ 以图3的方式编码,用图5(e)(或(c)和(d))所示的解码板就可直接获得 $D$ 的结果。

由此看来,相加(减)运算需要两块(一块)解码板,如图6(a)所示。函数 $W,S,D$ 使用一个公共的解码板,但对 $W(S$ 和 $D)$ 来说,每个像素内右上方的子像素的亮输出代表 $1(\bar{1})$ 。作为演示,对图4的二维数据进行操作。第一步 $T$ 和 $W$ 的结果如图6(b)所示,(c)是第二步操作的输入,(d)是解码后得到的输出图案及对应的符号数字负二进制(SDN)、负二进制及十进制表示的结果。如果本例中的8个输入数换成两个8 bit 数相乘的乘积项,通过移位和3次迭代运算可得到乘积。

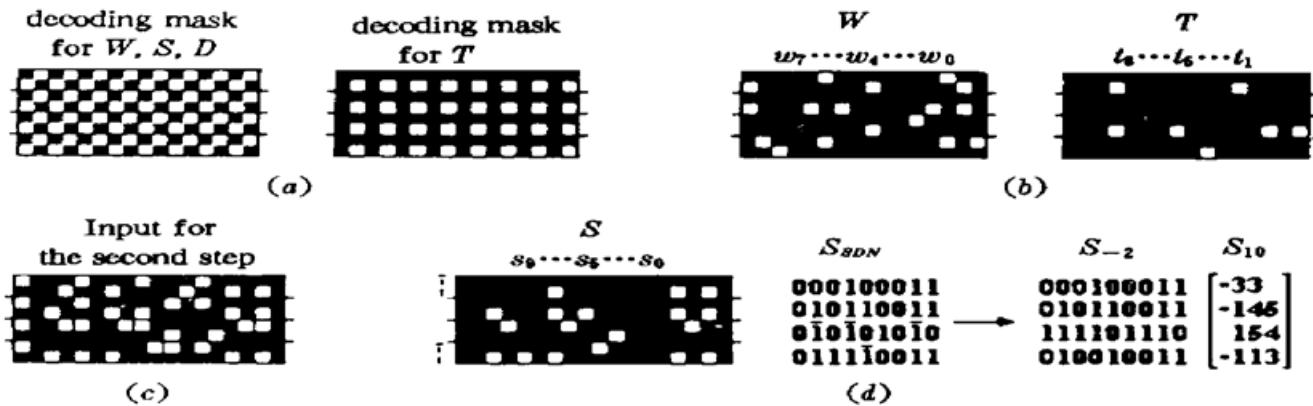


图 6 (a) 解码板;(b) 第一步  $W$  和  $T$  操作结果;(c) 第二步输入图案;(d) 输出图案及其相应的数值

Fig. 6 (a) decoding masks; (b) the logic result of  $W$  and  $T$  in the first step; (c) input pattern for the second step; (d) decoding pattern and the numerical value of the final result

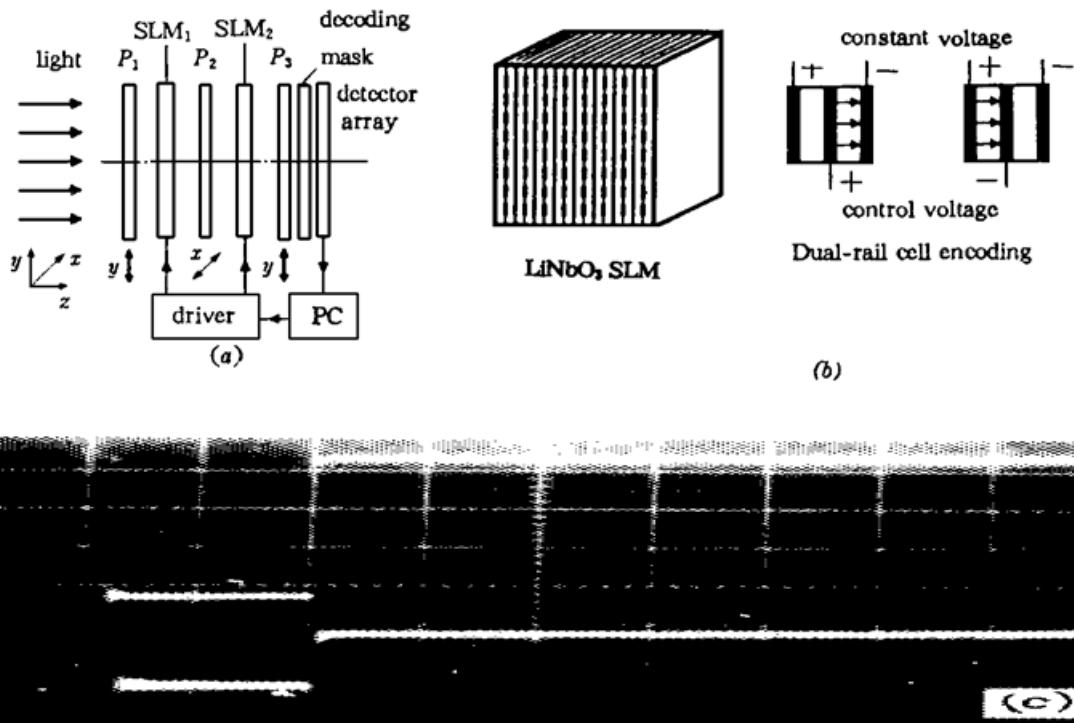


图 7 (a) 二维并行算术 - 逻辑操作光学系统;(b) 用于双轨编码的铌酸锂空间光调制器;(c) 调制器的电光响应特性

Fig. 7 (a) Optical system for 2-D parallel arithmetic-logic operations; (b) LiNbO<sub>3</sub> spatial light modulator for dual-rail spatial encoding; (c) Response property of the LiNbO<sub>3</sub> spatial light modulator

## 5 光学实现

图 7 示出了上述二维列阵数据处理的光学系统。两个电光调制器  $SLM_1$  和  $SLM_2$  分别与两对正交偏振片  $P_1$  和  $P_2$  以及  $P_2$  和  $P_3$  组合起来对  $A, B$  编码。铌酸锂晶体电光调制器用于双轨编码的原理见图 7(b), 其中左侧是调制器列阵结构, 右侧是单个编码像素。每个像素有三个电极, 其中两个边侧电极所加的电压差为常量(半波电压), 而中间电极附加上某一电压值, 使得一半区域形成半波电压差, 另一半没有电压差。这样当一束偏振光入射到该像素上时, 一半区域的出射光偏振方向将旋转  $90^\circ$ , 而另一半区域的出射光偏振方向不变, 从而实现了双轨位相编码。将调制器放在两块正交的偏振片之间便可实现双轨振幅编码。图 7(c) 是调制器的电光响应特性曲线, 上曲线对应外加电压, 脉冲宽度为  $2 \mu\text{s}$ , 周期为  $10 \text{ ms}$ , 下曲线反映了振幅响应特性, 可以看出响应速度很快。必须注意  $SLM_1$  和  $SLM_2$  中电极的放置方向是垂直的。

系统用均匀的准直光照明。将  $P_1, SLM_1, P_2, SLM_2$  和  $P_3$  级联起来, 在  $P_3$  的右侧就得到  $A$  和  $B$  的编码图案叠加后的结果, 再通过解码板获得所需的逻辑结果, 并由探测器接收。由于探测器只需探测光的有无, 精度很高。进行相加运算时, 第一步结果经反馈后作为第二步操作的输入。

## 6 讨 论

SDN 与 MSD 在数值表达方面的差别就是前者以  $-2$  为基, 后者以  $+2$  为基, 但与 MSD 编码的算法相比, 基于 SDN 表达的负二进制并行算法的优点是: 负二进制能对加数和被加数唯一编码, 而 MSD 对同一个数却有多种编码形式; 这里提出的算法可以通过两步很简单的逻辑实现, 真值表也很小, 而基于逻辑操作的 MSD 算法需要三步, 包含  $T, W, T', W'$  等多种操作, 真值表也相对大些。

负二进制与 MSD 编码又有着密切的联系。因为当  $i$  为奇数时,  $1(-2)^i = (\bar{1})2^i$ , 所以负二进制数转化成 MSD 时, 只需将奇数位的  $1$  变成  $\bar{1}$  即可, 因此负二进制提供了对一个数用 MSD 码唯一表达的方法。另一方面, 如果 MSD 编码时奇数位的数字限定为  $\bar{1}$  或  $0$ , 那么将 MSD 数转化为负二进制时, 只需将奇数位的  $\bar{1}$  变成为  $1$ 。

与已往的基于全息存贮光学实现的 MSD 运算相比, 这里的 SDN 运算中不需要任何复杂的硬件, 实现上也不存在困难。通常运算步骤的增加会同时降低运算的复杂度和速度, 从运算速度和复杂度方面讲, 两步加法是最佳选择。所以这里提出的基于空间编码与解码的算术逻辑单元是很有意义的。

## 参 考 文 献

- 1 A. Kostrzewski, D. Kim, Y. Li et al.. Fast hybrid parallel carry look-ahead adder. *Opt. Lett.*, 1990, **15**: 915~ 917
- 2 S. P. Kozaitis. Higher-order rules for symbolic substitution. *Opt. Commun.*, 1988, **65**: 339~ 342
- 3 R. I. MacDonald. Optoelectronic switch matrix as a look-up table array processor. *Opt. Lett.*, 1987, **12**: 787~ 788
- 4 B. L. Drake, R. P. Bocker, M. E. Lasher et al.. Photonic computing using the modified sign-digit number representation. *Opt. Eng.*, 1986, **25**: 38~ 43
- 5 S. Zhou, S. Campbell, P. Yeh. Modified-signed-digit optical computing by fan-out elements. *Opt.*

*Lett.*, 1992, **17**: 1697~ 1699

- 6 Y. Li, G. Eichmann. Conditional symbolic modified signed-digit arithmetic using optical content addressable memory logic elements. *Appl. Opt.*, 1987, **26**: 2328~ 2333
- 7 A. K. Cherri, M. A. Karim. Modified signed-digit arithmetic using an efficient symbolic substitution. *Appl. Opt.*, 1988, **27**: 3824~ 3827
- 8 S. Zhou, S. Campbell, P. Yeh *et al.*. Two-stage modified signed-digit optical computing by spatial data encoding and polarization multiplexing. *Appl. Opt.*, 1995, **34**: 793~ 802
- 9 S. Barua. Single-stage optical adder/subtractor. *Opt. Eng.*, 1991, **30**: 265~ 270
- 10 H. Huang, M. Ito, T. Yatagai. Modified signed-digit arithmetic based on redundant bit representation. *Appl. Opt.*, 1994, **33**: 6146~ 6156
- 11 G. Li, L. Liu, L. Shao *et al.*. Negabinary arithmetic algorithms for digital parallel optical computation. *Opt. Lett.*, 1994, **19**: 1337~ 1339
- 12 L. Liu, G. Li, Y. Yin. Optical complex matrix-vector multiplication using negabinary inner-products. *Opt. Lett.*, 1994, **19**: 1759~ 1761
- 13 T. Yatagai. Optical space-variant logic-gate array based on spatial encoding technique. *Opt. Lett.*, 1986, **11**: 260~ 262

## Optical Parallel Negabinary Arithmetic Based on Logic Operation and Signed-digit Representation

Li Guoqiang Liu Liren Qian Jiajun Yin Yaozu

(Shanghai Institute of Optics and Fine Mechanics, Chinese Academy of Sciences, Shanghai 201800)

**Abstract** One kind of optical parallel negabinary arithmetic is investigated. Based on sign-digit negabinary representation, the two-step addition and one-step subtraction of arbitrary-length operands can be performed. The arithmetic is realized by logic operations and implemented by the spatial encoding technique, which offers an efficient design of optical arithmetic-logic unit(ALU).

**Key words** digital optical computing, optical logic, parallel processing